



УКРАЇНА

(19) UA (11) 49465 (13) U
(51) МПК (2009)
G11B 20/10

МІНІСТЕРСТВО ОСВІТИ
І НАУКИ УКРАЇНИ

ДЕРЖАВНИЙ ДЕПАРТАМЕНТ
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІ

ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

видається під
відповідальність
власника
патенту

(54) ЛІЧИЛЬНИК ПЕРЕШКОДОСТІЙКИЙ

1

2

(21) u200912574

(22) 04.12.2009

(24) 26.04.2010

(46) 26.04.2010, Бюл.№ 8, 2010 р.

(72) БОРИСЕНКО ОЛЕКСІЙ АНДРІЙОВИЧ, ГРИНЕНКО ВІТАЛІЙ ВІКТОРОВИЧ, ГАПИЧ ВАСИЛЬ МИКОЛАЙОВИЧ, ПЕТРОВ ВЛАДИСЛАВ ВІКТОРОВИЧ

(73) СУМСЬКИЙ ДЕРЖАВНИЙ УНІВЕРСИТЕТ

(57) Лічильник перешкодостійкий, який містить вхідну шину й n розрядів, кожний з яких містить тригер, елемент НЕ, два елементи І, виходи яких з'єднані відповідно із входами установки в "1" і "0" тригера, розряди лічильника з першого по $(n-k)$ та із другого по k -ий містять відповідно перший та другий елементи АБО, де перший вхід першого елемента АБО з'єднаний із прямим виходом тригера відповідного розряду, а вихід - із входом елемента НЕ і з першим входом другого елемента І, вихід другого елемента АБО з'єднаний із другим входом першого елемента І, а перший вхід другого елемента АБО й другий вхід другого елемента І з'єднані з виходом другого елемента І попереднього розряду, а перший вхід першого елемента І з'єднаний з виходом елемента НЕ, який **відрізняється** тим, що в лічильник додатково введені k третіх елементів АБО, третій елемент І та дешиф-

ратор, входи якого з'єднані із прямими виходами тригерів всіх n розрядів, у кожного з яких тактовий вхід тригерів з'єднаний із вхідною шиною, перші входи перших елементів І, за винятком розрядів з першого по $(n-k)$ розряд, з'єднані з інверсними виходами тригерів, прямі виходи яких з'єднані з першими входами других елементів І, виходи дешифратора, що відповідають дозволенним станам лічильника, розбиті на $(k+1)$ -у групу, кожна з яких відповідає набору вхідних комбінацій з рівною кількістю одиниць від 0 до k , при цьому виходи дешифратора, починаючи з першої групи, з'єднані із входами третіх елементів АБО відповідно, за винятком нульової групи, вихід якої з'єднаний з першим входом третього елемента І, на інші входи якого заведені виходи третіх елементів АБО, входи третього елемента І, відповідні числам від 0 по k , починаючи з 0-го по $k-2$ -е, з'єднані відповідно із другим входом других елементів АБО з k -го розряду по другий розряд, а вхід третього елемента І, відповідний числу $k-1$, з'єднаний із другим входом першого елемента І першого розряду, на входи перших елементів АБО, починаючи з першого розряду лічильника по $(n-k)$, заведені виходи k -ої групи дешифратора, що відповідають вхідним комбінаціям, у яких k одиниць перебувають у старших розрядах.

Корисна модель відноситься до автоматики й обчислювальної техніки й може бути використане в пристроях дискретної обробки інформації, зокрема, як лічильники й розподільники імпульсів з підвищеною швидкістю й можливістю виявлення помилок.

Відомий біноміальний підсумовуючий лічильник імпульсів (А. с. СРСР 1077054, М. кл. Н03К23/00, 28.02.1984), що містить вхідну шину й n розрядів, кожний з яких містить тригер, два елемента І, елемент АБО, елемент НЕ, у розрядах із другого по k -ий другий елемент АБО й суматор, перша група входів якого з'єднана із прямим і інверсним входами тригера, входи установки в «1» і «0» який з'єднані відповідно з виходами першого й другого елемента І, перший вхід другого елемента І з'єднаний із входом елемента НЕ, вихід якого з'єднаний з першим входом першого елемента І,

другі входи першого й другого елемента І кожного розряду, починаючи з $(k+1)$ -го, де k - контрольне число менше числа розрядів, але більше нуля, з'єднані з виходом другого елемента І попереднього розряду, друга група входів суматора якого з'єднана з виходами суматора наступного розряду, вхідна шина з'єднана із другими входами першого й другого елементів І першого розряду. У кожному розряді перші, другий входи й виходи першого елемента АБО з'єднані відповідно із прямими виходами тригера, виходом суматора, що відповідає k -у числу, і із входом елемента НЕ, вихід другого елемента АБО з'єднаний із другим входом першого елемента І, третій вхід якого з'єднаний із вхідною шиною, перший вхід другого елемента АБО з'єднаний з виходом другого елемента І попереднього розряду, виходи суматора першого розряду, що відповідають числам з «0» по $(k+1)$ -е, з'єднані

UA (19) 49465 (13) U

відповідно із другими входами других елементів АБО з k -го розряду по другий і із третім входом першого елемента I першого розряду.

Цей пристрій найбільше близький до заявляемого по технічній суті й досягнутому результату, тому саме він був обраний як прототип.

Недолік відомого технічного рішення складається в невисокій швидкодії лічильника й виявленні тільки деяких заборонених комбінацій. Відомий лічильник виявляє тільки ті заборонені комбінації, які містять більше k одиниць.

В основу корисної моделі поставлено завдання підвищення швидкодії й завадостійкості за рахунок введення нових елементів та нових зв'язків. У лічильник додатково ведені k третіх елементів АБО, третій елемент I та дешифратор, на входи якого з'єднані із прямими виходами тригерів всіх p розрядів, у кожного з яких тактовий вхід тригерів з'єднаний із вхідною шиною 11, перші входи перших елементів I, за винятком розрядів з першого по $(n-k)$ розряд, з'єднані з інверсними виходами тригерів, прямі виходи яких з'єднані з першими входами других елементів I, виходи дешифратора, що відповідають дозволенним станам лічильника, розбиті на $(k+1)$ -у групу, кожна з яких відповідає набору вхідних комбінацій з рівною кількістю одиниць від 0 до k , при цьому виходи дешифратора, починаючи з першої групи з'єднані із входами третіх елементів АБО відповідно, за винятком нульової групи, вихід якої з'єднаний з першим входом третього елемента I, на інші входи якого заведені виходи третіх елементів АБО, входи третього елемента I відповідним чином від 0 по k , починаючи з 0-го по $k-2$ -е, з'єднані відповідно із другим входом других елементів АБО з k -го розряду по другий розряд, а вхід третього елемента I відповідному числу $k-1$ з'єднується із другим входом першого елемента I першого розряду, на входи перших елементів АБО, починаючи з першого розряду лічильника по $(n-k)$ -ий, заведені виходи k -ої групи дешифратора, що відповідають вхідним комбінаціям у яких k одиниць перебувають у старших розрядах.

Причинно-наслідковий зв'язок між сукупністю ознак корисної моделі й технічним результатом полягає в наступному.

Завдяки введенню дешифратора, що має малу затримку поширення сигналу збільшилася загальна швидкодія біноміального лічильника, а також з'явилася можливість виявлення всіх заборонених комбінацій.

На Фіг. наведений п'ятирозрядний перешкодостійкий лічильник імпульсів з контрольним числом k , рівним двом.

Лічильник імпульсів містить перші елементи АБО 1.1 - 1.3, тригери 2.1 - 2.5, елементи НЕ 3.1 - 3.3, перші елементи I 4.1 - 4.5, другі елементи I 5.1 - 5.5, другий елемент АБО 6.1, треті елементи АБО 8.1 - 8.2, третій елемент I 9, дешифратор 7, вихідну шину 10 і вхідну шину 11.

У кожному розряді входи установки в «1» і «0» тригера з'єднані відповідно з виходами першого й другого елементів I. У розрядах лічильника з першого по третій перший вхід перших елементів АБО 1.1 - 1.3 з'єднаний із прямим виходом тригерів 2.1 -

2.3, а виходи заведені на входи перших елементів НЕ 3.1 - 3.3 і одночасно на перші входи других елементів I 5.1 - 5.3. Вихід перших елементів НЕ 3.1 - 3.3 поданий на перший вхід перших елементів I 4.1 - 4.3. На другий вхід першого елемента I 4.2 другого розряду поданий сигнал з виходу другого елемента АБО 6.1, на перший вхід якого, одночасно з'єднаний із другими входом другого елемента I 5.2, поданий сигнал з виходу другого елемента I 5.1 попереднього розряду. На входи дешифратора 7 подані прямі виходи тригерів всіх розрядів, у кожного з яких тактовий вхід тригера з'єднаний із вхідною шиною 11 і, за винятком розрядів з першого по третій, перший вхід перших елементів I 4.4 - 4.5 з'єднаний з інверсним виходом відповідних тригерів 2.4 - 2.5, прямий вихід яких з'єднаний з першим входом других елементів I 5.4 - 5.5. Виходи дешифратора 7, що відповідають дозволенним станам лічильника, розбиті на три групи, кожна з яких відповідає наборам вхідних комбінацій з рівною кількістю одиниць від 0 до 2-х. Виходи дешифратора 7, починаючи з першої групи подані на входи третіх елементів АБО 8.2 - 8.1 відповідно, за винятком нульової групи, вихід якої утворює число 0 і подане на перший вхід третього елемента I 9, на інші входи якого заведені виходи третіх елементів АБО 8.2 - 8.1, які формують числа 1 і 2 відповідним комбінаціям з однієї й двома одиницям. Сигнал, що відповідає числу 0 з'єднаний із другим входом другого елемента АБО 6.1 другого розряду, а 1-ий сигнал заведений на другий вхід першого елемента I 4.1 першого розряду. Починаючи з першого розряду лічильника по третій на входи перших елементів АБО 1.1 - 1.3, заведені виходи 2-ої групи дешифратора, що відповідають вхідним комбінаціям у яких знаходиться дві одиниці, на перший елемент АБО 1.1 заведений сигнал з виходу третього елемента АБО 8.1, на перший елемент АБО 1.2 подані сигнали з виходів дешифратора що відповідають станам лічильника 9,13,14, на перший елемент АБО 1.3 поданий сигнал з виходу дешифратора, що відповідає стану лічильника 14.

Таблиця комбінацій лічильника перешкодостійкого при $k=2$ наведена в табл.

Таблиця

Кодові комбінації лічильника перешкодостійкого при $k=2$

Ном. стану	Розряди лічильника	Ном. стану	Розряди лічильника
	54321		54321
0	00000	8	01010
1	00010	9	01100
2	00011	10	10000
3	00100	11	10001
4	00101	12	10010
5	00110	13	10100
6	01000	14	11000
7	01001		

Лічильник перешкодостійкий працює в такий спосіб.

У вихідному стані всі тригери 2.1 - 2.5 лічильника знаходяться в «0», тобто лічильник перебуває в нульовому стані 00000. На виході дешифратора 7, що відповідає нульовій групі, знаходиться одиничний сигнал, що через другий елемент АБО 6.1 надходить на вхід другого елемента І 4.2. Так як на нульовому виході тригера 2.2 знаходиться «1» і відповідно «0» на одиничному, то другий елемент І 5.2 закритий нульовим сигналом, а перший елемент І 4.2 відкритий одиничним сигналом. Тому тактовий сигнал, що надходить на вхідну шину 11, установлює тригер 2.2 в одиничний стан 00010, відповідно на виході дешифратора 7, що відповідає першій групі, з'явиться одиничний сигнал, що з першого виходу дешифратора 7 через третій елемент АБО 8.2 дає дозвіл на установку в одиничний стан тригера 2.1, тобто лічильник перейде в стан 00011. Тому що при стані лічильника 00011 тригер 2.1 перебуває в одиничному стані й, отже, на виході першого елемента АБО 1.1 і вхіді другого елемента І 5.1 є «1», то наступний тактовий імпульс установить тригер 2.1 в «0» і з виходу другого елемента І 5.1 проходить на вхід відкритого другого елемента І 5.2 і скидає тригер 2.2 у нуль. Так як тригер 2.3 перебуває в нулі, то відкритий перший елемент І 4.3 установить тригер 2.3 в «1», тобто з'явиться стан 00100. При цьому на 3-му виході дешифратора 7 буде присутній одиничний сигнал. Цей сигнал через третій елемент АБО 8.2, установить тригер 2.1 в «1», у результаті лічильник перебуватиме в стані 00101. По наступних

тактових імпульсах за аналогією з вищеописаним відбувається скидання тригера 2.1 з одночасною установкою тригера 2.2 тобто з'явиться стан 00110.

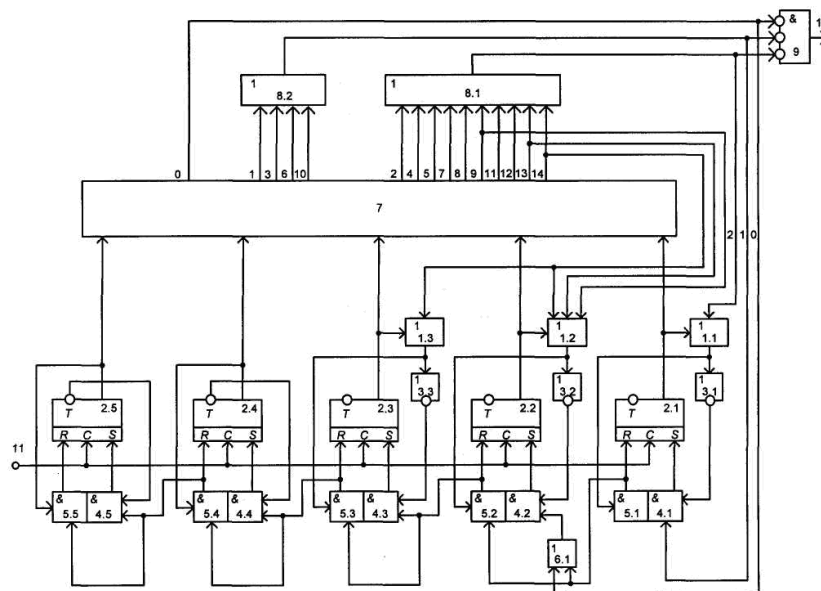
Аналогічно будуть отримані стани 011000, 01001, 01010, 01100.

При стані лічильника 01100 одиниця з дев'ятого виходу дешифратора 7 через перший елемент АБО 1.2, другий елемент І 5.2 і другий елемент І 5.3, відкритий одиничним сигналом з виходу першого елемента АБО 1.3, скидає в нуль тригери 2.3 - 2.4 і встановлює в одиницю тригер 2.5 «10000». Стану лічильника 10001, 10010 10100, 11000 будуть отримані аналогічно.

У стані лічильника 11000 на 14-м виході дешифратора 7 з'явиться одиниця. Вона через перший елемент АБО 1.3, другий елемент І 5.3 відкриває другий елемент І 5.4, тим самим, по черговому тактовому імпульсі, дозволяючи скидання тригера 2.4 і подальшому його поширенню через другі елементи І 5.4 - 5.5. У результаті лічильник перейде у вихідний стан 00000.

Запропонована схема здатна виявити всі заборонені стани лічильника. Контроль здійснюється в такий спосіб. Якщо в результаті збою або відмови на виході лічильника виникає заборонена комбінація, то на виході дешифратора 7 буде присутній нульовий сигнал на всіх виводах. Це призведе до появи «1» на вихідній шині 10, що свідчатиме про помилку.

Таким чином, введення нових конструктивних ознак дозволяє збільшити швидкодію й виявляти всі заборонені стани лічильника імпульсів.



Фіг.