



УКРАЇНА

(19) UA (11) 11737 (13) U  
(51) МПК (2006)  
G01M 7/00МІНІСТЕРСТВО ОСВІТИ  
І НАУКИ УКРАЇНИДЕРЖАВНИЙ ДЕПАРТАМЕНТ  
ІНТЕЛЕКТУАЛЬНОЇ  
ВЛАСНОСТІ

## ОПИС

ДО ДЕКЛАРАЦІЙНОГО ПАТЕНТУ  
НА КОРИСНУ МОДЕЛЬвидається під  
відповідальність  
власника  
патенту

## (54) ПРИСТРІЙ ДЛЯ ВИЗНАЧЕННЯ РЕЗОНАНСНОЇ ЧАСТОТИ ЕЛЕМЕНТА КОНСТРУКЦІЇ

1

2

(21) u200505051

(22) 27.05.2005

(24) 16.01.2006

(46) 16.01.2006, Бюл. № 1, 2006 р.

(72) Пузько Ігор Данилович, Дзюба Олексій Олександрович

(73) СУМСЬКИЙ ДЕРЖАВНИЙ УНІВЕРСИТЕТ

(57) Пристрій для визначення резонансної частоти елемента конструкції, що містить послідовно з'єднані блок керування розгорткою частоти, задавальний генератор, регулятор амплітуди, підсилювач потужності і вібростенд, два віброперетворювачі, перший із яких разом з випробуваним об'єктом установлений на рухомій частині вібростенда, а другий віброперетворювач - на випробуваному об'єкті, два узгоджувальних підсилювачі, входи яких з'єднані з виходами відповідних віброперетворювачів, фазовий детектор, входи якого з'єднані з виходами відповідних узгоджувальних підсилювачів, блок зворотного зв'язку, вхід якого з'єднаний з виходом першого узгоджувального підсилювача, а вихід - з керувальним входом регулятора амплітуди, перетворювач «частота-напруга», вхід якого з'єднаний з виходом другого узгоджувального підсилювача, послідовно з'єднані нуль - орган, вхід якого з'єднаний з виходом фазового детектора, і комутатор, дешифратор, виходи якого з'єднані з відповідними керувальними входами блока керування розгорткою частоти і комутатора, чотири елементи затримки, регістратор, три блоки пам'яті з першого по третій, входи «Запис» яких з'єднані з відповідними виходами комутатора з першого по третій, два блоки множення, шість суматорів з першого по шостий, блок ділення, вихід якого з'єднаний з інформаційним входом регістратора, S-входи тригерів з першого по четвертий з'єднані відповідно з входом «Пуск» пристрою і через три елементи затримки з першого по третій - з виходами комутатора з першого по третій відповідно, прямі виходи тригерів з першого по четвертий з'єднані з входами комутатора з першого по четвертий відповідно, який відрізняється тим, що пристрій додатково містить групу блоків пам'яті із (n-3) блоків пам'яті (n - числа натурального ряду чисел, n ≥ 4), першу і другу групи із «n» блоків множення з першого по «n»-й кожна, третій і четвертий блоки множення, (n-2) елементів затримки групи (n+1) елементів затримки, виходи комутато-

ра з четвертого по (n-1)-й через відповідні елементи затримки з четвертого по (n-1)-й з'єднані з S-виходами відповідних тригерів з п'ятого по «n»-й, R-входи яких об'єднані, з'єднані з R-виходами тригерів з першого по четвертий і з'єднані з об'єднаними входами «Читання» «n» блоків пам'яті з першого по «n»-й, які через «n»-й елемент затримки з'єднані з «n»-м виходом комутатора, об'єднані R-входи тригерів через (n+1)-й елемент затримки з'єднані з входом «Запис» регістратора, прямі виходи тригерів з п'ятого по «n»-й з'єднані з відповідними входами дешифратора з п'ятого по «n»-й, виходи дешифратора з п'ятого по «n»-й з'єднані з відповідними керувальними входами з п'ятого по «n»-й комутатора і блока керування розгорткою частоти, виходи блоків пам'яті з першого по «n»-й групи блоків пам'яті з'єднані з відповідними першими входами відповідних блоків множення і з'єднані з відповідними першими входами відповідних блоків множення з першого по «n»-й першої групи блоків множення, виходи блоків пам'яті з першого по «n»-й групи блоків пам'яті з'єднані також з входами першого суматора, другі входи блоків множення з першого по «n»-й першої групи блоків множення з'єднані з виходами джерел напруги з першої по «n»-у відповідно групи джерел напруги, причому величини джерел напруги з першої по «n»-у відповідають величинам швидкостей  $V_i$  ( $i = \overline{1, n}$ ) розгортки частоти з першої по «n» при умові  $V_1 < \dots < V_i < \dots < V_n$ , виходи джерел напруги з першої до «n»-ої групи «n» джерел напруги з'єднані з входами другого суматора і з входами відповідних блоків множення з першого по «n»-й другої групи блоків множення, входи кожного блоку множення з першого по «n»-й другої групи блоків множення об'єднані, виходи блоків множення першої групи блоків множення з'єднані з входами третього суматора, а виходи блоків множення другої групи блоків множення з'єднані з входами четвертого суматора, виходи другого і третього суматорів з'єднані з входами першого блока множення, вихід четвертого суматора з'єднаний з об'єднаними другими входами третього і четвертого блоків множення, перший вхід третього блока множення з'єднаний з виходом першого суматора, перший вхід четвертого блока множення з'єднаний з виходом джерела напруги величиною «n», виходи

(19) UA (11) 11737 (13) U

першого і третього блоків множення з'єднані з віднімальним і підсумовувальним входами п'ятого суматора відповідно, вихід другого суматора з'єднаний з об'єднаними входами другого блока множення, вихід якого з'єднаний з віднімальним входом шостого суматора, підсумовувальний вхід

якого з'єднаний з виходом четвертого блока множення, вихід п'ятого суматора з'єднаний з входом «Ділення» блока ділення, вхід «Подільник» якого з'єднаний з виходом шостого суматора, входи групи «п»-х блоків пам'яті об'єднані і з'єднані з виходом перетворювача «частота - напруга».

Корисна модель відноситься до області техніки дослідження динамічних і статичних характеристик резонуючих елементів випробуваних конструкцій при проведенні вібровипробувань і може бути застосована в галузі машинобудування, авіаційної, космічної техніки для визначення параметрів елементів конструкцій, режим функціонування яких моделюється гармонійним процесом або процесом, що моделює сейсмічне навантаження.

Відомий пристрій для визначення резонансної частоти елементів конструкції, що містить послідовно з'єднані блок керування розгорткою частоти, задавальний генератор, регулятор амплітуди, підсилювач потужності і вібростенд, з установленими на ньому випробуваним об'єктом, два віброперетворювача, один з яких установлений на вібростенді, а другий - на випробуваному об'єкті, два узгоджувальних підсилювача, входи яких сполучені з виходами першого і другого віброперетворювачів відповідно, фазовий детектор, входи якого сполучені з виходами першого і другого узгоджувальних підсилювачів, блок зворотного зв'язку, вхід якого сполучений з виходом першого узгоджувального підсилювача, а вихід - з керувальним входом регулятора амплітуди, перетворювач «частота-напруга», вхід якого сполучений з виходом другого узгоджувального підсилювача, нуль - орган, вхід якого сполучений з виходом фазового детектора, комутатор, інформаційний вхід якого сполучений з виходом нуля - органа, дешифратор, перший і другий виходи якого сполучені з відповідними входами блока керування розгорткою частоти і відповідними входами комутатора, два тригери, прямі виходи яких сполучені з відповідними входами дешифратора, два ключі, два підсилювачі з регульованими коефіцієнтами підсилення, блок пам'яті, суматор, регістратор, два елементи затримки, входи першого і другого ключів об'єднані і сполучені з виходом перетворювача «частота-напруга», а виходи цих ключів сполучені з входами першого і другого підсилювачів з регульованими коефіцієнтами підсилення відповідно, вихід першого підсилювача з регульованим коефіцієнтом підсилення сполучений з інформаційним входом блока пам'яті, вихід якого і вхід другого підсилювача з регульованим коефіцієнтом підсилення сполучені з підсумовувальним і віднімальним входами суматора, вихід якого сполучений з інформаційним входом регістратора, керувальний вхід першого ключа сполучений з входом «Запис» блока пам'яті і під'єднаний до першого виходу комутатора безпосередньо, а через перший елемент затримки - до S-входу першого тригера, другий вихід комутатора сполучений з об'єднаними керувальним входом другого ключа і входом «Читання» блока па-

м'яті безпосередньо, а через другий елемент затримки - з об'єднаними R - входами першого і другого тригерів, S - вхід другого тригера сполучений з входом «Пуск» пристрою [Див. ав.св. СРСР №1633294, М.кл. G01H13/00, 1991].

Недоліком відомого пристрою є недостатня точність визначення значення резонансної частоти резонуючого елемента конструкції, що пояснюється похибками виміру, фіксації та запам'ятовування значень частот максимумів обвідних напіврозмахів коливань динамічних резонансних піків, що призводить для звуження функціональних можливостей самого пристрою, а тому і до звуження області його використання.

Відомий також пристрій для визначення резонансної частоти резонуючого елемента випробуваної конструкції, що містить послідовно з'єднані блок керування розгорткою частоти, задавальний генератор, регулятор амплітуди, підсилювач потужності і вібростенд, два віброперетворювачі, перший із яких разом з випробуваним об'єктом установлений на рухомій частині вібростенда, а другий віброперетворювач - на випробуваному об'єкті, два узгоджувальних підсилювачі, входи яких з'єднані з виходами відповідних віброперетворювачів, фазовий детектор, входи якого з'єднані з виходами відповідних узгоджувальних підсилювачів, блок зворотного зв'язку, вхід якого з'єднаний з виходом першого узгоджувального підсилювача, а вихід - з керувальним входом регулятора амплітуди, перетворювач «частота-напруга», вхід якого з'єднаний з виходом другого узгоджувального підсилювача, послідовно з'єднані нуль-орган, вхід якого з'єднаний з виходом фазового детектора, і комутатор, дешифратор, входи якого з'єднані з відповідними керувальними входами блока керування розгорткою частоти і комутатора, чотири тригери, прямі виходи яких з'єднані з відповідними входами дешифратора, S - входи тригерів з другого по четвертий через три елементи затримки відповідно з'єднані з першим, другим і третім виходами відповідно комутатора, а R - входи тригерів з першого по четвертий об'єднані і через четвертий елемент затримки з'єднані з четвертим виходом комутатора, S - вхід першого тригера з'єднаний з зовнішнім входом «Пуск», чотири ключі, інформаційні входи яких об'єднані і з'єднані з виходом перетворювача «частота-напруга», а керувальні входи з'єднані з відповідними виходами комутатора, три блоки пам'яті, інформаційні входи яких з'єднані з виходами відповідних ключів, входи «Запис» - з відповідними виходами з першого по третій комутатора, а входи «Читання» блоків пам'яті об'єднані і з'єднані з четвертим виходом комутатора, два блоки множення, шість суматорів, блок ділення, блок порівняння,

другий нуль - орган і регістратор, входи першого блоку множення з'єднані з виходами першого блока пам'яті і четвертого ключа, входи другого блока множення з'єднані з виходами другого і третього блоків пам'яті, віднімальний і підсумовувальний входи першого суматора з'єднані з виходами першого і другого блоків множення відповідно, підсумовувальні входи другого суматора з'єднані з виходами другого і третього блоків пам'яті, підсумовувальні входи третього суматора з'єднані з виходами першого блока пам'яті і четвертого ключа відповідно, віднімальний і підсумовувальний входи четвертого суматора з'єднані з виходами другого і третього суматорів відповідно, підсумовувальний і віднімальний входи п'ятого суматора з'єднані з виходами першого і третього блоків пам'яті відповідно, віднімальний і підсумовувальний входи шостого суматора з'єднані з виходами другого блока пам'яті і четвертого ключа відповідно, вхід «Ділене» блока ділення з'єднаний з виходом першого суматора, вхід «Подільник» - з виходом четвертого суматора, а вихід - з першим входом регістратора, входи блока порівняння з'єднані з виходами п'ятого і шостого суматорів, а вихід - з другим входом регістратора, входи другого нуля - органу з'єднані з виходами блока порівняння, а вихід другого нуля - органу з'єднаний з третім входом регістратора [Див. ав.св. СРСР №1832183, М. кл. G01M7/00, 1993].

Даний пристрій є найбільш близьким до запропонованої корисної моделі по технічній суті і отриманому результату, в якості чого і прийнятий за прототип.

Але неоліком відомого пристрою залишається недостатня точність визначення резонансної частоти, що пояснюється похибками виміру, фіксації та запам'ятовування значень частот максимумів обвідних напіврозмахів коливальних динамічних резонансних піків, які відповідають постійним, але різним швидкостям розгортки частоти сигналу збуджувальної вібростенди разом з випробуванням об'єктом дії. Це, в свою чергу, призводить як до звуження функціональних можливостей пристрою, так і області його застосування.

В основу запропонованої корисної моделі поставлене завдання удосконалення пристрою за рахунок введення до його складу додаткових блоків, включення яких за рахунок формування нового алгоритму, який заснований на нових аналітичних співвідношеннях, що ураховують похибки при проведенні вимірювань, призводить до збільшення точності визначення резонансної частоти, розширення функціональних можливостей пристрою і галузі його застосування.

Поставлене завдання вирішується тим, що у відомому пристрої для визначення резонансної частоти елемента конструкції, що містить послідовно з'єднані блок керування розгорткою частоти, задавальний генератор, регулятор амплітуди, підсилювач потужності і вібростенд, два віброперетворювачі, перший із яких разом з випробуванням об'єктом установлений на рухомій частині вібростенда, а другий віброперетворювач - на випробуваному об'єкті, два узгоджувальних підсилювачі, входи яких з'єднані з виходами відповідних віброперетворювачів, фазовий детектор, входи якого

з'єднані з виходами відповідних узгоджувальних підсилювачів, блок зворотного зв'язку, вхід якого з'єднаний з виходом першого узгоджувального підсилювача, а вихід - з керувальним входом регулятора амплітуди, перетворювач «частота-напруга», вхід якого з'єднаний з виходом другого узгоджувального підсилювача, послідовно з'єднані нуль-орган, вхід якого з'єднаний з виходом фазового детектора, і комутатор, дешифратор, входи якого з'єднані з відповідними керувальними входами блока керування розгорткою частоти і комутатора, чотири елементи затримки, регістратор, три блоки пам'яті з першого по третій, входи «Запис» яких з'єднані з відповідними виходами комутатора з першого по третій, два блоки множення, шість суматорів з першого по шостий, блок ділення, вихід якого з'єднаний з інформаційним входом регістратора, S-входи тригерів з першого по четвертий з'єднані відповідно з входом «Пуск» пристрою і через три елементи затримки з першого по третій - з виходами комутатора з першого по третій відповідно, прямі входи тригерів з першого по четвертий з'єднані з виходами комутатора з першого по четвертий відповідно, згідно з корисною моделлю, пристрій додатково містить групу блоків пам'яті із  $(n-3)$  блоків пам'яті ( $n$ -числа натурально-го ряду чисел,  $n \geq 4$ ), першу і другу групи із « $n$ » блоків множення з першого по « $n$ »-й кожна, третій і четвертий блоки множення,  $(n-2)$  елементів затримки групи  $(n+1)$  елементів затримки., входи комутатора з четвертого по  $(n-1)$ -й через відповідні елементи затримки з четвертого по  $(n-1)$ -й з'єднані з S-виходами відповідних тригерів з п'ятого по « $n$ »-й, R- входи яких об'єднують, з'єднані з R-виходами тригерів з першого по четвертий і з'єднані з об'єднаними входами «Читання» « $n$ » блоків пам'яті з першого по « $n$ »-й, які через « $n$ »-й елемент затримки з'єднані з « $n$ » - м виходом комутатора, об'єднані R-входи тригерів через  $(n+1)$ -й елемент затримки з'єднані з входом «Запис» регістратора, прямі входи тригерів з п'ятого по « $n$ »-й з'єднані з відповідними входами дешифратора з п'ятого по « $n$ »-й, входи дешифратора з п'ятого по « $n$ »-й з'єднані з відповідними керувальними входами з п'ятого по « $n$ »-й комутатора і блока керування розгорткою частоти, входи блоків пам'яті з першого по « $n$ »-й групи блоків пам'яті з'єднані з відповідними першими входами відповідних блоків множення з першого по « $n$ »-й першої групи блоків множення, входи блоків пам'яті з першого по « $n$ »-й групи блоків пам'яті з'єднані також з входами першого суматора, другі входи блоків множення з першого по « $n$ »-й першої групи блоків множення з'єднані з виходами джерел напруги з першої по « $n$ »-у відповідно групи джерел напруги, причому величини джерел напруги з першої по « $n$ »-у відповідають величинам швидкостей  $V_i$  ( $i=1 \dots n$ ) розгортки частоти з першої по « $n$ » при умові  $V_1 < \dots < V_i < \dots < V_n$ , входи джерел напруги з першої до « $n$ »-ої групи « $n$ » джерел напруги з'єднані з входами другого суматора і з входами відповідних блоків множення з першого по « $n$ »-й другої групи блоків множення, входи кожного блоку множення з першого по « $n$ »-й другої групи блоків множення об'єднані, входи блоків множення першої групи блоків множення з'єднані з

входами третього суматора, а виходи блоків множення другої групи блоків множення з'єднані з входами четвертого суматора, виходи другого і третього суматорів з'єднані з входами першого блоку множення, вихід четвертого суматора з'єднаний з об'єднаними другими входами третього і четвертого блоків множення, перший вхід третього блоку множення з'єднаний з виходом першого суматора, перший вхід четвертого блоку множення з'єднаний з виходом джерела напруги величиною «п», виходи першого і третього блоків множення з'єднані з віднімальним і підсумовувальним входами п'ятого суматора відповідно, вихід другого суматора з'єднаний з об'єднаними входами другого блоку множення, вихід якого з'єднаний з віднімальним входом шостого суматора, підсумовувальний вхід якого з'єднаний з виходом четвертого блоку множення, вихід п'ятого суматора з'єднаний з входом «Ділене» блока ділення, вхід «Подільник» якого з'єднаний з виходом шостого суматора, входи групи «п» блоків пам'яті об'єднані і з'єднані з виходом перетворювача «частота-напруга».

Застосування запропонованого пристрою разом з усіма суттєвими ознаками, включаючи відмінні, забезпечує збільшення точності визначення резонансної частоти елемента конструкції при реалізації нестационарних режимів і пояснюється це наступним. Дослідження процесів в лінійній системі з одним ступенем свободи при умові, якщо джерело енергії має достатньо велику потужність, зводиться до інтегрування лінійного диференціального рівня:

$$m\ddot{x} + b\dot{x} + cx = F_a \sin \omega(t)t \quad (1)$$

або

$$\ddot{x} + 2h\dot{x} + \omega_0^2 x = F_a \sin \omega(t)t, \quad (2)$$

де

$h = x(t)$  - лінійне переміщення,

$h$  - коефіцієнт демпфування;

$\omega_0$  - частота вільних коливань;

$F_a = F_a^*/m$  - амплітуда сигналу збуджувальної дії, що відповідає одиничній масі коливальної системи;

$\omega(t)$  - частота сигналу збуджувальної дії, що змінюється з часом  $t$ ;

$m$  - рухома маса коливальної системи;

$b$  - коефіцієнт опору;

$c$  - коефіцієнт жорсткості.

При умові, якщо

$$\omega(t) = V t, \quad (3)$$

де  $V$  - постійна швидкість розгортки частоти сигналу збуджувальної дії, при застосуванні інтегралу згортки і введення виразів для статичного і динамічного коефіцієнтів передачі отримано вираз для зміщення максимуму динамічного резонансного піку відносно статичного, а саме [див. Харкевич А.А. Спектры и анализ, М.Физматгиз, 1962. - с.236]

$$S = 2 \times 4VQ^2 / \omega_0^2, \text{ де } S \text{ - узагальнене розгалуження;}$$

ная;

$Q$  - добротність коливальної системи (добротність статичного резонансного піку).

Приймаючи до уваги вираз для узагальненого розгалуження:

$$S = \left( \omega - \omega_0 \right) \omega_0 \bar{Q}, \quad (4)$$

із (3) і (4) отримуємо співвідношення для визначення частоти максимуму динамічного резонансного піку:

$$\omega = \omega_0 \pm 4QV / \omega_0. \quad (5)$$

Співвідношення (5) нелінійне відносно  $\omega_0$ . Якщо прийняти до уваги відоме співвідношення  $2Q/\omega_0 = 1/h$ , замість (5) застосуємо співвідношення:

$$\omega = \omega_0 \pm \beta V, \quad (6)$$

$$\text{де } \beta = 2/h = 2h^{-1}.$$

Проведемо оцінки  $\hat{\omega}_0, \hat{\beta}$  коефіцієнтів лінійного регресійного рівняння (6) методом найменших квадратів. На підставі (6) при умові

$\sin gV_i = 1, \omega_i = \omega_i^+, \omega_i^+ = \hat{\omega}_0 + \hat{\beta} V_i$  мінімізуюча функція має вигляд:

$$J_{\omega}^+ = \sum_{i=1}^n (\omega_i^+ - \hat{\omega}_0 - \hat{\beta} V_i)^2. \quad (7)$$

Дорівнюючи нулю частинні похідні  $J_{\omega}^+$  по

$\hat{\omega}_0, \hat{\beta}$ , отримуємо систему рівнянь відносно

параметрів  $\hat{\omega}_0^+, \hat{\beta}^+$ ,

$$\hat{\omega}_0^+ + \hat{\beta}^+ \sum_{i=1}^n V_i = \sum_{i=1}^n \omega_i^+, \quad (8)$$

$$\hat{\omega}_0^+ \sum_{i=1}^n V_i + \hat{\beta}^+ \sum_{i=1}^n V_i^2 = \sum_{i=1}^n \omega_i^+ V_i.$$

Із (8) визначимо оцінку параметра

$$\hat{\omega}_0^+ = \left( \sum_{i=1}^n \omega_i^+ \sum_{i=1}^n V_i - \sum_{i=1}^n \omega_i^+ \sum_{i=1}^n V_i^2 \right) / \left[ \left( \sum_{i=1}^n V_i \right)^2 - n \sum_{i=1}^n V_i^2 \right], \quad (9)$$

або

$$\hat{\omega}_0^+ = \left( \sum_{i=1}^n \omega_i^+ \sum_{i=1}^n V_i^2 - \sum_{i=1}^n \omega_i^+ \sum_{i=1}^n V_i \right) / \left[ n \sum_{i=1}^n V_i^2 - \left( \sum_{i=1}^n V_i \right)^2 \right], \quad (10)$$

Таким чином, для визначення оцінки резонансної частоти  $\omega_0$ , на підставі (9), (10) отримуємо алгоритм функціонування пристрою:

1) реалізувати «п», де  $p > 2, 3, 4, 5 \dots$  режимів сканування частот сигналу збуджувальної дії із різними але постійними швидкостями  $V_1, V_2, \dots, V_n$  при виконанні умови  $V_1 < V_2 < \dots < V_n$ ;

2) зафіксувати в кожному з «п» режимів частоту  $\omega_i^+ (i = 1, \bar{n})$  максимуму обвідної напіврозмахів коливань статичного резонансного піку;

3) сформувати сигнали, що відповідають співвідношенням  $\sum_{i=1}^n \omega_i^+$ ,

$$\sum_{i=1}^n V_i \left( \sum_{i=1}^n V_i \right)^2, \sum_{i=1}^n V_i^2, \sum_{i=1}^n \omega_i^+ V_i$$

4) сформувати сигнали, що відповідають співвідношенням

$$\left( \sum_{i=1}^n \omega_i^+ \sum_{i=1}^n V_i^2 - \sum_{i=1}^n \omega_i^+ V_i \sum_{i=1}^n V_i \right), \left[ \sum_{i=1}^n V_i^2 - \left( \sum_{i=1}^n V_i \right)^2 \right]$$

5) сформувати сигнал, що відповідає співвідношенню

$$\left( \sum_{i=1}^n \omega_i^+ \sum_{i=1}^n V_i^2 - \sum_{i=1}^n \omega_i^+ V_i \sum_{i=1}^n V_i \right) / \left[ \sum_{i=1}^n V_i^2 - \left( \sum_{i=1}^n V_i \right)^2 \right]$$

Застосування запропонованого алгоритму визначення резонансної частоти коливальної системи, а саме фіксація і запам'ятовування множини частот максимумів обвідних напіврозмахів коливань динамічних резонансних піків, що відповідають множині постійних але різних швидкостей розгортки частоти сигналу збуджувальної вібростенди, дозволяє зменшити похибку при визначенні резонансної частоти за рахунок формування регресійної залежності масиву частот максимумів резонансних гаків від масиву швидкостей розгортки частоти.

Новим в алгоритмі є формування лінійної регресійної залежності  $\omega_j = f(V_j)$ , параметрами якої є

оцінки  $\hat{\omega}_0$  і  $\hat{\beta} = 2/h = 2h^{-1}$ , що дозволяє застосу-

вати для визначення  $\hat{\omega}_0$  і  $\hat{\beta}$  класичний метод найменших квадратів.

Приведена корисна модель пояснюється кресленнями, де на Фіг. показана структурна схема пристрою дня визначення резонансних частот об'єктів.

Пристрій для визначення резонансних частот об'єктів містить блок 1 керування розгорткою частоти, задавальний генератор 2, регулятор 3 амплітуди, підсилювач 4 потужності, вібростенд 5 з установленим на ньому випробуваним об'єктом 6, два віброперетворювачі 7, 8, два узгоджувальні підсилювачі 9, 10, фазовий детектор 11, блок 12 зворотного зв'язку, нуль-орган 13, перетворювач 14 «частота-напруга», групу із «п» блоків 15 пам'яті з першого по «п»-й 15-1, ..., 15-і, ..., 15-п, комутатор 16, дешифратор 17, групу із «п» тригерів 18 з першого по «п»-й 18-1, 18-2, ..., 18-і, ..., 18-п, групу елементів 19 затримки з першого по (п+1)-й 19-1, ..., 19-і, ..., 19-п, 19(п+1), шість суматорів 20, 21, 22, 23, 24, 25 з першого по шостий відповідно, першу групу «п» блоків 26 множення з першого по «п»-й 26-1, ..., 26-і, ..., 26-п, другу групу «п» блоків 27 множення з першого по «п»-й 27-1, ..., 27-і, ..., 27-п, чотири окремі блоки 28, 29, 30, 31 множення відповідно, блок 32 ділення, реєстратор 33, групу «п» джерел 34 напруги з першого по «п»-й 34-1, ..., 34-і, ..., 34-п, які відповідають значенням швидкостей  $V_1, \dots, V_i, \dots, V_n$  розгортки частоти, джерело 35 напруги, що відповідає числу «п» циклів розгортки час-

тоти (число «п» змінюється від 2 до заданого цілого числа).

Елементи пристрою з'єднані таким чином.

Вихід блока 1 керування розгорткою частоти з'єднаний з керувальним входом задавального генератора 2, вихід якого через послідовно сполучені регулятор 3 амплітуди і підсилювач 4 потужності з'єднаний з обмоткою рухомої котушки (на схемі не показано) вібростенда 5. На рухомій частині вібростенда 5 і випробуваному об'єкті 6, що установлений на платформі вібростенда 5, установлений перший і другий віброперетворювачі 7 і 8 відповідно, під'єднані виходами до входів першого і другого узгоджувальних підсилювачів 9 і 10 відповідно, виходи яких з'єднані з входами фазового детектора 11. Вихід першого узгоджувального підсилювача 9 через блок 12 зворотного зв'язку з'єднаний з керувальним входом регулятора 3 амплітуди. Вихід другого узгоджувального підсилювача 10 з'єднаний з входом перетворювача 14 «частота-напруга», вихід якого з'єднаний з об'єднаними інформаційними входами групи 15 «п» блоків пам'яті 15-1, ..., 15-і, ..., 15-п. Виходи групи із «п» блоків 15 пам'яті з першого по «п»-й 15-1, ..., 15-і, ..., 15-п з'єднані з першими входами першої групи блоків 26 множення з першого по «п»-й 26-1, ..., 26-і, ..., 26-п відповідно, об'єднаними з входами з першого по «п»-й відповідно першого суматора 20. Другі входи першої групи блоків 26 множення з першого по «п»-й 26-1, ..., 26-і, ..., 26-п з'єднані з входами групи «п» джерел 34 напруги з першого по «п»-й 34-1, ..., 34-і, ..., 34-п відповідно.

Виходи групи «п» джерел 34 напруги з першого по «п»-й 34-1, ..., 34-і, ..., 34-п з'єднані також з відповідними входами другого суматора 21 і об'єднаними по блочно входами другої групи «п» блоків 27 множення з першого по «п»-й 27-1, ..., 27-і, ..., 27-п відповідно. Виходи першої групи «п» блоків 26 множення з першого по «п»-й 26-1, ..., 26-і, ..., 26-п з'єднані з входами третього суматора 22. Виходи другої групи «п» блоків 27 множення з першого по «п»-й 27-1, ..., 27-і, ..., 27-п з'єднані з входами четвертого суматора 23.

Виходи другого і третього суматорів 21, 22 з'єднані з входами першого окремого блоку 28 множення, вихід якого з'єднаний з віднімальним входом п'ятого суматора 24, підсумовувальний вхід якого з'єднаний з виходом третього окремого блоку 30 множення, перший вхід якого з'єднаний з виходом першого суматора 20, а другий вхід, об'єднаний з другим входом четвертого окремого блоку 31 множення, з'єднаний з виходом четвертого суматора 23.

Перший вхід четвертого окремого блоку 31 множення з'єднаний з виходом джерела 35 напруги, що відповідає числу «п» циклів розгортки частоти.

Вихід п'ятого суматора 24 з'єднаний з входом «Ділене» блока 32 ділення. Вихід другого суматора 21 з'єднаний з об'єднаними входами другого блоку 29 множення. Виходи другого і четвертого блоків 29 і 31 множення з'єднані з віднімальними і підсумовувальними входами відповідно шостого суматора 25, вихід якого з'єднаний з входом «Подільник» блока 32 ділення, вихід якого з'єднаний з інформаційним входом реєстратора 33.

Вихід фазового детектора 11 з'єднаний з входом нуля-органа 13, вихід якого з'єднаний з інформаційним входом комутатора 16. Виходи комутатора 16 з першого по «n»-й з'єднані з входами «Запис» групи із «n» блоків 15 пам'яті з першого по «n»-й 15-1, ..., 15-i, ..., 15-n відповідно. Виходи комутатора 16 з першого по (n-1) -й через групу елементів 19 затримки з першого по (n-1)-й 19-1, ..., 19-i, ..., 19-(n-1) відповідно з'єднані з S - входами групи із «n» тригерів 18 з другого по «n»-й 18-2, ..., 18-i, ..., 18-n відповідно.

S - вхід першого тригера 18-1 групи із «n» тригерів 18 з'єднаний з входом 36 «Пуск» пристрою. «n»-й вихід комутатора 16 через «n»-й елемент 19 - n групи елементів 19 затримки з'єднаний з об'єднаними R- входами групи із «n» тригерів 18 з першого по «n»-й 18-1, 18-2, ..., 18-i, ..., 18-n і об'єднаними входами «Читання» групи із «n» блоків 15 пам'яті з першого по «n»-й.

Об'єднані R- входи групи із «n» тригерів 18 з першого по «n»-й 18-1, 18-2, ..., 18-i, ..., 18-n через (n+1)-й елемент 19-((n+1)) групи елементів 19 затримки з'єднані з входом «Запис» регістратора 33. Прямі виходи групи із «n» тригерів 18 з першого по «n»-й 18-1, 18-2, ..., 18-i, ..., 18-n з'єднані з входами дешифратора 17, виходи якого з'єднані з керувальними входами з першого по «n»-й комутатора 16, об'єднані з керувальними входами з першого по «n»-й блоку 1 керування розгорткою частоти.

Пристрій для визначення резонансної частоти функціонує таким чином.

В початковому стані частота задавального генератора 2 дорівнює нижній частоті діапазону частот розгортки частоти сигналу збуджувальної вібростенди дії. На прямих виходах групи із «n» тригерів 18 з першого по «n»-й 18-1, 18-2, ..., 18-i, ..., 18-n установлені нулі. Зміст групи із «n» блоків 15 пам'яті з першого по «n»-й 15-1, ..., 15-i, ..., 15-n дорівнює нулю. Блок і керування розгорткою частоти установлений в початковий стан, в якому частота задавального генератора 2 фіксована. При надходженні зовнішнього сигналу на вхід 36 «Пуск» перший тригер 18-1 групи із «n» тригерів 18 установлюється в одиницю. При цьому на першому виході дешифратора 17 формується сигнал, який надходить на перші керувальні входи комутатора 16 і блоку 1 керування розгорткою частоти.

При надходженні сигналу на перший вхід блоку 1 керування розгорткою частоти частота задавального генератора 2 збільшується від початкового значення, яке визначається нижньою частотою діапазону частот розгортки частоти, із швидкістю  $V_1$ . При надходженні сигналу на другий вхід блоку 1 керування розгорткою частоти частота задавального генератора 2 стрибкоподібно установлюється на рівні нижньої частоти діапазону частот і починає збільшуватись від початкового значення із швидкістю  $V_2 > V_1$ .

При надходженні сигналу на третій, четвертий, ..., «n»-й входи блоку 1 керування розгорткою частоти частота задавального генератора 2 кожного разу стрибкоподібно установлюється на рівні нижньої частоти діапазону частот і починає збільшуватись із постійними швидкостями  $V_3, V_4, \dots, V_n$  при забезпеченні умови  $V_3 < V_4 < \dots < V_n$ .

Сигнал змінної із постійною швидкістю  $V_1$  частоти з виходу задавального генератора 2 через регулятор 3 амплітуди і підсилювач 4 потужності надходить в обмотку котушки збудження вібростенди 5 з установленим на його платформі випробуваним об'єктом 6 Сигнал з виходу першого віброперетворювача 7 через перший узгоджувальний підсилювач 9 і блок зворотного зв'язку 12 надходить на керувальний вхід регулятора 3 амплітуди для стабілізації рівня збудження вібростенди 5.

Сигнали з виходів узгоджувальних підсилювачів 9 і 10 надходять на входи частоти детектора 11. При порівнянні поточної частоти  $\omega(t)$  сигналу збуджувальної вібростенди 5 дії з резонансною частотою динамічного резонансного піку резонуючого елемента випробуваного об'єкта 6 різниця фаз сигналів на входах фазового детектора 11 дорівнює  $\pi/2$ , а сигнал на виході фазового детектора 11 в цей момент часу дорівнює нулю. При цьому на виході нуля-органа 13 формується імпульсний сигнал, який через комутатор 16 надходить на його перший вихід, тобто на вхід «Запис» першого блоку 15-1 пам'яті, тим самим у цьому блоці фіксується напруга, що дорівнює значенню частоти  $\omega_1^+$ .

Окрім того, імпульсний сигнал з виходу комутатора 16 через перший елемент 19-1 групи елементів 19 затримки надходить на S- вхід другого тригера 18-2 групи із «n» тригерів 18, установлюючи цей тригер в одиницю.

При цьому на другому виході дешифратора 17 формується сигнал, який надходить на другі керувальні входи комутатора 16 і блоку 1 керування розгорткою частоти, а на виході задавального генератора 2 сигнал стрибкоподібно зменшується до нижньої частоти діапазону частот і вводиться режим розгортки частоти в бік її збільшення із швидкістю  $V_2 > V_1$ .

При порівнянні поточної частоти  $\omega(t)$  задавального генератора 2 з резонансною частотою динамічного резонансного піку резонуючого елемента випробуваного об'єкта 6, на виході фазового детектора 11 знову формується нульовий сигнал, а на виході нуля-органа 13 формується імпульсний сигнал, який через комутатор 16 надходить на його другий вихід, а тому і на вхід «Запис» другого блоку 15-2 групи із «n» блоків 15 пам'яті, а через другий елемент 19-2 затримки групи з (n+1)-го елемента 19 затримки - на S- вхід третього тригера 18-3 групи із «n» тригерів 18, установлюючи тригер 18-3 в одиницю.

При цьому на третьому виході дешифратора 17 формується сигнал, який надходить на треті керувальні входи комутатора 16 і блоку 1 керування розгорткою частоти. Частота задавального генератора 2 знову стрибкоподібно зменшується до нижньої частоти діапазону частот і вводиться режим розгортки частоти в бік її збільшення із швидкістю  $V_3 (V_3 > V_2 > V_1)$ .

Таким чином, при формуванні "n" циклів розгортки частоти задавального генератора 2 із швидкостями  $V_1 < V_2 < \dots < V_1 < \dots < V_n$  в блоках пам'яті групи із «n» блоків 15 пам'яті з першого по «n»-й 15-1, ..., 15-i, ..., 15-n фіксуються і запам'ятовуються сигнали, що відповідають множині частот

$\omega_1^+, \omega_2^+, \dots, \omega_n^+$ , максимумів обвідних напіврозмахів коливань динамічних резонансних піків, що відповідають швидкостям  $V_1, \dots, V_i, \dots, V_n$  розгортки частоти.

При формуванні сигналу на «п»-му виході комутатора 16 цей сигнал надходить на вхід «Запис» блока 15-п пам'яті безпосередньо, а через елемент 19-п групи елементів 19 затримки - на об'єднані входи «Читання» блоків 15-1, ..., 15-і, ..., 15-п пам'яті і на об'єднані R - входи тригерів 18 з першого по «п»-й 18-1, ..., 18-і, ..., 18-п відповідно, устанавлюючи ці тригери в нуль.

Окрім цього, сигнал з виходу елемента 19п затримки через елемент 19-(п+1) затримки надходить на вхід «Запис» реєстратора 33, фіксуючи сигнал, що дорівнює величині  $\hat{\omega}_0$ . Сигнали

$\omega_1^+, \omega_2^+, \dots, \omega_n^+$ , з виходів блоків 15-1, ..., 15-і, ..., 15-п пам'яті відповідно надходять на входи першого суматора 20 і на перші входи відповідних блоків 26-1, ..., 26-і, ..., 26-п множення першої групи 26 блоків множення, на другі входи блоків 26-1, ..., 26-і, ..., 26-п множення надходять сигнали відповідно з виходів групи джерел 34 напруги з першого по «п»-й 34-1, ..., 34-і, ..., 34-п, що дорівнюють відповідно сигналам  $V_1, \dots, V_i, \dots, V_n$ . Сигнали, що дорівнюють значенням  $V_1, \dots, V_i, \dots, V_n$ , надходять також на входи другого суматора 21, на виході якого формується сигнал, що дорівнює величині  $\sum_{i=1}^n V_i$ .

Сигнали з виходів джерел 34-1, ..., 34-і, ..., 34-п групи джерел 34 напруги надходять відповідно на об'єднані входи другої групи блоків 27 множення з першого по «п»-й 27-1, ..., 27-і, ..., 27-п, на виходах яких відповідно формуються сигнали  $V_1^2, \dots, V_i^2, \dots, V_n^2$ .

Сигнали  $V_1^2, \dots, V_i^2, \dots, V_n^2$  з виходів блоків 27-1, ..., 27-і, ..., 27-п надходять відповідно на входи четвертого суматора 23, на виході якого формується сигнал  $\sum_{i=1}^n V_i^2$ . Цей сигнал надходить на

об'єднані другі входи третього і четвертого блоків 30 і 31 множення.

На перший вхід третього блоку 30 множення надходить сигнал  $\sum \omega_i^+$ , який формується на виході першого суматора 20. На другому вході третього блоку 30 множення формується сигнал

$\sum_{i=1}^n V_i^2$ . На виході третього блоку 30 множення формується сигнал, що дорівнює величині,  $\sum_{i=1}^n \omega_i^+ \sum_{i=1}^n V_i^2$ , який надходить на підсумовувальний вхід п'ятого суматора 24.

Сигнали з виходів блоків 26-1, ..., 26-і, ..., 26-п множення першої групи 26 блоків множення, що дорівнюють значенням  $\omega_1^+ V_1, \dots, \omega_i^+ V_i, \dots, \omega_n^+ V_n$ ,

відповідно, надходять на входи третього суматора 22, сигнал на виході якого дорівнює величині.

$\sum_{i=1}^n \omega_i^+ V_i$ . Сигнали  $\sum_{i=1}^n V_i$  і  $\sum_{i=1}^n \omega_i^+ V_i$ , з виходів дру-

гого і третього суматорів 21 і 22 відповідно надходять на входи окремого першого блоку 28 мно-

ження, сигнал величиною  $\sum_{i=1}^n \omega_i^+ V_i \cdot \sum_{i=1}^n V_i$  з виходу

якого надходить на віднімальний вхід п'ятого суматора 24, на виході якого формується сигнал

величиною  $\sum_{i=1}^n \omega_i^+ \sum_{i=1}^n V_1^2 - \sum_{i=1}^n \omega_i^+ V_i \sum_{i=1}^n V_i$ .

На перший вхід четвертого блоку 31 множення надходить сигнал, що дорівнює величині «п», з виходу другого джерела 3 5 напруги величиною «п».

Вихідний сигнал величиною  $n \sum_{i=1}^n V_i^2$ , четвер-

того блоку 31 множення надходить на підсумовувальний вхід шостого суматора 25, на віднімаль-

ний вхід якого надходить сигнал  $(\sum_{i=1}^n V_i)^2$  з виходу

другого блоку 29 множення, на об'єднані входи якого надходить сигнал  $\sum_{i=1}^n V_i$ ; з виходу другого

суматора 21.

Сигнал, що дорівнює величині

$\sum_{i=1}^n \omega_i^+ \sum_{i=1}^n V_1^2 - \sum_{i=1}^n \omega_i^+ V_i \sum_{i=1}^n V_i$ , з виходу п'ятого

суматора 24 надходить на вхід «Ділене» блока 32 ділення, на вхід «Подільник» якого надходить вихідний сигнал шостого суматора 25, що дорівнює

величині  $n \sum_{i=1}^n V_i^2 - \left( \sum_{i=1}^n V_i \right)^2$ . На виході блока 32 ді-

лення формується сигнал, що дорівнює величині

$$\left( \sum_{i=1}^n \omega_i^+ \sum_{i=1}^n V_1^2 - \sum_{i=1}^n \omega_i^+ V_i \sum_{i=1}^n V_i \right) / \left[ n \sum_{i=1}^n V_i^2 - \left( \sum_{i=1}^n V_i \right)^2 \right],$$

який надходить на інформаційний вхід реєстратора 33 і являє собою оцінку резонансної частоти

$\hat{\omega}_0$  резонуючого елемента випробуваного об'єкта 6.

Наступна група «п» циклів роботи пристрою відбувається при надходженні зовнішнього сигналу на вхід 36 «Пуск», що з'єднаний з S- входом першого тригера 18-1.

Таким чином здійснюється компенсація похибок вимірювань, що призводить до підвищення точності пристрою і розширенню його функціональних можливостей.

