

УДК 004.312.26

**АЛГОРИТМ И УСТРОЙСТВО ПЕРЕБОРА КОМБИНАЦИЙ
БИНОМИАЛЬНОГО МОДИФИЦИРОВАННОГО КОДА****В.В. Гриненко***Сумский государственный университет, г. Сумы***ВВЕДЕНИЕ И ПОСТАНОВКА ЗАДАЧИ**

Биномиальные коды относятся к классу помехоустойчивых неразделимых кодов. Благодаря их структурным особенностям появляется возможность построения цифровых устройств с узлами самоконтроля. Так, биномиальный суммирующий счетчик [1] позволяет выявлять появление запрещенных состояний, возникающих в результате переходов $1 \rightarrow 0$ или $0 \rightarrow 1$. Более высокой помехоустойчивостью обладают биномиальные модифицированные коды, предложенные в работе [2], относящиеся к классу биномиальных кодов. Одной из проблем, препятствующих внедрению биномиальных кодов, является отсутствие алгоритма и устройств их перебора.

Основная задача, которая ставится в данной работе, состоит в разработке алгоритма перебора комбинаций биномиальных модифицированных кодов и устройства, реализующего данный алгоритм.

ОБЩИЕ ПОЛОЖЕНИЯ

Биномиальные двоичные коды строятся на основе чисел A_i биномиальной двоичной системы счисления [3]. Биномиальной двоичной системой счисления называют систему, в которой количественный эквивалент кодовой комбинации $A_i = (a_{r-1}, a_{r-2}, \dots, a_0)$, $i = 0, 1, \dots, P-1$ (где P - диапазон биномиальных чисел) определяется выражением

$$A_i = a_{r-1} C_{n-1}^{k-q_r} + \dots + a_l C_{n-r+l}^{k-q_{l+1}} + \dots + a_0 C_{n-r-1}^{k-q_1} \quad (1)$$

при соблюдении ограничений:

$$\begin{cases} q_0 = k \\ k \leq r \leq n-1 \\ a_0 = 1 \end{cases} \quad (2)$$

$$\begin{cases} n-k = r-q_0 \\ 0 \leq q_0 \leq k-1 \\ a_0 = 0 \end{cases} \quad (3)$$

где k - число единиц в биномиальном числе;
 n - параметр системы счисления;
 r - количество разрядов биномиального числа (длина);
 $l = 0, 1, \dots, r - 1$ - порядковый номер разряда;
 q_{l+1} - сумма единичных значений цифр от $(r - 1)$ -го разряда до $(l + 1)$ -го включительно:

$$q_{l+1} = \sum_{\gamma=l+1}^{r-1} a_{\gamma},$$

$$a_{\gamma} \in \{0, 1\},$$

$$q_r = a_r = 0.$$

Количество биномиальных чисел, задаваемых ограничениями (2), (3) и, соответственно, диапазон биномиальных чисел

$$P = C_n^k. \quad (4)$$

Биномиальный двоичный код с параметрами $n = 6$ и $k = 3$ приведен в таблице 1.

Для обнаружения ошибок с помощью биномиальных комбинаций необходимо дополнить их нулями или единицами до получения $(n - 1)$ -разрядного кода. При дополнении нулями нулевые разряды дописываются справа от разряда a_0 , как это приведено в таблице 1.

Таблица 1 – Равномерный биномиальный код с параметрами $n = 6$ и $k = 3$

Пор. номер	Биномиальный код	Биномиальный равномерный код	Пор. номер	Биномиальный код	Биномиальный равномерный код
0	000	00000	10	1000	10000
1	0010	00100	11	10010	10010
2	00110	00110	12	10011	10011
3	00111	00111	13	10100	10100
4	0100	01000	14	10101	10101
5	01010	01010	15	1011	10110
6	01011	01011	16	11000	11000
7	01100	01100	17	11001	11001
8	01101	01101	18	1101	11010
9	0111	01110	19	111	11100

Биномиальный модифицированный код строится на основе биномиального кода с параметрами n и k путем объединения в одно множество определенных подмножеств B_q , $q = \overline{0, k}$ (элементами множества B_q будут комбинации биномиального кода с параметрами n и k с q единицами). Параметрами биномиального модифицированного кода будут параметры n и k исходного биномиального кода, а также упорядоченное множество W , элементами которого, в порядке

возрастания, являются допустимые значения q_i весов кодовых комбинаций $W = \{q_i\}$, $i = \overline{1, v}$, где v - количество элементов множества W .

Рассмотрим биномиальный модифицированный код с параметрами $n = 7$, $k = 4$ и $W = \{0, 1, 3\}$ (таблица 2). Данный код построен на основе биномиального кода с параметрами $n = 7$, $k = 4$.

Как видно из таблицы 2, комбинации биномиального модифицированного кода с числом единиц q_i представляют собой комбинации равновесного кода длиной $n - 1 + q_i - k$ с количеством единиц q_i с дополнительными $k - q_i$ нулевыми разрядами до длины $n - 1$. Таким образом, комбинацию биномиального модифицированного кода можно построить на основе комбинации в равновесном коде. Исходя из этого, разработаем алгоритм перебора комбинаций в модифицированном коде.

АЛГОРИТМ И УСТРОЙСТВО ПОСЛЕДОВАТЕЛЬНОГО ПЕРЕБОРА БИНОМИАЛЬНОГО МОДИФИЦИРОВАННОГО КОДА

В работе [4] показано, что равновесные коды можно получать с помощью биномиальных кодов. Разработаем алгоритм последовательного перебора комбинаций биномиального модифицированного кода. Комбинация биномиального модифицированного кода с параметрами n , k и W , с количеством единиц q_i , будет получаться из равновесной кодовой комбинации с количеством единиц $k' = q_i$ и длиной $n' = n - k - 1 + k'$ и через комбинацию биномиального кода с параметрами n' и k' .

Таблица 2 – Биномиальный модифицированный код с параметрами $n = 7$, $k = 4$ и $W = \{0, 1, 3\}$

Пор. номер	Номер в подмножестве с числом единиц q_i	Число единиц q_i	Количество комбинаций с числом единиц q_i	Биномиальный Модифицированный код
0	0	$q_i = q_1 = 0$	$N_{q_1=0} = C_2^0 = 1$	000000
1 2 3	0 1 2	$q_i = q_2 = 1$	$N_{q_2=1} = C_3^1 = 3$	001000 010000 100000
4 5 6 7 8 9 10 11 12 13	0 1 2 3 4 5 6 7 8 9	$q_i = q_3 = 3$	$N_{q_3=3} = C_5^3 = 10$	001110 010110 011010 011100 100110 101010 101100 110010 110100 111000

Рассмотрим алгоритм перебора комбинаций биномиального модифицированного кода.

1 Формирование нулевой комбинации. Установка начальных значений параметров n' и k' , соответствующих первому значению q_i ($q_i = q_1$). Переход к этапу 2.

2 Перебор комбинаций биномиального кода с параметрами n' и k' с помощью алгоритма линейного биномиального счета до формирования сигнала останов. Формирование на основе биномиальной комбинации кода с постоянным весом и комбинации биномиального модифицированного кода с количеством единиц $q = k'$. При формировании сигнала «останов» переход к этапу 3.

3 Выполняют проверку, является ли q_i максимальным для данного кода. Если нет, то устанавливают следующее значение q_i ($i = i + 1$), и переход к этапу 2. Продолжают перебор комбинаций биномиального кода с новыми параметрами n' и k' . Если k' равно максимальному значению, то цикл перебора комбинаций закончен. Возврат к этапу 1.

Алгоритм перебора комбинаций биномиального кода приведен в работе [4]. В соответствии с данным алгоритмом работает биномиальный суммирующий счетчик [5]. На основании данного устройства строится устройство перебора – счетчик на основе биномиального модифицированного кода. Рассмотрим работу счетчика на основе биномиального модифицированного кода с параметрами $n=7$, $k=4$ и $v = \{0, 1, 2, 3, 4\}$, приведенного в таблице 3. Схема счетчика приведена на рисунке 1.

Перестройка работы счетчика на различные значения величины q_i осуществляется с помощью кольцевого распределителя импульсов 13 и мультиплексоров MS1..MS5, единичные сигналы с выходов разрядов распределителя импульсов задают величину q_i для счетчика импульсов.

В таблице 3 приведены параметры n' и k' промежуточных биномиальных кодов, комбинации промежуточных биномиальных кодов, соответствующие им равновесные кодовые комбинации и состояния выходных шин 11.6 - 11.1 в зависимости от номера входного импульса на шине 8 при отсчете от исходного состояния.

В исходном состоянии в кольцевом распределителе импульсов 13 в нулевом разряде находится единица, счетчик настроен на работу с $q_i = q_1 = 0$. В счетчике импульсов и на выходных шинах – нули, на выходах мультиплексоров MS1..MS5 присутствуют сигналы с нулевых выходов соответствующих сумматоров 7.1..7.5.

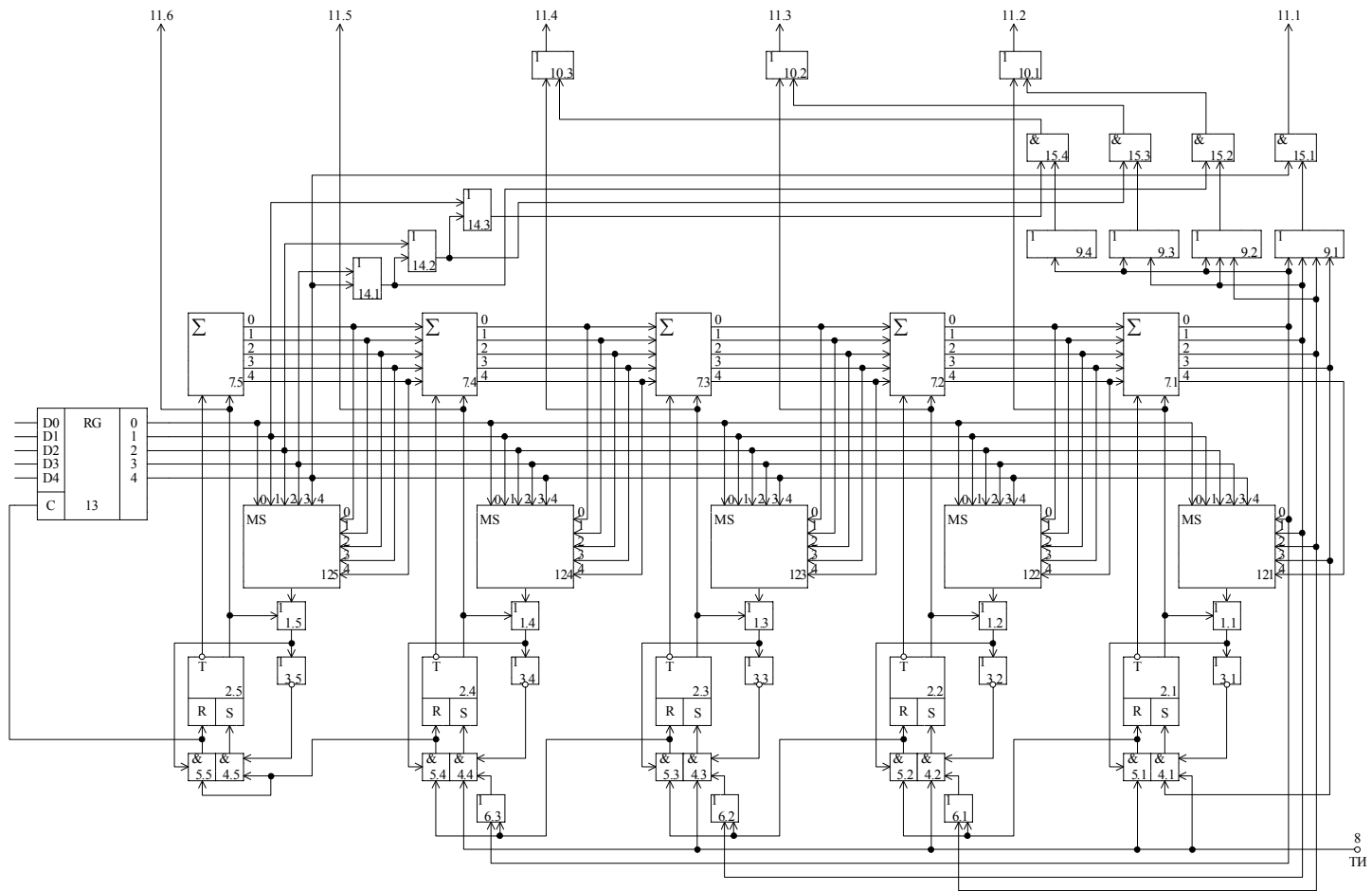


Рисунок 1 – Счетчик на биномиальном модифицированном коде

Таблица 3 – Состояния счетчика на биномиальном модифицированном коде с параметрами $n=7$, $k=4$ и $v = \{0,1,2,3,4\}$

Пор. номер	Параметры n и k промежуточного биномиального кода	Комбинация промежуточного биномиального кода	Комбинация в коде с постоянным весом с параметрами n и k	Состояние счетчика
0	$n = 2 \quad k = 0$	0	00	000000
1 2 3	$n = 3 \quad k = 1$	00 01 10	001 010 100	001000 010000 100000
4 5 6 7 8 9	$n = 4 \quad k = 2$	000 010 011 100 101 110	0011 0101 0110 1001 1010 1100	001100 010100 011000 100100 101000 110000
10 11 12 13 14 15 16 17 18 19	$n = 5 \quad k = 3$	0000 0100 0110 0111 1000 1010 1011 1100 1101 1100	00111 01011 01101 01110 10011 10101 10110 11001 11010 11100	001110 010110 011010 011100 100110 101010 101100 110010 110100 111000
20 21 22 23 24 25 26 27 28 29 30 31 32 33 34	$n = 6 \quad k = 4$	00000 01000 01100 01110 01111 10000 10100 10110 10111 11000 11010 11011 11100 11101 11110	001111 010111 011011 011101 011110 100111 101011 101101 101110 110011 110101 110110 111001 111010 111100	001111 010111 011011 011101 011110 100111 101011 101101 101110 110011 110101 110110 111001 111010 111100

При состояниях счетчика импульсов с 1-го по 3-е (количество состояний равно значению C_3^1) кольцевой распределитель импульсов 13 содержит "1" в первом разряде, на выходах мультиплексоров присутствуют сигналы с первых выходов сумматоров, и счетчик импульсов настраивается на работу с $q_1 = q_2 = 1$. На выходных шинах вырабатываются кодовые комбинации с количеством единиц, равным единице. При состоянии счетчика импульсов с 4-го по 9-е (количество состояний равно значению C_4^2) кольцевой распределитель импульсов 13 содержит "1" во втором разряде, на выходах мультиплексоров присутствуют сигналы со вторых выходов сумматоров, и счетчик импуль-

сов настраивается на работу с $q_i = q_3 = 2$. При этом счетчик импульсов производит перебор кодовых комбинаций с $q_i = q_3 = 2$, а на выходных шинах вырабатываются взвешенные кодовые комбинации с количеством единиц, равным двум. При нахождении счетчика импульсов в состояниях с 10-го по 19-е (количество состояний равно значению C_5^3) в кольцевом распределителе импульсов единичный сигнал будет находиться в третьем разряде, на выходах мультиплексоров присутствуют сигналы с третьих выходов сумматоров, и счетчик импульсов настраивается на работу с $q_i = q_4 = 3$. Счетчик импульсов перебирает биномиальные кодовые комбинации с $q_i = q_4 = 3$, а на выходных шинах появляются кодовые комбинации с постоянным весом, равным трем. В состояниях счетчика импульсов с 20-го по 34-е (количество состояний равно значению C_6^4) он работает в режиме с $q_i = q_5 = 4$.

Схема мультиплексоров MS1..MS5 приведена на рисунке 2.

Счетчик импульсов работает следующим образом.

В исходном состоянии в кольцевом распределителе импульсов 13 присутствует единица на нулевом выходе. Все триггеры счетчика установлены в ноль. На выходах всех мультиплексоров 12.1..12.5 присутствует единичный сигнал с нулевых выходов сумматоров 7.1..7.5. На выходных шинах 11.1 - 11.6 формируется нулевая кодовая комбинация 000000, так как на прямых выходах триггеров 2.1 - 2.5 - нулевые сигналы, а единичный сигнал, поступающий с нулевого выхода сумматора 7.1 через элементы ИЛИ 9.1..9.4, блокируется на элементах И 15.2..15.4 нулевыми сигналами с выходов элементов ИЛИ 14.1..14.3 и на элементе И 15.1 нулевым сигналом с четвертого выхода кольцевого распределителя импульсов 13.

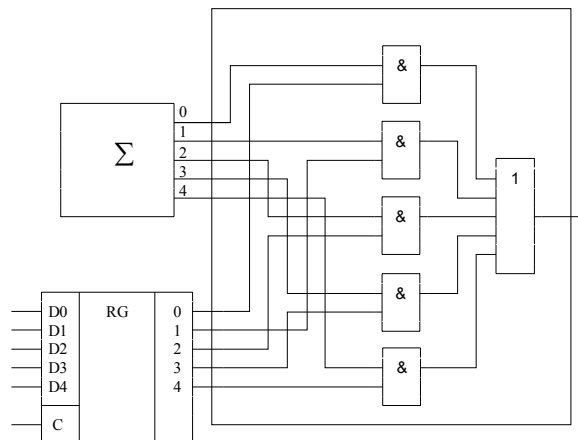


Рисунок 2 – Схема мультиплексора

С приходом первого тактового импульса на входную шину 8 единичный сигнал поступает на элемент И 5.1, который открыт единичным сигналом с выхода мультиплексора 12.1. В результате единичный сигнал проходит через элемент И 5.1, а также последовательно через элементы И 5.2 - 5.5, которые открыты единичными сигналами с выходов мультиплексоров 12.2 - 12.5 через элементы ИЛИ 1.2 - 1.5 соответственно. Единичный сигнал с выхода элемента И 5.5 поступает на тактовый вход кольцевого распределителя 13, в результате чего нулевой разряд распределителя переходит в нулевое состояние, а первый - в единичное. Триггеры 2.1..2.5 сохраняют свое

нулевое состояние, так как на их R входы подаются сигналы с выходов элементов И 5.1..5.5. Комбинация в коде с постоянным весом с параметрами $n = 3$ и $k = 1$ формируется с помощью единичного сигнала с нулевого выхода сумматора 7.1, который через элемент ИЛИ 9.4 поступает на второй вход элемента И 15.4, который открыт единичным сигналом с первого выхода кольцевого распределителя импульсов 13 через элемент ИЛИ 14.3. На выходах элементов 15.1..15.3 будут нулевые сигналы, так как на их первые входы подаются нулевые сигналы со второго по четвертый выход кольцевого распределителя импульсов 13 через элементы 14.1-14.2. В итоге на выходных шинах 11.1-11.6 получаем кодовую комбинацию - 001000, поступающую соответственно с выходов элемента ИЛИ 9.1, выходов элементов ИЛИ 10.1-10.3 и прямых выходов триггеров 2.4 - 2.5 счетчика.

С приходом очередного тактового сигнала единичный сигнал с нулевого выхода сумматора 7.1 проходит через элемент ИЛИ 6.3 на вход элемента И 4.4. Так как с единичного выхода триггера 2.4 поступает нулевой сигнал на элемент ИЛИ 1.4, а на второй его вход поступает нулевой сигнал с первого выхода сумматора 7.4 через мультиплексор 12.4, то элемент И 5.4 закрыт нулевым сигналом, а элемент И 4.4 открыт единичным сигналом с элемента НЕ 3.4. Поэтому тактовый сигнал, поступающий на входную шину 8, устанавливает триггер 2.4 в единичное состояние. Формирование выходной комбинации происходит следующим образом. На первом выходе сумматора 7.1 появляется единичный сигнал, который поступает на первые входы элементов ИЛИ 9.1-9.3 (элемент ИЛИ 9.4 первого входа не имеет). Вследствие этого на выходах этих элементов также появляется единичный сигнал, так как на нулевом входе элемента ИЛИ 9.4 отсутствует сигнал, то и на его выходе будет нулевой сигнал. Сигналы с элементов ИЛИ 9.1-9.3 поступают на вторые входы элементов И 15.1..15.3. Однако элемент И 15.1 блокирован нулевым сигналом с четвертого выхода кольцевого распределителя 13, а элементы 15.2, 15.3 со второго, третьего и четвертого выходов кольцевого распределителя 13 через схемы ИЛИ 14.1, 14.2. В результате на выходных шинах 11.1 - 11.4 получены нули, разряд 11.6, находится в нуле, а 11.5, находится в единице, так как на прямом выходе триггера 2.4 присутствует сигнал логической единицы, т.е. получена комбинация кода 010000.

Так как при состоянии счетчика 010000 на выходах мультиплексоров 12.1- 12.4 присутствует единица, то с приходом очередного тактового сигнала единичный сигнал поступает на элемент И 5.1 и проходит через элементы И 5.2 - 5.4. Таким образом, происходит сброс в ноль триггеров 12.1-12.4. Так как триггер 12.5 находится в нуле и на выходе мультиплексора 12.5 также присутствует ноль, с нулевого выхода сумматора 7.5, то элемент ИЛИ 1.5 выдает ноль и через элемент НЕ 3.5 разрешает сигналу сброса установить триггер 12.5 в единицу. Формирование выходной комбинации происходит следующим образом. На первом выходе сумматора 7.1 появляется единичный сигнал, который поступает на первые входы элементов ИЛИ 9.1-9.3 (элемент ИЛИ 9.4 первого входа не имеет). Вследствие этого на выходах этих элементов также появляется единичный сигнал, так как на нулевом входе элемента ИЛИ 9.4 отсутствует сигнал, то и на его выходе сигнал также отсутствует. Сигналы с элементов ИЛИ 9.1-9.3 поступают на вторые входы элементов И 15.1..15.3. Однако элементы И 15.1 блокированы нулевым сигналом с четвертого выхода кольцевого распределителя 13, а элементы 15.2, 15.3 – со второго, третьего и четвертого выходов кольцевого распределителя 13 через схемы ИЛИ 14.2, 14.3. В результате на выходных шинах 11.1 - 11.5 получены нули, а 11.6 находится в

единице, так как на прямом выходе триггера 2.5 присутствует сигнал логической единицы, т.е. получена комбинация кода 100000.

При состоянии счетчика 100000 на выходах мультиплексоров 12.1-12.5 присутствует единица. С приходом тактового импульса на входную шину 8 единичный сигнал поступает на элемент И 5.1, который открыт единичным сигналом с выхода мультиплексора 12.1. В результате единичный сигнал проходит через элемент И 5.1, а также последовательно через элементы И 5.2 - 5.5, которые открыты единичными сигналами с выходов мультиплексоров 12.2 - 12.5 через элементы ИЛИ 1.2 - 1.5 соответственно. Единичный сигнал с выхода элемента И 5.5 поступает на тактовый вход кольцевого распределителя 13, в результате чего первый разряд распределителя переходит в нулевое состояние, а второй - в единичное. Состояние триггеров 12.1-12.4 не изменяется, а триггер 2.5 сбрасывается в нулевое состояние, так как на его R вход подается сигнал с выхода элемента И 5.5.

Выходная комбинация формируется следующим образом. Единичный сигнал с нулевого выхода сумматора 7.1 через элементы ИЛИ 9.3-9.4 поступает на вторые входы элементов И 15.3-15.4, которые открыты единичным сигналом со второго выхода кольцевого распределителя импульсов 13 через элементы ИЛИ 14.3-14.2 соответственно. На выходах элемента 15.1 будет нулевой сигнал, так как на его первый вход подается нулевой сигнал с четвертого выхода кольцевого распределителя импульсов 13, а на элементе 15.2 будет нулевой сигнал, так как на его первый вход подается нулевой сигнал с третьего и четвертого выходов кольцевого распределителя импульсов 13 через элемент 14.1. В итоге на выходных шинах 11.1-11.6 получаем кодовую комбинацию - 001100, поступающую соответственно с выхода элемента ИЛИ 9.1, выходов элементов ИЛИ 10.1-10.3 и прямых выходов триггеров 2.4 - 2.5 счетчика.

С приходом очередного тактового сигнала единичный сигнал с нулевого выхода сумматора 7.1 проходит через элемент ИЛИ 6.3 на вход элемента И 4.4. Так как с единичного выхода триггера 2.4 поступает нулевой сигнал на элемент ИЛИ 1.4, а на второй его вход поступает нулевой сигнал со второго выхода сумматора 7.4 через мультиплексор 12.4, то элемент И 5.4 закрыт нулевым сигналом, а элемент И 4.4 открыт единичным сигналом с элемента НЕ 3.4. Поэтому тактовый сигнал, поступающий на входную шину 8, устанавливает триггер 2.4 в единичное состояние. Формирование выходной комбинации происходит следующим образом. На первом выходе сумматора 7.1 появляется единичный сигнал, который поступает на первые входы элементов ИЛИ 9.1-9.3 (элемент ИЛИ 9.4 первого входа не имеет). Вследствие этого на выходах этих элементов также появляется единичный сигнал, так как на нулевом входе элемента ИЛИ 9.4 отсутствует сигнал, то и на его выходе будет нулевой сигнал. Сигналы с элементов ИЛИ 9.1-9.3 поступают на вторые входы элементов И 15.1..15.3. Однако элемент И 15.1 блокирован нулевым сигналом с четвертого выхода кольцевого распределителя 13, а элемент 15.2 - с третьего и четвертого выходов кольцевого распределителя 13 через схему ИЛИ 14.1. Сигнал на выходе элемента 15.3 равен нулю, так как на выходе элементов 14.2 присутствует единичный сигнал со второго разряда кольцевого распределителя импульсов, и сигнал на выходе элемента 9.4 также равен единице. В результате на выходных шинах 11.1 - 11.2, 11.4 получены нули, разряд 11.6, находится в нуле, а 11.3 равен единице, так как сигнал на выходе элемента И 15.3 тоже равен единице и разряд 11.5 находится в единице, так как на прямом выходе триггера 2.4 присутствует сигнал логической единицы, т.е. получена комбинация кода 010100.

Аналогичным образом будут сформированы и все остальные комбинации кода с числом единиц $q_i = 2$ 011000, 100100, 101000, 110000.

При нахождении счётчика импульсов в состоянии 110000 на выходе мультиплексора 12.1 присутствует единица, очередной тактовый сигнал проходит через элементы И 5.1-5.5, сбрасывает триггеры 2.4, 2.5 в нулевое состояние и устанавливает третий разряд распределителя импульсов 13 в состояние "1". Сигнал "1" с выхода третьего разряда распределителя импульсов 13 поступает на первый вход элемента ИЛИ 14.1 и далее, через элементы 14.2 и 14.3 – на входы элементов И15.2-15.3, а сигнал с нулевого выхода сумматора 7.1 - на входы элементов ИЛИ 9.1-9.4. В результате на выходных шинах 11.1-11.6 появляется кодовая комбинация 001110. С приходом очередных тактовых импульсов происходит перебор кодовых комбинаций с тремя единичными разрядами. По окончании перебора кодовых комбинаций с тремя единичными разрядами распределитель импульсов 13 переходит в очередное состояние и задает режим работы счетчику импульсов с четырьмя единичными разрядами. Затем аналогично перебираются комбинации с четырьмя.

При нахождении счетчика в 34-м состоянии, когда на выходных шинах сформирована кодовая комбинация 111100, очередной тактовый сигнал сбрасывает триггеры 2.1 - 2.4 в "0" и устанавливает распределитель импульсов 12 в исходное состояние (0000001), на выходе счетчика - 000000.

Таким образом, осуществляется последовательный перебор комбинаций биномиального модифицированного кода с помощью биномиального счетчика с перенастраиваемым параметром количества единиц k .

ВЫВОДЫ

Применение биномиальных модифицированных кодов позволяет строить цифровые устройства с узлами самоконтроля для повышения достоверности их работы. С помощью алгоритма, описанного в данной статье, можно реализовать последовательный перебор комбинаций биномиального модифицированного кода. В соответствии с данным алгоритмом разработано устройство на основе биномиального суммирующего счетчика, осуществляющее последовательный перебор комбинаций биномиального модифицированного кода.

SUMMARY

In this paper an algorithm and device is considered carrying out the sequential search of combinations of the binomial modified code. Enumeration device, executed as a meter it is built on the basis of binomial binary counter.

СПИСОК ЛИТЕРАТУРЫ

1. А.с. 1205302 СССР МКИЗОЗК 23/00. Счетчик импульсов / А.А. Борисенко, Г.В. Куно (СССР). - № 3479062 / 18 - 21; Заявлено 10.04.84 // Открытия. Изобретения. - 1986, №39. - С. 197.
2. Гриненко В.В. Оценка помехоустойчивости биномиальных модифицированных кодов // Вісник Сумського державного університету. - 2002. - № 12(45). - С. 131-138.
3. Борисенко А.А. Введение в теорию биномиального счета: Монография. - Сумы: ИТД «Университетская книга», 2004. - 88 с.
4. Борисенко А.А. Биномиальные автоматы: Учебное пособие. - Сумы: Изд-во СумГУ, 2005. - 121 с.
5. А.с. 1077054 СССР МКИЗОЗК 23/00. Счетчик импульсов / А.А. Борисенко, И.Д. Пузько, Л.А. Стеценко (СССР). - № 3479062 / 18 - 21; Заявлено 27.07.82 // Открытия. Изобретения. - 1984. - № 8. - С. 197.

Гриненко В.В., ассистент

Поступила в редакцию 20 мая 2008 г.