

ОДИН ИЗ СПОСОБОВ ПОВЫШЕНИЯ ПОМЕХОУСТОЙЧИВОСТИ ДЕШИФРАТОРА

Гутенко Д.В., аспирант

Сегодня, в цифровой технике одним из важных критериев качества является помехоустойчивость устройств. Поскольку дешифраторы являются важным элементом различных устройств, таких как мультиплексоры, формирователи импульсов и др., то увеличение помехоустойчивости такого устройства имеет значение для большого количества устройств различного назначения. Одним из распространённых методов повышения помехоустойчивости является анализ информации на выходах устройства на наличии ошибок. Если основной задачей является достижение максимальной помехоустойчивости дешифратора, то наиболее рациональным выходом будет выбор схемы защиты от ошибок, которая бы могла определить наибольшее количество ошибок среди всех возможных. Полученная схема обеспечивает наиболее высокую обнаруживающую способность и при этом обладает удовлетворительным быстродействием и требуемыми аппаратными затратами. Был предложен вариант многоступенчатой схемы обнаружения ошибок, которая состоит из повторяющихся блоков с двумя выходами, реализующими функции:

$$\begin{cases} Q_n = Q_{n-1}^1 T_{n-1}^2 + Q_{n-1}^2 T_{n-1}^1, \\ T_n = T_{n-1}^1 T_{n-1}^2 \end{cases},$$

где Q_n, T_n – функции выходов блока, $T_{n-1}^1, Q_{n-1}^1, T_{n-1}^2, Q_{n-1}^2$ – функции выходов блоков предыдущей ступени.

На входы блоков первой ступени поступает информация с выходов дешифратора.

Данные, полученные в результате сравнения с существующими схемами обнаружения ошибок на выходах дешифратора, свидетельствуют, что синтезированная схема обладает более высокой способностью обнаружения ошибок, и при этом имеет сопоставимые параметры быстродействия и аппаратных затрат по отношению к аналогам.