

СИНТЕЗ И ОЦЕНКА ПОМЕХОУСТОЙЧИВОСТИ ДЕШИФРАТОРА С СУММАТОРОМ ЕДИНИЦ

Гутенко Д.В., *аспирант*
Сумский государственный университет

На данный момент уже существуют схемы для защиты от шибок дешифратора с сумматором единиц. Однако такие схемы обнаруживают только часть обнаруживаемых ошибочных комбинаций на выходе дешифратора. Поэтому ставится задача синтеза схемы защиты от ошибок для дешифратора с сумматором единиц с более высокой глубиной контроля. Структура дешифратора остаётся прежней, но к ней добавляется иная схема контроля.

В случае уже известной схемы обнаружения ошибок [1], на выходы дешифраторов равновесных кодов устанавливаются схемы «или», а полученный на их выходах сигнал заводится на соответствующие схемы неравнозначности вместе с соответствующими выходами сумматора.

Для усовершенствованной схемы обнаружения ошибок, сигнал с выхода сумматора инвертируется и вместе с сигналами с выходов равновесного дешифратора подаётся на блоки обнаружения ошибок, каждый из которых выдаёт единичное значение, если на его входах имеется только одна единица. Сигналы с выходов с этих блоков поступают на схему «И». Единица на выходе этого элемента свидетельствует о правильной работе дешифратора с сумматором единиц, в противном случае – об ошибке. Доля обнаруживаемых ошибок для полученного устройства определяется следующей формулой:

$$D = 1 - \left(\sum_{k=0}^{\log_2 N} C_{\log_2 N}^k \cdot (C_{\log_2 N}^k - 1) \right) / N \cdot 2^N,$$

где N – разрядность дешифратора.

Она больше, чем в уже известной схеме обнаружения ошибок [1].

1. Д.В. Гутенко, *Вісник СумДУ* No2, 175 (2009)