

**ПРОЕКТУВАННЯ КОМП'ЮТЕРНИХ СХЕМ З ВИКОРИСТАННЯМ  
ПРОГРАМОВИХ ЛОГІЧНИХ МАТРИЦЬ ТА ГРАФІЧНОГО МЕТОДУ  
СТРУКТУРНОГО СИНТЕЗУ АВТОМАТІВ**

**М. П. Матвієнко\***, канд. техн. наук;

**С. П. Шаповалов\*\***, канд. фіз.-мат. наук;

*\*Конопотський інститут Сумського державного університету,  
м. Конопот,*

*E-mail: postmaster@konotop.e-u.in.ua;*

*\*\*Сумський державний університет, м. Суми,*

*E-mail: shap@id.sumdu.edu.ua*

*Запропоновано метод побудови комп'ютерних схем із застосуванням теорії автоматів та програмованих логічних матриць. Наведені приклади застосувань.*

***Ключові слова:** теорія автоматів, програмовані логічні матриці, таблиця переходів, автомат Мура, графічний метод .*

**ВСТУП ТА ПОСТАНОВКА ЗАВДАННЯ**

Програмовані логічні інтегральні схеми (ПЛІС, англ. Programmable logic device, PLD) стають останнім часом все більш поширеною і звичною елементною базою для розробників цифрових пристроїв [1-4]. Характерною особливістю ПЛІС є можливість їх налаштування на заданий алгоритм функціонування шляхом зміни своєї внутрішньої структури.

При синтезі схем пристроїв керування часто використовується модель мікропрограмного автомата (МПА) Мура [4].

Задача оптимізації схеми автомата Мура на однорідних ПЛІС розглядалась у роботі [3], де запропоновано реалізацію МПА в базисі ПЛІС.

У цій роботі на основі теорії автоматів (ТА) та програмованих логічних матриць (ПЛМ) розглядається метод побудови комп'ютерних схем і схем автоматизації. Основна ідея – це поєднання можливостей ТА та ПЛМ при синтезі схем пристроїв керування.

**АЛГОРИТМ ПОБУДОВИ КОМП'ЮТЕРНИХ СХЕМ**

Алгоритм побудови комп'ютерних схем із застосуванням теорії автоматів і програмованих логічних матриць (ПЛМ) складається з семи кроків [5].

Крок 1. За заданим алгоритмом роботи пристрою будуємо абстрактний автомат (автомат Мілі, Мура або С-автомат).

Крок 2. За побудованим абстрактним автоматом та кодуванням двійковим нормальним кодом одержуємо структурний автомат.

Крок 3. Використовуючи побудований структурний автомат, будуємо таблиці переходів і виходів, або відмічену таблицю переходів.

Крок 4. Використовуючи таблиці попереднього кроку, знаходимо канонічні рівняння роботи схеми пристрою.

Крок 5. Проводимо мінімізацію отриманих рівнянь (якщо потрібно).

Крок 6. Виходячи з канонічних рівнянь роботи пристрою, визначаємо програмовану логічну матрицю.

Крок 7. За вибраною та запрограмованою ПЛМ, а також за отриманими на другому кроці елементами пам'яті, будемо шукану комп'ютерну схему.

### РЕЗУЛЬТАТИ ДОСЛІДЖЕННЯ ЗА ПОДАНИМ АЛГОРИТМОМ

Дію алгоритму розглянемо на прикладі побудови пристрою, алгоритм роботи якого заданий абстрактним автоматом (рис. 1 а). Застосовуючи двійкове кодування, одержимо структурний автомат (рис. 1 б).

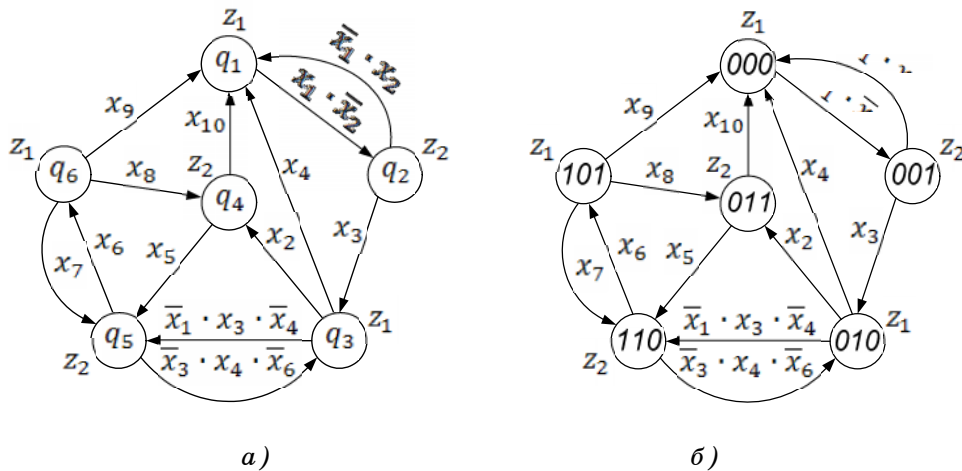


Рисунок 1 – Абстрактний (а) та структурний (б) автомати роботи пристрою

Побудову комп'ютерного пристрою необхідно виконати таким чином, щоб схема його управління була з низьким рівнем активності для функції  $Z$  і високим – для решти функцій.

Щоб забезпечити реалізацію шести станів абстрактного автомата  $q_1, \dots, q_6$  необхідно у структурному автоматі мати (згідно з формулою  $n = \lceil \log_2 6 \rceil = \lceil 2,807 \rceil = 3$ ) три елементи пам'яті, які можуть задовольнити реалізацію восьми станів: 000, 001, 010, 011, 100, 101, 110, 111. В нашому випадку для кодування станів абстрактного автомату використаємо кодові стани:  $q_1$  000;  $q_2$  001;  $q_3$  010;  $q_4$  011;  $q_5$  110;  $q_6$  101. У результаті цього структурний автомат матиме вигляд, рис. 1 б.

За одержаною структурною схемою створюємо відмічену для автомата Мура таблицю переходів (табл. 1).

Таблиця переходів дає можливість записати канонічні рівняння роботи пристрою:

$$\begin{aligned}
 z_1 &= \overline{y_1} \cdot \overline{y_2} \cdot \overline{y_3} \vee \overline{y_1} \cdot y_2 \cdot \overline{y_3} \vee y_1 \cdot \overline{y_2} \cdot y_3; & z_2 &= \overline{y_1} \cdot \overline{y_2} \cdot y_3 \vee \overline{y_1} \cdot y_2 \cdot y_3 \vee y_1 \cdot \overline{y_2} \cdot \overline{y_3}; \\
 \varphi_2^1 &= x_3 \cdot \overline{y_3} \vee x_6 \cdot y_1 \vee x_7 \cdot y_1 \vee x_8 \cdot y_3; & \varphi_2^0 &= x_4 \cdot \overline{y_1} \cdot \overline{y_3} \vee y_2 \cdot \overline{y_3} \vee x_{10} \cdot \overline{y_1}; \\
 \varphi_3^1 &= x_1 \cdot \overline{x_2} \cdot \overline{y_1} \cdot \overline{y_2} \vee x_2 \cdot \overline{y_1} \cdot y_2; & & \\
 \varphi_3^0 &= \overline{x_1} \cdot x_2 \cdot \overline{y_1} \cdot \overline{y_2} \vee x_3 \cdot y_1 \vee x_5 \cdot y_2 \vee x_6 \cdot y_1 \vee x_7 \cdot y_1 \vee x_9 \cdot y_2,
 \end{aligned} \tag{1}$$

де  $\varphi_1^1, \varphi_2^1, \varphi_3^1$  і  $\varphi_1^0, \varphi_2^0, \varphi_3^0$  – функції включення і виключення відповідно першого, другого і третього елементів пам'яті структурного автомата;  $y_1, y_2, y_3$  – сигнали на виходах першого, другого і третього

елементів пам'яті, які відповідають логічним сигналам "1";  $z_1, z_2$  – сигнали управління.

Таблиця 1 – Таблиця переходів для автомата Мура

$q_j \backslash z_k$	$z_1$	$z_2$	$z_1$	$z_2$	$z_2$	$z_1$
$x_i \backslash q_i$	000	001	010	011	110	101
$x_1 \cdot \overline{x_2}$	001	–	–	–	–	–
$\overline{x_1} \cdot x_2$	–	000	–	–	–	–
$x_3$	–	010	–	–	–	–
$x_4$	–	–	000	–	–	–
$x_2$	–	–	011	–	–	–
$\overline{x_1} \cdot x_3 \cdot \overline{x_4}$	–	–	110	–	–	–
$\overline{x_3} \cdot x_4 \cdot \overline{x_6}$	–	–	–	–	010	–
$x_5$	–	–	–	110	–	–
$x_6$	–	–	–	–	–	110
$x_7$	–	–	–	–	–	110
$x_8$	–	–	–	–	–	011
$x_9$	–	–	–	–	–	000
$x_{10}$	–	–	–	000	–	–

Як бачимо із отриманих рівнянь (1), їх мінімізація не потрібна, тому переходимо до шостого кроку алгоритму, на якому необхідно вибрати відповідну ПЛМ. Виходячи з канонічних рівнянь роботи, ПЛМ повинна мати кількість кон'юнкторів не менше 2, диз'юнкторів не менше 8, вхідних змінних не менше 13. Таким властивостям відповідає ПЛМ, мікросхема серії К556РТ1, яка має входи для 16 змінних, 8 виходів для реалізації восьми функцій і 48 кон'юнкторів.

Використовуючи отримані функції (1), присвоюємо номери їх кон'юнкторам:

$$\begin{aligned}
 k_1 &= \overline{y_1} \cdot \overline{y_2} \cdot \overline{y_3}; k_2 = \overline{y_1} \cdot y_2 \cdot \overline{y_3}; k_3 = y_1 \cdot \overline{y_2} \cdot y_3; k_4 = \overline{y_1} \cdot \overline{y_2} \cdot y_3; \\
 k_5 &= \overline{y_1} \cdot y_2 \cdot y_3; k_6 = y_1 \cdot y_2 \cdot \overline{y_3}; k_7 = \overline{x_1} \cdot x_3 \cdot \overline{x_4} \cdot y_2; k_8 = x_5 \cdot y_2; \\
 k_9 &= x_3 \cdot x_4 \cdot x_6 \cdot y_2 \cdot y_3; k_{10} = x_9 \cdot y_2; k_{11} = x_3 \cdot y_3; k_{12} = x_6 \cdot y_1; k_{13} = x_7 \cdot y_1; \\
 k_{14} &= x_8 \cdot y_3; k_{15} = x_4 \cdot y_1 \cdot y_3; k_{16} = x_6 \cdot y_1; k_{17} = x_1 \cdot x_2 \cdot y_1 \cdot y_2; k_{18} = x_2 \cdot y_1 \cdot y_2; \\
 k_{19} &= x_1 \cdot x_2 \cdot y_1 \cdot y_2; k_{20} = x_3 \cdot y_1; k_{21} = x_5 \cdot y_2; k_{22} = x_6 \cdot y_1; k_{23} = x_7 \cdot y_1; k_{24} = x_9 \cdot y_2.
 \end{aligned} \tag{2}$$

Виходячи з канонічних рівнянь роботи пристрою, визначаємо програмовану логічну матрицю і заносимо результати в табл. 2.

Таблиця 2 – Програмована логічна матриця

$k_i$	Кон'юнктори													Рівень активності							
	Вхідна змінна													0	0	1	1	1	1	1	1
	$x_1$	$x_2$	$x_3$	$x_4$	$x_5$	$x_6$	$x_7$	$x_8$	$x_9$	$x_{10}$	$y_1$	$y_2$	$y_3$	Вихідна функція							
	Номер програмованого входу													$z_1$	$z_2$	$\varphi_1^1$	$\varphi_1^0$	$\varphi_2^1$	$\varphi_2^0$	$\varphi_3^1$	$\varphi_3^0$
	A1	A2	A3	A4	A5	A6	A7	A8	A9	A10	A11	A12	A13	B1	B2	B3	B4	B5	B6	B7	B8
$k_1$	*	*	*	*	*	*	*	*	*	*	0	0	0	A	*	*	*	*	*	*	*
$k_2$	*	*	*	*	*	*	*	*	*	*	0	1	0	A	*	*	*	*	*	*	*
$k_3$	*	*	*	*	*	*	*	*	*	*	1	0	1	A	*	*	*	*	*	*	*
$k_4$	*	*	*	*	*	*	*	*	*	*	0	0	1	*	A	*	*	*	*	*	*
$k_5$	*	*	*	*	*	*	*	*	*	*	0	1	1	*	A	*	*	*	*	*	*
$k_6$	*	*	*	*	*	*	*	*	*	*	1	1	1	*	A	*	*	*	*	*	*
$k_7$	0	*	1	0	*	*	*	*	*	*	*	*	*	*	*	A	*	*	*	*	*
$k_8$	*	*	*	*	1	*	*	*	*	*	*	1	*	*	*	A	*	*	*	*	*
$k_9$	*	*	0	1	*	0	*	*	*	*	*	1	0	*	*	*	A	*	*	*	*
$k_{10}$	*	*	*	*	*	*	*	*	*	1	*	*	0	*	*	*	A	*	*	*	*
$k_{11}$	*	*	1	*	*	*	*	*	*	*	*	*	0	*	*	*	*	A	*	*	*
$k_{12}$	*	*	*	*	*	1	*	*	*	*	*	1	*	*	*	*	*	A	*	*	*
$k_{13}$	*	*	*	*	*	*	1	*	*	*	1	*	*	*	*	*	*	*	*	*	*
$k_{14}$	*	*	*	*	*	*	*	1	*	*	*	*	1	*	*	*	*	A	*	*	*
$k_{15}$	*	*	*	0	*	*	*	*	*	*	0	*	0	*	*	*	*	*	A	*	*
$k_{16}$	*	*	*	*	*	*	*	*	*	1	0	*	*	*	*	*	*	*	A	*	*
$k_{17}$	1	0	*	*	*	*	*	*	*	*	0	0	*	*	*	*	*	*	*	A	*
$k_{18}$	*	1	*	*	*	*	*	*	*	*	0	1	*	*	*	*	*	*	*	A	*
$k_{19}$	0	1	*	*	*	*	*	*	*	*	0	0	*	*	*	*	*	*	*	*	A
$k_{20}$	*	*	1	*	*	*	*	*	*	*	0	*	*	*	*	*	*	*	*	*	A
$k_{21}$	*	*	*	*	1	*	*	*	*	*	*	1	*	*	*	*	*	*	*	*	A
$k_{22}$	*	*	*	*	*	1	*	*	*	*	1	*	*	*	*	*	*	*	*	*	A
$k_{23}$	*	*	*	*	*	*	1	*	*	*	1	*	*	*	*	*	*	*	*	*	A
$k_{24}$	*	*	*	*	*	*	*	*	1	*	*	0	*	*	*	*	*	*	*	*	A

На невикористаних входах A14, ..., A16 з номерами кон'юнктерів  $k_1, \dots, k_{24}$  перемички перепалюються.

На цьому кроці будуємо схему з використанням ПЛМ, мікросхема серії К556РТ1. Наведена схема має вигляд рис. 2.

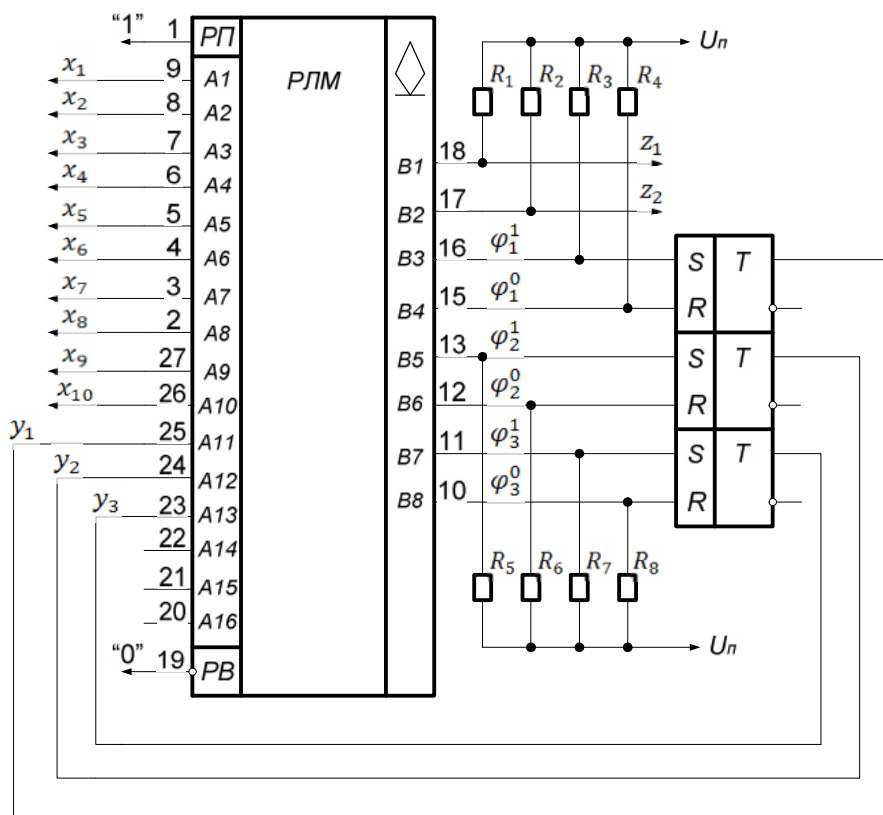


Рисунок 2 – Схема пристрою, що задовольняє вхідні умови

На поданій схемі  $R_1, \dots, R_8$  – резистори величиною 2 кОм;  $U_n$  – джерело живлення мікросхеми.

Побудована комбінаційна комп'ютерна схема пристрою з використанням програмованої логічної матриці (табл. 2) та графічного методу структурного синтезу. Ця схема задовольняє вхідні дані завдання і опирається на використання мікросхеми серії К556РТ1, що широко застосовуються в ПЛІС.

### ВИСНОВКИ

У роботі запропонований метод побудови комп'ютерних схем із застосуванням теорії автоматів і програмованих логічних матриць. Загальний алгоритм побудови реалізований на конкретному прикладі, що свідчить про ефективність методу.

Схема реалізації пристрою за даним методом має значно простіший вигляд, ніж із застосуванням звичайних елементів логіки Буля.

Із рис. 2 випливає, що такі схеми доцільно використовувати при значній кількості канонічних рівнянь роботи системи управління.

Залежно від характеристик автомата та ПЛІС у кожному випадку можна застосувати одну із трьох моделей автомата. Необхідно відмітити, що краща модель може бути обрана апріорно.

## ПРОЕКТИРОВАНИЕ КОМПЬЮТЕРНЫХ СХЕМ С ИСПОЛЬЗОВАНИЕМ ПРОГРАММНЫХ ЛОГИЧЕСКИХ МАТРИЦ И ГРАФИЧЕСКОГО МЕТОДА СТРУКТУРНОГО СИНТЕЗА АВТОМАТОВ

*М. П. Матвиенко\**, *С. П. Шаповалов\*\**,

*\*Конотопский институт Сумского государственного университета, г. Конотоп;*

*\*\*Сумский государственный университет, г. Сумы*

*Предложен метод построения компьютерных схем с применением теории автоматов и программируемых логических матриц. Приведены примеры применения.*

**Ключевые слова:** *теория автоматов, программируемые логические матрицы, таблица переходов, автомат Мура, графичный метод.*

## DESIGNING OF COMPUTER SCHEMES USING PROGRAMMABLE LOGIC ARRAYS AND GRAPHICAL METHOD OF STRUCTURAL SYNTHESIS OF AUTOMATA

*M. P. Matvienko\**, *S. P. Shapovalov\*\**,

*\*Konotop Institute of Sumy State University, Konotop;*

*\*\*Sumy State University, Sumy*

*The method of computer schemes using the theory of machines and programmable logic array. Examples of applications.*

**Key words:** *automata theory, programmable logic array, the table conversion, automatic Moore, graphic method.*

## СПИСОК ЛІТЕРАТУРИ

1. Бабич Н. П. Компьютерная схемотехника. Методы построения и проектирования / Н. П. Бабич, И. А. Жуков. – Киев : МК-Пресс, 2004. – 577 с.
2. Корнійчук А. І. Проектування пристроїв та систем управління. – Житомир : ЖІТІ, 2000. – 276 с.
3. Баркалов А. А. Оптимизация схемы автомата Мура на однородных ПЛИС / А. А. Баркалов, А. В. Матвиенко, С. А. Цоллоло. // Комп'ютерні засоби, мережі та системи. – 2009. – № 8. – С. 45-51.
4. Грушницький Р. І. Проектирование систем с использованием микросхем программируемой логики / Р. И. Грушницкий, А. Х. Мурсаев, Е. П. Угрюмов. – СПб. : БХВ. – Петербург, 2002. – 608 с.
5. Матвиенко М. П. Комп'ютерна логіка : навчальний посібник / М. П. Матвиенко. – К. : Вид-во Ліра-К, 2012. – 288 с.

*Надійшла до редакції 26 червня 2012 р.*