

ОТКАЗОУСТОЙЧИВЫЙ УПРАВЛЯЮЩИЙ АВТОМАТ УИЛКСА

А.А. Борисенко, В.В. Петров, Д.В. Гутенко
Сумской государственной университет
Кафедра ЕКТ, СумДУ, ул. Римского-Корсакова 2, г. Сумы, 40007, Украина
Тел./факс: (0542)33-55-39, E-mail electron@sumdu.edu.ua

Annotation – In this paper fault-tolerant Wilkes control automat is developed.

Key words – dynamic redundancy, noise immunity, binomial components, Wilkes automat

ВВЕДЕНИЕ И ПОСТАНОВКА ЗАДАЧИ

Постоянное расширение областей применения цифровых вычислительных комплексов и систем управления определяет необходимость решения проблемы обеспечения их надежного функционирования. Особенно остро требование высокой надежности ставится к средствам вычислительной техники, которые работают в условиях повышенного воздействия помех. Примером таких систем могут служить цифровые системы управления силовой электроникой [1]. Повышение надежности таких устройств обеспечит недопустимость потери управления из-за воздействия помех, особенно часто возникающих в мощных устройствах силовой электроники.

Неисправности цифровых устройств характеризуются наличием сбоев и отказов. К сбоям относятся кратковременные нарушения процесса правильного функционирования, возникающие в результате воздействия внешних и внутренних помех. Причиной отказов есть внезапные скачкообразные изменения параметров элементов (пробой, обрывы, короткие замыкания), а также медленные необратимые изменения параметров элементов (вследствие протекания физико-химических процессов деградации в материалах элементов).

Необходимо отметить, что интенсивность сбоев в цифровых устройствах намного выше, чем интенсивность отказов. При этом отказы можно устранить лишь путем замены или ремонта, а в случае возникновения сбоев достаточно лишь восстановить искаженную информацию.

На сегодня существует много методов повышения надежности цифровой аппаратуры. Однако, несмотря на это, данная проблема, вследствие повышенных требований к надежности цифровых управляющих систем, является актуальной. По этой причине требуются методы повышения надежности, использующие новые наработки в этой области. К ним относятся помехоустойчивые матричные коды, среди которых особенно выделяются матричные биномиальные коды. [2].

Эти коды характеризуются повышенной информационной избыточностью и регулярной структурой, вследствие чего, они обладают повышенной помехоустойчивостью и отказоустойчивостью. Наряду с этим, матричные биномиальные коды обладают способностью выполнять простейшие арифметические операции и, как следствие, они имеют повышенную надежностью

обработки информации при выполнении арифметико-логических операций. Поэтому на сегодня является актуальным исследование этих кодов с целью повышения надежности цифровой аппаратуры на их основе.

В основу многих управляющих схем цифровой техники положены микропрограммные автоматы Уилкса. Такие автоматы часто применяется для управления операционными схемами. К ним относятся арифметико-логические устройства, последовательные, параллельные интерфейсы и другие узлы цифровой управляющей аппаратуры. Достоинства таких автоматов состоят в высоком быстродействии, универсальности, надежности, низкой потребляемой мощности, а также в возможности эффективной реализации на ПЛИС. Эти достоинства привели к их широкому распространению. Однако их надежность не удовлетворяет повышенным требованиям систем управления. Поэтому ставится задача повышения надежности автоматов Уилкса, как с точки зрения помехоустойчивости, так и с точки зрения отказоустойчивости, используя для этой цели матричные биномиальные коды.

ОБЩИЕ ПОЛОЖЕНИЯ

Матричным биномиальным кодом с параметрами n и k называются двоичные $x_{01} - x_{(n-k)k}$, $x \in \{0,1\}$ матрицы:

$$\begin{bmatrix} x_{01} & x_{02} & \dots & x_{0j} & \dots & x_{0k} \\ x_{11} & x_{12} & \dots & x_{1j} & \dots & x_{1k} \\ \dots & \dots & \dots & \dots & \dots & \dots \\ x_{i1} & x_{i2} & \dots & x_{ij} & \dots & x_{ik} \\ \dots & \dots & \dots & \dots & \dots & \dots \\ x_{(n-k)1} & x_{(n-k)2} & \dots & x_{(n-k)j} & \dots & x_{(n-k)k} \end{bmatrix},$$

удовлетворяющие свойствам 1 – 5. [2]

Все биномиальные числовые матрицы (разрешенные комбинации матричного биномиального кода) с параметрами n и k удовлетворяют ограничениям [2]:

1. В столбце матрицы может находиться не более одной 1, т.е. $x_{ij}x_{zj} = 0$, где $i, z = 1, 2, \dots, n-k$; $i \neq z$.

2. Число единиц q_M в матрице не превышает значение k , а число нулей l_M : $0 \leq q_M \leq k$, $N - q_M = l_M \leq N$.

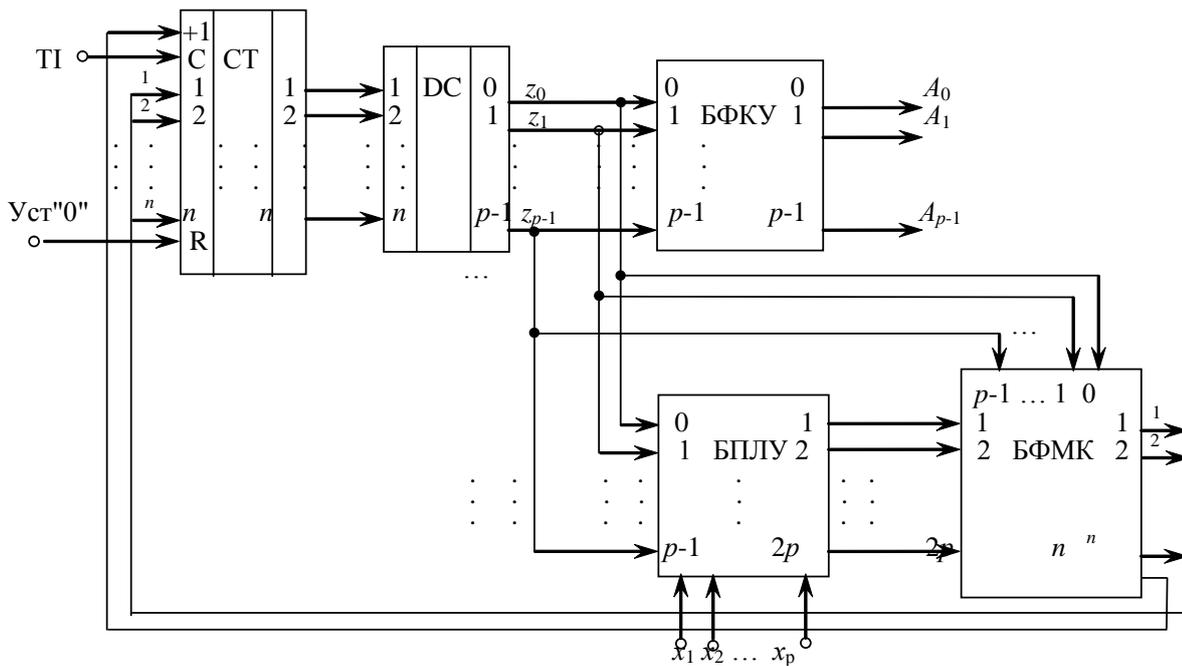


Рис. 1

3. Единицы в матрице в количестве от 1 до k расположены в одной или нескольких строках так, что первая из них находится в крайнем левом, а последняя - в любом последующем столбце. При этом между столбцами с единицами отсутствуют столбцы, в которых находятся нули. Это значит, что если даны начальная 1 в виде элемента x_{i1} , промежуточная в форме $x_{i'2}$ и конечная x_{ij} , то $x_{i1}x_{i'1} \dots x_{ij} = 1$, где $i, y, i' = 1, 2, \dots, n-k$; $i \neq i' \neq y$.

4. Если в $(n-k)$ -й строке расположена последовательность единиц, то она всегда расположена в ее начальной части, начиная с элемента $x_{(n-k)1}$ и до $x_{(n-k)j'}$, то произведение $x_{(n-k)1}x_{(n-k)2} \dots x_{(n-k)j'} = 1$, где $j' = 1, 2, \dots, k$.

5. Среди элементов любой диагонали матрицы, направленной слева направо, только один элемент может быть равен 1. Это значит, что произведение для всех значений $i = 1, 2, \dots, n-k$ и $j = 1, 2, \dots, k$, $x_{ij}x_{(i+p)(j+p)} = 0$, для всех значений $i = 1, 2, \dots, n-k$ и $j = 1, 2, \dots, k$, где $p = 1, 2, \dots, n-k-i$ при $k-j \geq n-k-i$.

На основе биномиальных матриц возможна реализация алгоритма перебора комбинаций матричного биномиального кода. Он состоит в последовательном заполнении единицами $(n-k+1)$ строк матрицы начиная с $(i+1)$ -го по k разряд, где n и k , $n \geq k$ - параметры матричного биномиального кода; i - количество единиц в матрице. В качестве примера приведены кодовые комбинации с

параметрами $n = 5, k = 3$:

$$\begin{pmatrix} 0 & 0 & 0 \\ 0 & 0 & 0 \\ 0 & 0 & 0 \end{pmatrix}, \begin{pmatrix} 1 & 0 & 0 \\ 0 & 0 & 0 \\ 0 & 0 & 0 \end{pmatrix},$$

$$\begin{pmatrix} 1 & 1 & 0 \\ 0 & 0 & 0 \\ 0 & 0 & 0 \end{pmatrix}, \begin{pmatrix} 1 & 1 & 1 \\ 0 & 0 & 0 \\ 0 & 0 & 0 \end{pmatrix}, \begin{pmatrix} 0 & 0 & 0 \\ 1 & 0 & 0 \\ 0 & 0 & 0 \end{pmatrix}, \begin{pmatrix} 0 & 1 & 0 \\ 1 & 0 & 0 \\ 0 & 0 & 0 \end{pmatrix},$$

$$\begin{pmatrix} 0 & 1 & 1 \\ 1 & 0 & 0 \\ 0 & 0 & 0 \end{pmatrix}, \dots, \begin{pmatrix} 0 & 0 & 0 \\ 0 & 0 & 0 \\ 1 & 1 & 1 \end{pmatrix}.$$

Невыполнение хотя бы одного из ограничений является признаком появления запрещенной комбинации.

Диапазон представляемых чисел находится как $N_\delta = C_{n+1}^k$. Для приведенного примера $N_\delta = C_6^3 = 20$.

Доля обнаруживаемых ошибочных комбинаций $D = 1 - \frac{N_p}{2^n}$, где N_p - количество разрешенных комбинаций, n - разрядность кодовых комбинаций.

Для приведенного примера: $D = 1 - \frac{20}{2^9} = 0,96$.

На основе помехоустойчивого матричного биномиального кода было построено ряд помехоустойчивых матричных биномиальных устройств. К ним относятся помехоустойчивые счетные схемы, регистры, преобразователи кода [3]. Все приведенные устройства в своей основе используют биномиальные матрицы, что дает возможность проверять их свойства 1 - 5. Это позволяет обнаруживать ошибки, а в ряде случаев их исправлять. Такие свойства делают описанные

устройства самоконтролируемыми.

ПОМЕХОУСТОЙЧИВЫЙ МИКРОПРОГРАММНЫЙ АВТОМАТ УИЛКСА

Автомат рис. 1 состоит из следующих функциональных блоков: счетчика (СТ), дешифратора (ДС), блока формирования команд управления (БФКУ), блока проверки логических условий (БПЛУ) и блока формирования микрокоманд (БФМК).

Счетчик осуществляет хранение и перебор микрокоманд.

БФКУ выполняет функцию токового усилителя для управления объектом управления.

Функцией БПЛУ является проверка логических условий и выработка на их основе дальнейшего пути исполнения микропрограммы. БПЛУ содержит две группы входов, на одну из которых поданы сигналы с выхода дешифратора, а на вторую – логические условия x_1, x_2, \dots, x_p от датчиков, которые находятся на объекте управления. В результате проверки условий возможно выполнение разветвлений и циклов, которые реализуются микропрограммными автоматами.

БФМК осуществляет хранение микропрограммы. Блок содержит две группы входов, на одну из которых поданы сигналы с выхода дешифратора, а на вторую – выходы БПЛУ. БФМК вырабатывает следующий шаг микропрограммы, в зависимости от текущей команды и проверяемых условий.

Особенность автоматов Уилкса, построенных на счетчике, состоит в том, что при последовательном выполнении микрокоманд (отсутствии условных и безусловных переходов) нет необходимости параллельной загрузки следующей микрокоманды. В этом случае БФМК формирует сигнал «+1» на входе счетчика, тем самым загружая следующую по порядку микрокоманду. Результатом этого является уменьшение количества связей, а значит, уменьшение аппаратных затрат.

При нормальном функционировании, работа автомата определяется заложенной микропрограммой.

Ошибка, возникшая в любом из блоков, в результате сбоя или отказа, приведет к выработке неправильных управляющих действий, что является недопустимым.

Помехоустойчивость автомата была получена за счет использования счетчика и БФМК, построенных на основе помехоустойчивого матричного биномиального кода. Кроме того, на выходах дешифратора, БФКУ и БПЛУ использовались устройства контроля, проверяющие их работу. Это возможно за счет того, что на их выходах всегда присутствует код 1 из n . Таким образом, все блоки содержат естественную избыточность, применяемую для контроля сбоев и отказов. Кроме того счетчик, за счет использования матричного биномиального кода, имеет повышенное быстродействие, что значительно влияет на быстродействие всего автомата.

Если в результате воздействия сбоев или отказов на выходе какого-го либо из блоков появится запрещенное состояние, то оно будет обнаружено. При этом будет установлен сигнал ошибки.

Интересной задачей является оценка помехоустойчивости полученного универсального микропрограммный автомат Уилкса.

Оценка помехоустойчивости проводилась по критерию не обнаруживаемой ошибки, в соответствии с методикой для оценки систем передачи данных на основе неразделимых кодов [4].

Входными данными анализа являлась средняя вероятность сбоя или отказа p_{10}, p_{01} одного разряда отнесенного к выходу функционального блока.

Вероятность не обнаруживаемой ошибки помехоустойчивого управляющего автомат Уилкса находится как

$$V_{a.i \hat{a}\hat{e}} = 1 - \left((1 - V_{CT})^2 (1 - V_{DC}) (1 - V_{\hat{A}\hat{O}\hat{E}\hat{O}}) (1 - V_{\hat{A}\hat{I}\hat{E}\hat{O}}) \right),$$

где V_{CT} - вероятность не обнаруживаемой ошибки матричного биномиального счетчика;

$V_{DC}, V_{\hat{A}\hat{O}\hat{E}\hat{O}}, V_{\hat{A}\hat{I}\hat{E}\hat{O}}$ - вероятность ошибки соответственно дешифратора, БФКУ, БПЛУ.

Для примера рассмотрим счетчик на основе матричного биномиального кода с параметрами $n, k = const = 1$. Пример кодовых комбинаций для $n = 3$: 000, 100, 010, 001. Вероятность не обнаруживаемой ошибки такого счетчика равна:

$$V_{CT} = \frac{1}{n+1} \left(\left((n-1)p_{10} \cdot p_{01} \cdot p_{00}^{n-2} + p_{10} \cdot p_{00}^{n-1} \right) n + p_{10} \cdot p_{00}^{n-1} \cdot n \right),$$

где p_{10}, p_{01}, p_{00} вероятности переходов

соответственно $1 \rightarrow 0, 0 \rightarrow 1, 0 \rightarrow 0$.

Вероятность не обнаруживаемой ошибки такого блока $V_{DC}, V_{\hat{A}\hat{O}\hat{E}\hat{O}}, V_{\hat{A}\hat{I}\hat{E}\hat{O}}$ находится как:

$$V_{DC} = V_{\hat{A}\hat{O}\hat{E}\hat{O}} = V_{\hat{A}\hat{I}\hat{E}\hat{O}} = (n-1)p_{10} \cdot p_{01} \cdot p_{00}^{n-2}$$

При следующих исходных данных: количество состояний автомата $N = 8, p_{10} = 5 \cdot 10^{-6},$

$p_{01} = 6 \cdot 10^{-6}$ получена вероятность ошибки автомата

$V_a = 1.925 \cdot 10^{-5}$. Для сравнительной оценки,

вероятность не обнаруживаемой ошибки управляющего автомата, не содержащего избыточность и устройств контроля равна:

$V_{a\hat{A}\hat{a}} = 8.25 \cdot 10^{-5}$. Это соответствует в 4,2 раза

меньшей помехоустойчивости.

ОТКАЗООУСТОЙЧИВЫЙ МИКРОПРОГРАММНЫЙ АВТОМАТ УИЛКСА

Для дальнейшего повышения отказоустойчивости универсального микропрограммного автомата применено динамическое резервирование, дающее возможность исправления, как сбоев, так и отказов рис. 2.

В данном случае применялось резервирование замещением. Суть которого, состоит в том, что в резерве находится один или несколько автоматов Уилкса, которые через переключатель по очереди подключаются к выходу, при отказе основного работающего автомата. Резервирование замещением позволяет при возникновении отказа организовать изменение структуры или алгоритма функционирования устройства с целью коррекции

последствий отказов.

Интересной задачей является оценка отказоустойчивости полученного устройства. Оценка проводилась по критерию вероятности отказа. Входными данными анализа являются средняя вероятность сбоя или отказа p_{10}, p_{01} одного разряда отнесенного к выходу функционального блока. Вероятность отказа всего резервируемого управляющего автомата находится как

$$Z_{a,i \hat{a}e}^D = 1 - \left((1 - Z_A^{(d+1)}) (1 - Z_{\hat{A}O}) (1 - Z_{\hat{I}}) \right),$$

где Z_A^d - вероятность не обнаруживаемой ошибки отдельно взятого управляющего автомат;

d - количество резервных автоматов;

$Z_{\hat{A}O}, Z_{\hat{I}}$ - вероятность ошибки соответственно блока управления и переключателя.

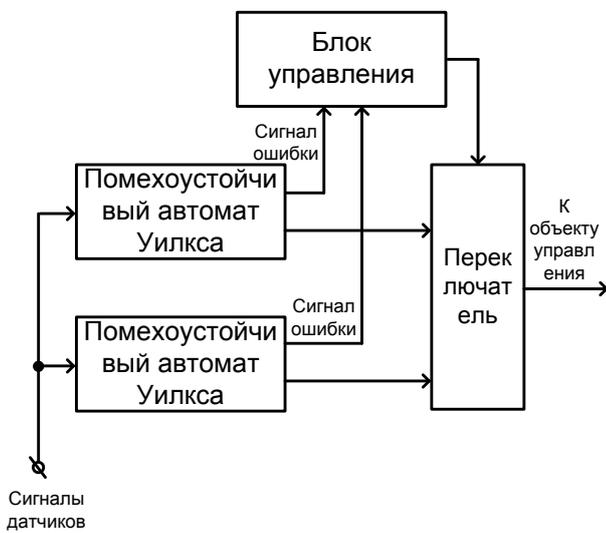


Рис. 2

Поскольку блок управления и переключатель содержат мало элементов, то для высоконадежных устройств, с малой вероятностью сбоя одного разряда вероятность отказа резервируемого автомата можно записать в виде $Z_a^D = Z_A^{(d+1)}$.

В результате проведенной оценки при тех же исходных данных получена вероятность сбоя резервируемого автомата $Z_a^D = 2.1 \cdot 10^{-8}$. При этом вероятность отказа без применения резервирования

равно: $Z_a = 1.9 \cdot 10^{-7}$. Таким образом, вероятность отказа уменьшилась в 10 раз.

ЗАКЛЮЧЕНИЕ

В результате проведенной работы был построен универсальный микропрограммный автомат Уилкса с повышенной надежностью. Проведена оценка помехоустойчивости полученного устройства по критерию вероятности не обнаруживаемой ошибки и сделан вывод о целесообразности использования помехоустойчивых матричных биномиальных кодов для повышения надежности цифровых управляющих систем. Кроме того, счетчик, на основе матричного биномиального кода, имеет повышенное быстродействие, что значительно влияет на быстродействие всего автомата.

В результате применения динамического резервирования вероятность отказа была уменьшена в 10 раз.

Однако недостаток описанного решения состоит в повышенных аппаратных затратах, которые возникают при введении структурной избыточности. Но при современной степени интеграции микросхем БИС и СБИС такая избыточность не является большим минусом, и в полной мере компенсируется описанными выше достоинствами.

Таким образом, поставленная задача повышения надежности автоматов Уилкса, используя для этой цели матричные биномиальные коды, была достигнута, что подтверждается проведенными оценками.

[1] В.П. Иванцов, Е.Н. Одаренко, К.В. Сивоконь. Источник питания с цифровым управлением для импульсных и непрерывных магнетронных автогенераторов // *Силовая электроника та енергоефективність*, 2008.

[2] Борисенко А.А. Введение с теорию биномиального счета. Монография. // *Университетская книга*, 2004. – 88 с.

[3] Борисенко А.А., Петров В.В. Унитарный биномиальный счетчик с переменным коэффициентом пересчета. - *Вестник СумГУ*, 2009 г.

[4] Борисенко А.А., Онанченко Е.Л. Оценка помехоустойчивости неразделимых кодов. - *Вестник СумГУ*, 1994г.