

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ

Сумський державний університет

Класичний фаховий коледж

(повна назва інституту/факультету)

(повна назва кафедри)

«До захисту допущено»

(підпис)

(Ім'я та ПРІЗВИЩЕ)

20__ р.

КВАЛІФІКАЦІЙНА РОБОТА

на здобуття освітнього ступеня бакалавр

(бакалавр / магістр)

зі спеціальності 171Електроніка

(код та назва)

освітньо-професійної програми Електронні інформаційні системи

(освітньо-професійної / освітньо-наукової)

(назва програми)

на тему: Комп'ютерне моделювання структури та характеристик транзисторів на основі нанотрубок

Здобувачки групи ЕІс2-91к

(шифр групи)

Литвиненко Юлії Миколаївни

(прізвище, ім'я, по батькові)

Кваліфікаційна робота містить результати власних досліджень. Використання ідей, результатів і текстів інших авторів мають посилання на відповідне джерело.

(підпис)

Юлія Литвиненко

(Ім'я та ПРІЗВИЩЕ здобувача)

Керівник викладач, к.ф.-м.н., доцент, Іван Бурик

(посада, науковий ступінь, вчене звання, ім'я та ПРІЗВИЩЕ)

(підпис)

Консультант¹⁾

(посада, науковий ступінь, вчене звання ім'я та ПРІЗВИЩЕ)

(підпис)

АНОТАЦІЯ

Обґрунтуванням актуальності теми є потенціал польових транзисторів із каналами у вигляді нанотрубок для наноелектроніки та їх можливості впливати на покращення продуктивності та функціональності електронних пристроїв.

Мета роботи полягає у комп'ютерному моделюванні структури та характеристик польових транзисторів із каналом у вигляді нанотрубок для вивчення їх температурних характеристик та потенціалу для електронних пристроїв.

Відповідно до мети, вирішувалися такі задачі:

- вивчення комп'ютерних моделей, які враховують особливості транспорту носіїв в польових транзисторах із каналами у вигляді нанотрубок;
- аналіз температурних залежностей робочих характеристик польових транзисторів із каналами у вигляді вуглецевих нанотрубок

Для досягнення цієї мети були використані методи комп'ютерного моделювання у програмному середовищі Silvaco TCAD.

У роботі розглядаються технологічні виклики, пов'язані з виробництвом та інтеграцією вуглецевих нанотрубок в електронні пристрої, а також можливі шляхи подолання цих викликів. Досліджується потенціал вуглецевих нанотрубок для реалізації низькоенергетичних пристроїв, що можуть забезпечити покращену функціональність та ефективність.

Об'єкт дослідження: транспорт носіїв заряду структур польових транзисторів з каналами у вигляді вуглецевих нанотрубок.

Предмет дослідження: структура та характеристики транзисторів з каналом у вигляді нанотрубок, що включає аналіз їх електричних та температурних властивостей, ефективності та інших, які визначають їх функціональність.

Робота викладена на 33 сторінках, у тому числі включає 6 рисунків, 2 таблиці, список цитованої літератури із 38 джерел.

КЛЮЧОВІ СЛОВА: вуглецева нанотрубка, польовий транзистор, комп'ютерне моделювання, електричні параметри, температурні характеристики

ЗМІСТ

ВСТУП	5
РОЗДІЛ 1. ОГЛЯД ТРАНЗИСТОРІВ ІЗ КАНАЛОМ У ВИГЛЯДІ НАНОТРУБКИ	6
1.1. Характеристики вуглецевих нанотрубок	6
1.2. Транзистори із каналом у вигляді одно- двостінних нанотрубок.....	8
1.3. Транспортні моделі для носіїв.....	10
РОЗДІЛ 2. МЕТОДИКА І ТЕХНІКА ЕКСПЕРИМЕНТУ	14
2.1. Методика визначення робочих характеристик	14
2.2. Методика моделювання в Silvaco TCAD	16
РОЗДІЛ 3. РЕЗУЛЬТАТИ ТА ЇХ ОБГОВОРЕННЯ	21
3.1. Транзистори із каналом у вигляді вуглецевої нанотрубки.....	21
3.2. Електричні параметри транзисторів.....	24
ВИСНОВКИ	28
СПИСОК ВИКОРИСТАНИХ ДЖЕРЕЛ	99
ДОДАТОК А. СЛАЙДИ ПРЕЗЕНТАЦІЇ ДО РОБОТИ	33

ВСТУП

В останні десятиліття науковий прогрес у сфері електроніки постійно просувається вперед, випереджаючи наші найсміливіші очікування. Одним з ключових напрямків розвитку є використання наноматеріалів та наноструктур для створення нових поколінь електронних пристроїв з покращеними властивостями та функціональністю [1]. У цьому контексті, вуглецеві нанотрубки викликають особливий інтерес як потенційна основа для транзисторів майбутнього.

Транзистори із каналами у вигляді вуглецевих нанотрубок мають потенціал змінити обличчя сучасної електроніки. Вони представляють собою циліндричні структури, виготовлені з графену, і мають дуже малий діаметр та велику довжину. Це дає їм унікальні електронні та фізичні властивості, які можуть покращити продуктивність, ефективність та масштабованість електронних пристроїв.

Однак, перед тим, як зможемо використовувати транзистори на основі вуглецевих нанотрубок у практиці, необхідно глибоко розуміти їх структуру, фізичні властивості та способи оптимізації їх характеристик. Саме тут комп'ютерне моделювання виявляється потужним інструментом, що дозволяє вивчати та прогнозувати поведінку транзисторів на основі нанотрубок в різних умовах та конфігураціях.

Результати цих досліджень можуть мати велике значення для подальшого розвитку електроніки та реалізації нових технологій. Вони можуть сприяти покращенню швидкості обробки даних, енергоефективності, мініатюризації та інтеграції електронних пристроїв. Зрозуміння та вдосконалення транзисторів на основі вуглецевих нанотрубок є кроком до реалізації нових парадигм в електроніці, що можуть змінити спосіб, яким ми використовуємо технології у нашому повсякденному житті.

РОЗДІЛ 1

ОГЛЯД ТРАНЗИСТОРІВ ІЗ КАНАЛОМ У ВИГЛЯДІ НАНОТРУБКИ

1.1. Характеристики вуглецевих нанотрубок

Транзистори з каналом у вигляді вуглецевої нанотрубки (CNT) є одними з потенційних кандидатів для електронних пристроїв майбутнього. Вуглецеві нанотрубки - це циліндричні структури, утворені з графену, які мають дуже малий діаметр, поряд з кількома нанометрами, і велику довжину, поряд з кількома мікрометрами.

Транзистори на основі вуглецевих нанотрубок мають кілька переваг порівняно з традиційними кремнієвими транзисторами. Одна з основних переваг - це висока стійкість до теплових перегрузок, завдяки високій теплопровідності вуглецевих нанотрубок. Вони також володіють високою носійною рухливістю, що дозволяє досягти високої швидкості переключення. Крім того, вони мають потенціал для низькоенергетичних пристроїв з великою питомою силою, оскільки вони працюють на дуже низьких напругах живлення [1-10].

Однак, виробництво та інтеграція вуглецевих нанотрубок в електронні пристрої є складними технологічними викликами. Досягнення стабільного та високоякісного виробництва вуглецевих нанотрубок на масштабах, необхідних для комерційного використання, є одним із завдань науково-дослідницьких груп. Однак, існують перспективи, що вуглецеві нанотрубки можуть знайти своє застосування в електроніці майбутнього, забезпечуючи покращену продуктивність та функціональність пристроїв.

З каналами, утвореними вуглецевими нанотрубками, дослідження польових транзисторів є обов'язковим через їх високу рухливість носіїв заряду, мінімізацію ефектів короткого каналу, більш високу швидкість перемикавання та низьке споживання енергії. Загальна ефективність такого обладнання залежить від багатьох параметрів, заданих під час моделювання. У той же час, геометрія нанотрубок має великий вплив на транспортування носіїв, а їх діаметр може коливатися

від одиниці до сотень нанометрів.

При збільшенні діаметра провідність збільшується, але контроль над затвором погіршується. Одночасно збільшуються струм витoku та споживана потужність, а ширина забороненої зони зменшується.

Лист графена можна згорнути в нанотрубку в певному напрямку, який надає їй хіральності (рис.1.1). Хіральність нанотрубки визначає, чи буде вона провідником чи напівпровідником, виходячи з індексів хіральності (n,m) . Якщо $(n-m)$ ділиться на 3, то він буде провідником, а якщо ні, то буде напівпровідником. Хіральне розташування атомів визначає специфічну (n,m) хіральну структуру, яка у вуглецевих нанотрубках може бути або «кріслом» (n,n) , або «зигзагом» $(n,0)$. Напівпровідникові вуглецеві нанотрубки з однаковою хіральністю мають однакову щільність станів і подібні інші властивості [2].

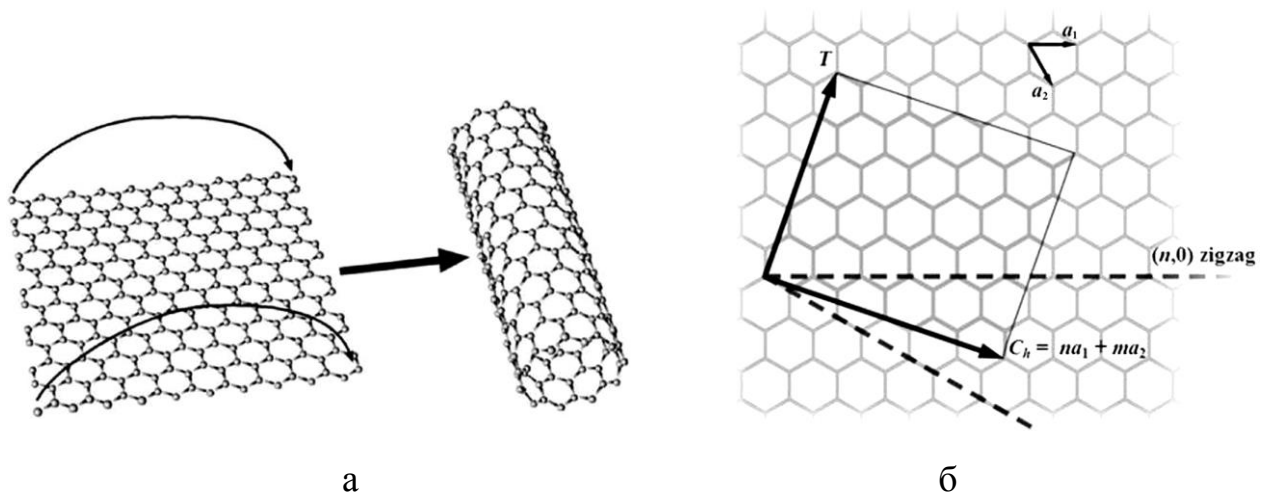


Рис.1.1. Лист графена, згорнутий у нанотрубку (а) та хіральні вектори (б) [2]

Ширина забороненої зони вуглецевих нанотрубок в основному залежить від їх діаметра. Це істотно впливає на електричні характеристики польових транзисторів. Ширина забороненої зони (E_g) вуглецевих нанотрубок може бути розрахована як [3]:

$$E_g = \frac{2a_0 E_{pi}}{D_{CNT}}, \quad (1.1)$$

де a_0 – відстань між атомами карбону, E_{pi} – енергія зв'язку атомів карбону, D_{CNT} – діаметр вуглецевої нанотрубки.

У роботі [4] досліджено польові транзистори з каналами у вигляді коаксіальних геометричних вуглецевих нанотрубок у зигзагоподібній структурі. Враховуючи вплив хірального індексу (n , m) і концентрації легування стоку/стіку на струм стоку, вольт-амперні характеристики за різних температурних умов. Це дає уявлення про рух електронів в приладі при зміні температури. Крім того, проаналізовано вплив довжини нанотрубки, напруги коаксіального затвора та товщини затвора на характеристики струму та струму, а також вплив матеріалів з високим k на ці характеристики. виходити. Результати показують, що струм стоку зростає зі зменшенням довжини нанотрубки. Наприклад, кращі ВАХ спостерігалися для нанотрубок довжиною 5 нм порівняно з нанотрубками довжиною 7 нм і 9 нм.

У роботі [5] було зазначено, що польові транзистори з каналами у вигляді вуглецевих нанотрубок мають значні струми витоку у вимкненому стані. Це призводить до збільшення витоку та, можливо, неправильної логічної функції. Автори експериментально демонструють, що модель з так званим асиметричним клапаном на основі вуглецевих нанотрубок може зменшити струм витоку в закритому стані більш ніж у 60 разів за тієї самої напруги зсуву.

Авторами [6] розроблено польовий транзистор з тунельним каналом у вигляді вуглецевих нанотрубок з так званим прохідним електростатичним легуванням (ED-Tunnel CNTFET). Додаткові електроди навколо витоку та стоку усувають відповідне легування домішками цих ділянок, таким чином уникаючи багатьох проблем.

Робота [7] присвячена вивченню електропровідності при розгляді квантового тунельного опору полімерних нанокомпозитів на основі одностінних та двостінних вуглецевих нанотрубок різної хіральності. Невизначеності в геометричних параметрах і точках їх перетину моделюються методами Монте-Карло. Результати показують, що ефект тунелювання найбільш виражений для короткостінних багат шарових вуглецевих нанотрубок довжиною близько 5 мкм. Для більш довгих одностінних ВНТ довжиною близько 15 мкм і мереж на їх основі тунелювання відіграє незначну роль.

1.2. Транзистори із каналом у вигляді одно- та двостінних нанотрубок

Транзистори з каналом у вигляді одностінної вуглецевої нанотрубки (SW CNT) є одними з потенційно важливих елементів електроніки на основі нанотехнологій. Вони представляють собою структури, утворені з вуглецевих атомів, які утворюють трубчасті структури діаметром всього кілька нанометрів.

SW CNT транзистори можуть працювати в якості польових транзисторів, що контролюють потік електронів через вуглецеву нанотрубку засобами електричного поля. Вони можуть бути використані для створення високошвидкісних, низькопотужних та високочутливих пристроїв. Крім того, вони мають потенціал для застосування в квантових обчисленнях та інших областях, де необхідна висока точність і керованість електронних пристроїв.

Принцип роботи SW CNT транзисторів полягає у використанні електричного поля для контролю потоку носіїв заряду (електронів або дірок) через нанотрубку. Каналом транзистора є одна вуглецева нанотрубка, властивості якої залежать від його геометрії (рис.1.2).

SWCNT транзистори мають кілька переваг порівняно з традиційними транзисторами на основі кремнію. Вони можуть бути виготовлені з використанням технологій нанотрубчастої самоорганізації, що дозволяє вирощувати велику кількість нанотрубок на підкладці одночасно. Крім того, SWCNT транзистори мають дуже високі значення міжпоскового струму, високу мобільність носіїв заряду та добре зберігають свої властивості при високих температурах.

Однак, перед застосуванням SWCNT транзисторів в практиці ще потрібно вирішити кілька технологічних та наукових викликів. Виробництво надійних та повністю функціональних SW CNT транзисторів великого масштабу залишається викликом. Також необхідно розробити методи точного контролю розмірів та властивостей вуглецевих нанотрубок для створення пристроїв з заданими характеристиками.

SW CNT транзистори з каналом є потужними кандидатами для майбутньої електроніки, проте їх розвиток та комерціалізація все ще потребують подальших досліджень та розвитку технологій.

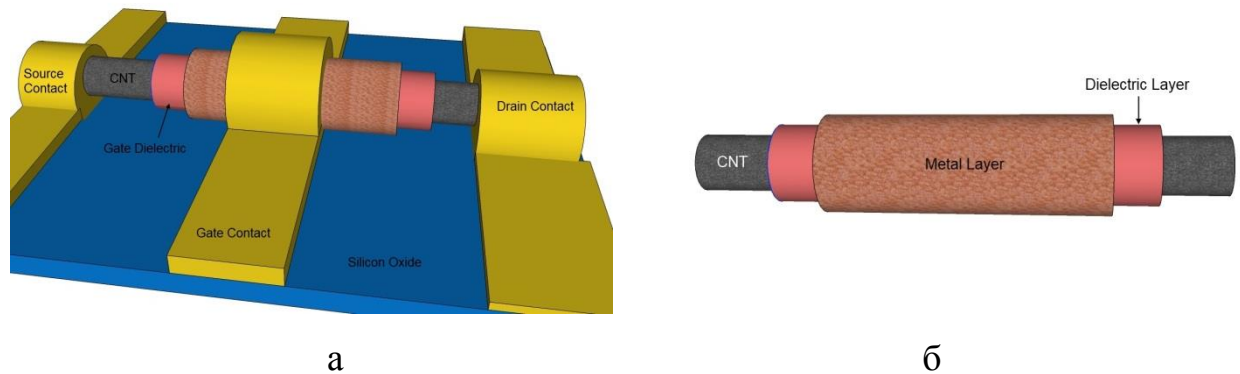


Рис. 1.2. Тривимірна структура SW CNT транзистора (а) із відображенням каналу (б)

Виходячи із таких даних за допомогою симулятора ATLAS було визначено основні електричні параметри: порогова напруга V_t , підпороговий розкид SS , струм "відкритої" структури I_{on} , струм витoku I_{off} та I_{on}/I_{off} коефіцієнт (табл. 3.4). Із зростанням температури фіксується зменшення величин порогової напруг та струму вмикання, але експоненціальне збільшення величини струму витoku. Подібний характер залежностей вважається типовим для GAA CNTFET структур [37-40].

Транзистори з каналом у вигляді двостінної вуглецевої нанотрубки (DWNT) є ще одним типом вуглецевих нанотрубкових транзисторів. DWNT складається з двох паралельно розташованих одностінних вуглецевих нанотрубок, що формують канал, при цьому одна нанотрубка служить провідником, а інша – заземленою гейтовою структурою.

DWNT транзистори дозволяють більш ефективно контролювати потік електронів через канал за допомогою двох гейтів. Вони мають певні переваги порівняно з іншими типами транзисторів. Зокрема, DWNT транзистори можуть мати кращі електричні характеристики, такі як коефіцієнт передачі струму та підвищена мобільність носіїв заряду. Крім того, вони можуть працювати при

низьких напругах, що сприяє енергоефективності.

Принцип роботи DWNT транзисторів полягає в контролі потоку електронів за допомогою двох гейтів, що знаходяться поруч з каналом. Застосування різних напруг до гейтів змінює зарядовий стан нанотрубок і, отже, регулює прохідність каналу для електронів. Це дозволяє контролювати ток, що протікає через транзистор, і таким чином реалізувати функції логічних елементів та підсилувачів.

DWNT транзистори мають великий потенціал для розширення можливостей наноелектроніки та розвитку ефективних пристроїв з меншою споживаною енергією. Однак, справжнє використання DWNT транзисторів все ще знаходиться на стадії досліджень, і деякі виклики, такі як виготовлення та інтеграція масштабованих пристроїв, потребують подальших досліджень.

Поряд з цим вертикальні польові транзистори (VFETs) є одними із тих, які широко використовуються в електроніці. Основна відмінність VFET від традиційних горизонтальних польових транзисторів (HFET) полягає в їх структурі та принципі роботи. Основна ідея VFET полягає в тому, що канал транзистора прокладений вертикально відносно поверхні підкладки. Це дозволяє отримати великий коефіцієнт передачі струму та високу ефективність пристрою. VFET можуть бути засновані на різних технологіях, таких як напівпровідникові матеріали на основі кремнію, галієвого арсеніду або силіцію на ізоляції (SOI).

1.3. Транспортні моделі для носіїв

Моделювання польових транзисторів (Field-Effect Transistors, FETs) з вертикальною структурою вимагає використання певних теоретичних підходів і моделей для опису їх фізичних характеристик. Основні елементи теорії, що лягають в основу чисельного моделювання VFETs, включають наступну послідовність застосувань моделей [3-21].

Модель Пуассона використовується для опису електростатичного потенціалу і електричного поля внутрішньої структури транзистора. Вона

базується на рівнянні Пуассона, яке виражає залежність електростатичного потенціалу від розподілу заряду всередині пристрою:

$$\nabla^2 \varphi = -\frac{\rho}{\varepsilon_a} \quad (1.2)$$

де φ , ε_a та ρ – електростатичний потенціал, абсолютна діелектрична проникність та об'ємна густина електричного заряду.

Модель перенесення заряду описує розподіл заряду в каналі транзистора і його вплив на електричні характеристики. Вона враховує рух електронів та дірок, а також ефекти зближення та рекомбінації заряду. Рівняння неперервності мають наступний вигляд:

$$\frac{\partial n}{\partial t} = \frac{1}{q} \operatorname{div} \mathbf{J}_n + G_n - R_n, \quad (1.5)$$

$$\frac{\partial p}{\partial t} = \frac{1}{q} \operatorname{div} \mathbf{J}_p + G_p - R_p, \quad (1.6)$$

де q – заряд електрона; \mathbf{J}_n та \mathbf{J}_p , – вектори густини струму електронів та дірок; G_n та G_p – коефіцієнти генерації для електронів та дірок; R_n та R_p – коефіцієнти рекомбінації для електронів та дірок

Дрейф та дифузія заряду викликаються електричним полем і температурним градієнтом внутрішньої структури VFET. Моделі дрейфу та дифузії враховують рух зарядів під впливом цих фізичних механізмів:

$$\mathbf{J}_n = qD_n \nabla n - qn\mu_n \nabla \psi - \mu_n n (kT \nabla (\ln n_{ie})) \quad (1.3)$$

$$\mathbf{J}_p = -qD_p \nabla p - qp\mu_p \nabla \psi + \mu_p p (kT \nabla (\ln n_{ie})), \quad (1.4)$$

де q – заряд електрона; μ_n та μ_p – рухливість електронів та дірок; ψ – хвильова функція; T – температура Дебая; k – постійна Больцмана; n_{ie} – ефективна внутрішня концентрація; D_n та D_p – коефіцієнт дифузії для електронів та дірок, n та p – відповідно концентрація електронів та дірок

Слід відмітити, що при врахуванні квантового потенціалу Бома співвідношення (1.3) та (1.4) перетворяться до вигляду [3]:

$$J_n = qD_n \nabla n - qn\mu_n \nabla(\psi - Q) - \mu_n n (kT \nabla(\ln n_{ie})), \quad (1.5)$$

$$J_p = -qD_p \nabla p - qp\mu_p \nabla(\psi - Q) + \mu_p p (kT \nabla(\ln n_{ie})), \quad (1.6)$$

У рівняннях (1.5) та (1.6) додатковий член Q (англ. Bohm Quantum Potential – BQP) представляє квантовий потенціал Бома, який визначається як:

$$Q = -\frac{\hbar^2}{2} \frac{\gamma \nabla [M^{-1} \nabla (n^\alpha)]}{n^6}. \quad (1.7)$$

де \hbar – постійна Планка, M – ефективна маса електрона, n – концентрація носіїв, $\gamma = 1,4$ та $\alpha = 0,3$ – параметри підгонки визначається умовою квантового обмеження.

Таким чином дрейф-дифузійна модель з урахуванням квантового потенціалу Бома враховує квантові ефекти в транспорті носіїв у нанорозмірних каналах польових транзисторів.

Поряд з цим процеси тунелювання заряду через бар'єри потенціалу в транзисторі описує модель тунелювання [8]. Вона враховує ефекти квантової механіки і дозволяє описати тунелювання заряду через тонкі діелектричні шари.

У каналах у вигляді нанотрубок носії обмежені в одному напрямку. Це впливає на радіальну щільність зарядів, а також на щільність станів. Квантові ефекти можна змоделювати в самоузгодженій пов'язаній моделі Шредінгера-Пуассона, але вона сама по собі не може вирішити всі транспортні проблеми. Тому останній поєднує рішення просторової дрейфово-дифузійної моделі (Drift-Diffusion Mode-Space Method) або використовує нерівноважну функцію Гріна (Mode Space Non-Equilibrium Green's Function Approach). Для моделювання електрофізичних властивостей нанодротяного пристрою, розв'язуючи рівняння Шредінгера в циліндричних координатах .

Процеси рекомбінації заряду внутрішньої структури VFET враховує . Це включає рекомбінацію на поверхнях, дефектну рекомбінацію та інші механізми,

які можуть впливати на ефективність пристрою.

Модель шуму вплив дозволяє враховувати різних джерел шуму на характеристики VFETs, такі як шум виходу, шум підсилювання, шум коливання тощо. Це важливо для оцінки та покращення роботи пристрою в реальних умовах.

Водночас у рамках співвідношення Ландауера-Буттікера (балістичний транспорт) струм в одновимірному каналі визначається виразом [17]:

$$I_{DS}(V_{DS}, V_{GS}) = \frac{2q}{h} \int_{-\infty}^{+\infty} \{T(E, V_{DS}, V_{GS}) [f_S(E - E_{FS})] - [E - E_{FD}]\} dE, \quad (1.8)$$

де $T(E, V_{DS}, V_{GS})$ – передавальний коефіцієнт, E_{FS} та E_{FD} – відповідно рівні Фермі витоку та стоку, $f_S(E, E_{FS})$ and $f_S(E, E_{FD})$ – відповідні функції Фірмі-Дірака витоку та стоку.

Важливо відзначити, що для проектування планарних і коаксіальних структур польових транзисторів з каналами у вигляді нанотрубок і т. д. NanoHUB та інші онлайн-ресурси широко використовуються і вільно поширюються. Вони базуються на здатності моделювати нанорозмірну електроніку шляхом пошуку розв'язків системи рівнянь Пуассона та Шредінгера в рамках співвідношення нерівноважної функції Гріна (NEGF). 3D-модель використовувалася для вирішення рівнянь Пуассона, що зв'язують заряди та потенціали в каналах пристрою, а також для побудови сітки навколо кожного атома структури. Двовимірною функцією Шредінгера визначає ймовірність знаходження носіїв заряду в поперечному перерізі каналу, а транспорт розглядається одновимірними рівняннями [18-21].

РОЗДІЛ 2

МЕТОДИКА І ТЕХНІКА ЕКСПЕРИМЕНТУ

2.1. Методика визначення робочих характеристик

Основні характеристики транзисторів включають [22]:

- показник, який визначає відношення зміни вихідного струму до зміни вхідної напруги, велике значення свідчить про високу ефективність пристрою;
- співвідношення між відкритим станом (струмом увімкнення) та закритим станом (струмом вимкнення) транзистора, велике значення цього показника вказує на високу ефективність вимкнення пристрою;
- порогова пруга необхідна для ввімкнення транзистора і початку провідності в каналі, висока порогова напруга може призводити до високого споживання енергії та неефективності пристрою;
- максимальна напруга яку транзистор може витримати без пошкодження, цей параметр важливий для захисту пристрою від перенапруг та стійкості роботи.

Розглянемо алгоритм моделювання транзисторів Silvaco TCAD :

- створити командний файл «.in» у робочому каталозі програми DeckBuild;
- налаштувати сітку (ATLAS) вихідної тривимірної структури;
- у командний файл додати команди для збереження та відображення структур ".str" у TonyPlot3D (використати команду Eliminate для спрощення сітки в менш важливих областях);
- створити затвор польового транзистора (для багатошарових структур враховувати порядок закладання областей – спочатку зовнішня, потім внутрішня);
- створити канал транзистора подібно до структури багатошарового затвора, спочатку створіть зовнішню область діелектрика, а потім канал; слід зазначити, що в ATLAS можна створити лише області кубічної форми, отже, для створення областей складної форми з можливістю накладання простих областей одна на одну використовується додатковий алгоритм;

- встановити області стоку та витоку структури, встановити електроди структури
- встановити профіль легування каналу відповідно до бажаного типу провідності транзистора, при цьому слід враховувати особливості створення 3D структур в ATLAS – при заданні нерівномірного розподілу необхідно вказувати профіль легування для кожної 2D площини в обраному напрямку, при цьому координати площин повинні збігатися з вузлами сітки, щоб не прописувати вручну кожну команду для кожної площини, можна організувати їх сплавлення в циклі, це можна зробити, приховавши всі області виключити канал і ввімкнути відповідний режим відображення, щоб перевірити розподіл домішки в TonyPlot3D;
- вказати додаткові команди для встановлення необхідних значень електричних параметрів матеріалу та конструкції контактів;
- налаштувати моделі та методи аналізу транзисторів у програмі ATLAS із зазначенням команди для початкового розрахунку

Аналіз створеної структури - побудова вольт-амперної характеристики (ВАХ): передавальна ВАХ - залежність струму витік-стік від напруги на затворі $I_{DS}(V_G)$ при фіксованому значенні напруги витік-стік V_{DS} . Напруга приймає фіксоване значення; побудувати на вихідні ВАХ - залежність струму стоку від напруги стоку $I_{DS}(V_{DS})$, яка використовується для струму насичення каналу при зміні значення напруги на затворі V_G . Для транзисторів провідності р-типу значення V_G від'ємне.

Основні метричні показники FET-транзисторів (рис.2.1):

- порогова напруги V_{th} , В;
- допороговий розкид (Subthreshold Swing) SS, мВ/декаду;
- сила струму вмикання I_{ON} , мкА / мкм;
- сила струму вимикання I_{OFF} , мкА / мкм;
- зниження бар'єру, індуковане стоком (Drain-Induced Barrier Lowering), DIBL, мВ / В

Проектування VFET включає оптимізацію структури, матеріалів та

технологічних процесів виготовлення для досягнення бажаних характеристик. Це може включати оптимізацію розмірів каналу, геометрії гейтів, дизайну дрейну та інших параметрів. Крім того, важливо враховувати електричні властивості матеріалів, теплові властивості та енергетичні втрати для досягнення оптимальної ефективності пристрою.

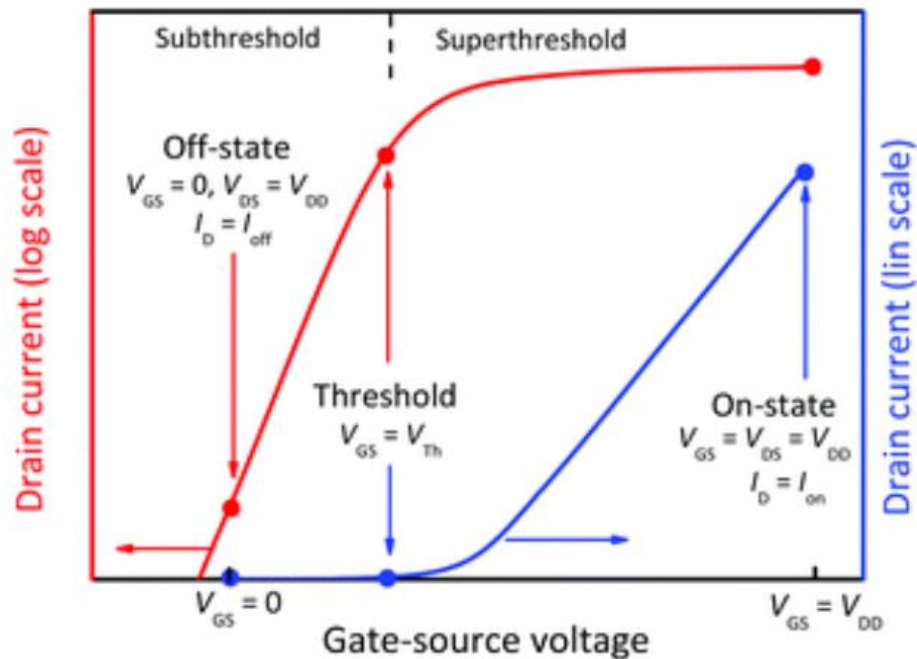


Рис.2.1. Визначення електричних характеристик

Вертикальні польові транзистори знаходять широке застосування в різних областях, включаючи потужну електроніку, інтегральні схеми, електромобілі та інші. Вони є важливими елементами в сучасних технологіях і продовжують піддаватися активному дослідженню для поліпшення їх характеристик та ефективності.

2.2. Методика моделювання в Silvaco TCAD

Silvaco TCAD (Technology Computer-Aided Design) - це програмний пакет, який надає інструменти для моделювання та проєктування напівпровідникових пристроїв, включаючи вертикальні польові транзистори (VFETs). Використання

Silvaco TCAD дозволяє інженерам проводити віртуальні експерименти, аналізувати та оптимізувати різні аспекти VFET-пристроїв перед фізичним виготовленням.

Основна методика проєктування VFETs в Silvaco TCAD включає наступні кроки [23-26]:

- створення геометричної моделі – створити геометричну модель VFET у програмі Silvaco TCAD. Це включає встановлення розмірів каналу, гейтів, дрейну та інших релевантних параметрів;
- визначення матеріалів та параметрів – встановити параметри матеріалів, такі як діелектрична проникність, рухливість електронів та дірок, струмові моделі та інші властивості матеріалів, які впливають на роботу VFET;
- встановлення умов та граничних умов – визначити умови роботи VFET, такі як прикладена напруга, температура, граничні умови та інші параметри, які впливають на його характеристики;
- моделювання електричних характеристик – використати програмний пакет Silvaco TCAD для моделювання різних електричних характеристик VFET, таких як коефіцієнт передачі струму, перевернений фактор струму, напруга відсічки та інші. Потрібно аналізувати різні параметри, змінюючи їх значення та спостерігаючи вплив на характеристики пристрою;
- оптимізація та валідація – виконати оптимізацію параметрів VFET для досягнення бажаних характеристик. Проведіть валідацію, порівнюючи результати моделювання з експериментальними даними або з іншими довіреними джерелами;
- аналіз результатів – проаналізувати отримані результати, включаючи теплові та енергетичні характеристики, стійкість роботи, оптимальні значення параметрів та інші фактори, щоб зробити висновки та прийняти рішення про подальші кроки

Як приклад на рис. 2.1. наведено типовий алгоритм роботи в TCAD.

Загалом, Silvaco TCAD надає широкий набір інструментів (рис. 2.2) для проєктування VFETs, які дозволяють дослідникам та інженерам детально аналі-

зувати та оптимізувати різні аспекти цих пристроїв перед їх фізичним виготовленням. Проектування базується на основі результатів експериментальних досліджень.

ATLAS та ATHENA є двома ключовими компонентами програмного пакету Silvaco TCAD, які використовуються для моделювання та симуляції напівпровідникових пристроїв, включаючи вертикальні польові транзистори (VFETs). Вони надають засоби для вирішення різних аспектів фізичних, електричних та теплових процесів, які відбуваються в пристроях.

ATLAS є одним з ключових інструментів Silvaco TCAD для установки та вирішення системи рівнянь Пуассона-Нав'є-Стокса (Poisson-Drift-Diffusion), яка описує електричні та теплові процеси в напівпровідникових пристроях. ATLAS дозволяє моделювати перенесення заряду, рекомбінацію, дифузію, дрейф, тунелювання та інші фізичні явища, які впливають на роботу VFETs. Він також дозволяє використовувати різні електричні моделі та математичні апроксимації для точного опису поведінки пристрою.

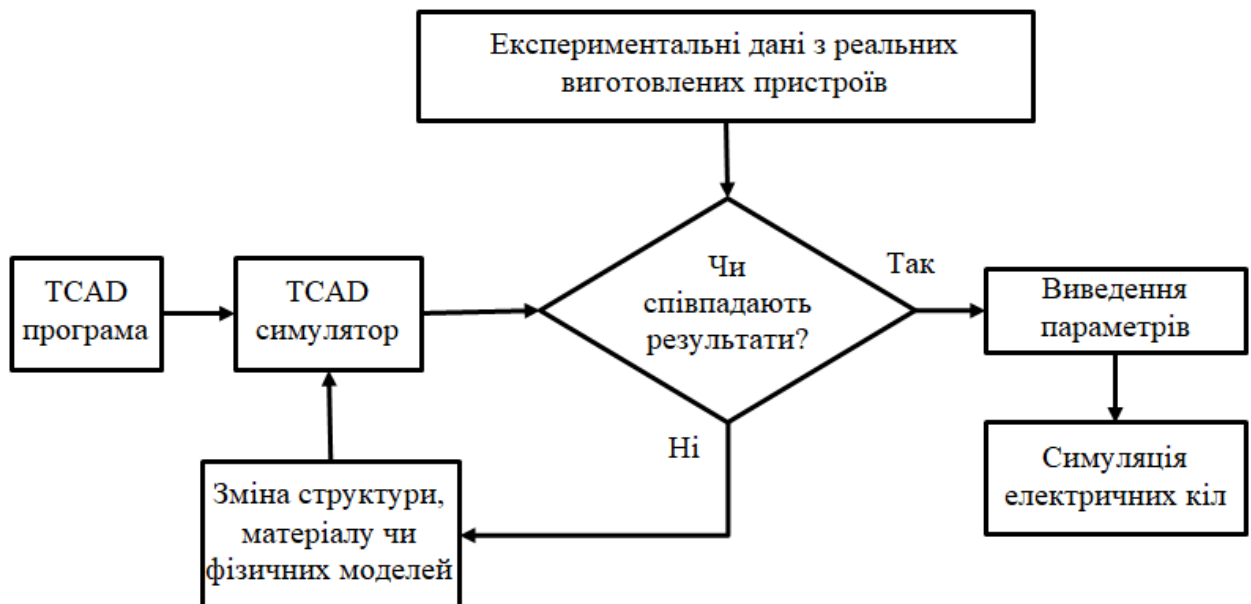


Рис. 2.2. Алгоритм роботи в програмних середовищах TCAD [32]

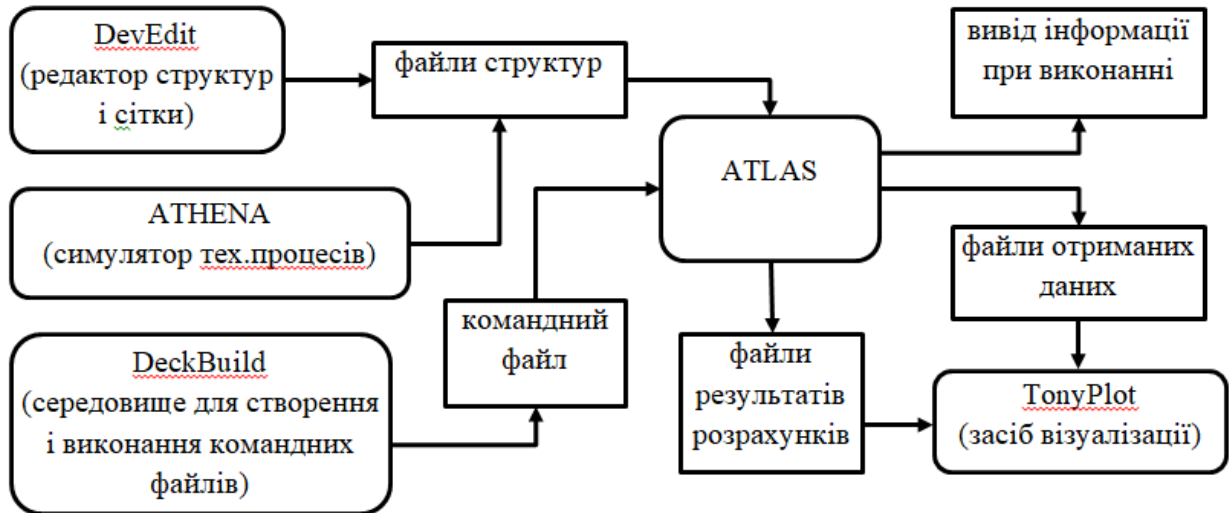


Рис. 2.3. Блокова структура для Silvaco TCAD [26]

ATHENA використовується для моделювання процесів формування структур напівпровідникових пристроїв. Вона надає засоби для створення геометричної структури, додавання домішок, виконання процесів дифузії та іонної імплантації, відкладання плівок та інших технологічних операцій, які впливають на формування фізичної структури VFETs.

Використовуючи ATLAS та ATHENA в Silvaco TCAD, інженери можуть створювати повноцінні моделі VFETs, досліджувати їх електричні та теплові характеристики, виконувати оптимізацію та аналізувати різні аспекти пристроїв перед фізичним виготовленням. Це дозволяє значно зменшити затрати на експериментальний прототипування та прискорити процес розробки нових VFETs.

Отже, комп'ютерне моделювання дозволяє нам аналізувати та оптимізувати різні параметри транзисторів для забезпечення їх оптимальної продуктивності та функціональності .

РОЗДІЛ 3 РЕЗУЛЬТАТИ ТА ЇХ ОБГОВОРЕННЯ

3.1. Робочі характеристики польових транзисторів із каналом у вигляді вуглецевої нанотрубки

Робочі характеристики польових транзисторів з каналом у вигляді вуглецевої нанотрубки (Carbon Nanotube Field-Effect Transistors, CNTFETs) залежать від багатьох факторів, таких як тип нанотрубки, структура, легуючі домішки та експериментальні умови.

Транзистори CNTFETs здатні до контролю потоку струму в каналі нанотрубки шляхом зміни напруги на гейті. Це дозволяє регулювати струм, що протікає через транзистор, і забезпечує функціональність включення та виключення.

Коефіцієнт підсилення (transconductance) вказує на зміну вихідного струму транзистора при зміні напруги на гейті. Він визначається похідною кривої ВАХ та вказує на ефективність перетворення сигналу у вихідний струм.

Вихідний опір транзистора вказує на його стійкість до змін струму внаслідок зміни напруги на виході. Чим менший вихідний опір, тим краща прохідність сигналу через транзистор.

Швидкість перемикання вказує на швидкість включення та виключення транзистора. Це визначається часом, необхідним для переходу між режимами ввімкнення та вимкнення.

Важливо зазначити, що робочі характеристики CNTFETs можуть суттєво варіюватись в залежності від розміру нанотрубки, її структури (одностінні або багатостінні) та способу контролю над носіями заряду (наприклад, тип гейтів та діелектричних матеріалів). Додатково, експериментальні умови, такі як температура та вологість, можуть також впливати на робочі характеристики CNTFETs.

В даній роботі розглядається комп'ютерне моделювання структури та

характеристик транзисторів із каналом у вигляді вуглецевих нанотрубок. Як приклад дослідження [3] спрямовані на розуміння особливостей роботи цих транзисторів, вивчення їх електричних властивостей, струмової передачі, коефіцієнта підсилення та ефективності. На рис. 3.1. приведено циліндричний ($\theta=360^\circ$) GAA CNT FET, був змодельований в ATLAS 3D від Silvaco.

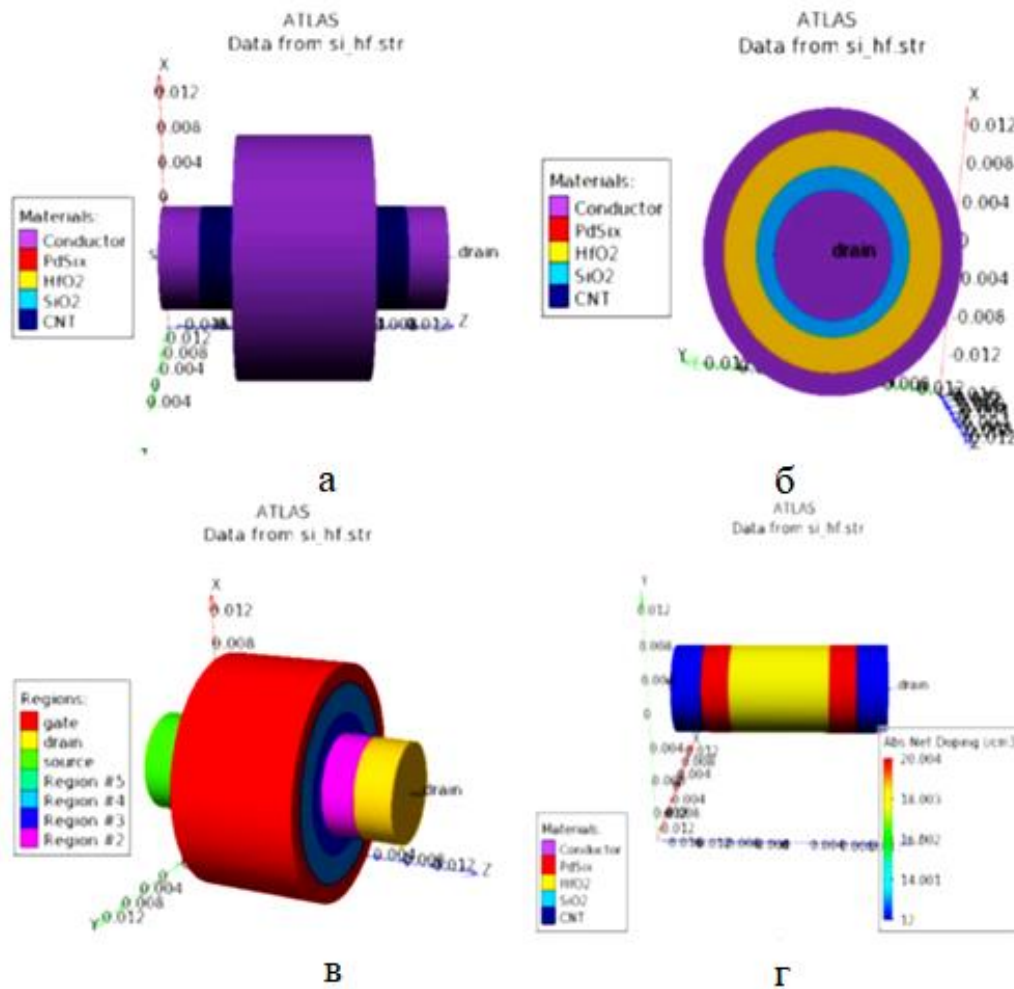


Рис.3.1. Структура польового транзистора із каналом у вигляді вуглецевої нанотрубки (а), вид збоку (б), відображення різних областей (в), концентраційний розподіл домішки в каналі (г) [3]

Як підзатворний діелектрик було використано $\text{SiO}_2\text{-HfO}_2$. Паладій як затвор і контактний матеріал витоку/стоку. Легування областей витоку/стоку n^+ з концентрацією $1 \times 10^{20} / \text{cm}^3$. Область каналу містила також незначне легування. У таблиці 3.1 приведено вхідні дані для моделювання GAA CNT FETs.

Таблиця 3.1

Вхідні параметри моделювання структури CNT FET

№	Параметр структури	Позначення	Величина
	1	2	3
1.	Хіральність CNT	$Ch(n,m)$	(6,2)
2.	Діаметр CNT	D_{CNT}	1,41 нм
3.	Довжина каналу	L	14 нм
4.	Ширина забороненої зони	E_g	0,61 еВ
5.	Густина станів у провідній зоні	$DOS(N_C)$	$8,88 \times 10^{20} \text{ см}^{-3}$
6.	Густина станів у валентній зоні	$DOS(N_V)$	$7,36 \times 10^{20} \text{ см}^{-3}$
7.	Товщина внутрішнього оксиду (SiO_2)	T_{oxi}	2 нм
8.	Діелектрична стала внутрішнього оксиду	K_{oxi}	3,9
9.	Товщина зовнішнього оксиду (HfO_2)	T_{oxt}	3 нм
10.	Діелектрична стала зовнішнього оксиду	K_{oxt}	25
11.	Легування зон стоку-витоку	N_{SD}	10^{20} см^{-3}
12.	Діелектрична стала порожнини CNT	K_{CNT}	1
13.	Спорідненість електронів	E_{ea}	3,2 еВ
14.	Робота виходу електрона металу затвору	Φ_m	5,22 еВ
15.	Діелектрична проникність CNT	ϵ	$9,7 \text{ Фм}^{-1}$
16.	Рухливість електронів	μ_n	$8 \times 10^4 \text{ см}^2/\text{Вс}$
17.	Рухливість дірок	μ_p	$8 \times 10^4 \text{ см}^2/\text{Вс}$
18.	Температура	T	300 К

Робочі характеристики CNTFETs відображають залежність струму, що протікає через транзистор, від напруги на затворі (гейті). Це включає вольт-амперні характеристики (ВАХ), які відображають залежність струму від напруги на вході транзистора (рис.3.1).

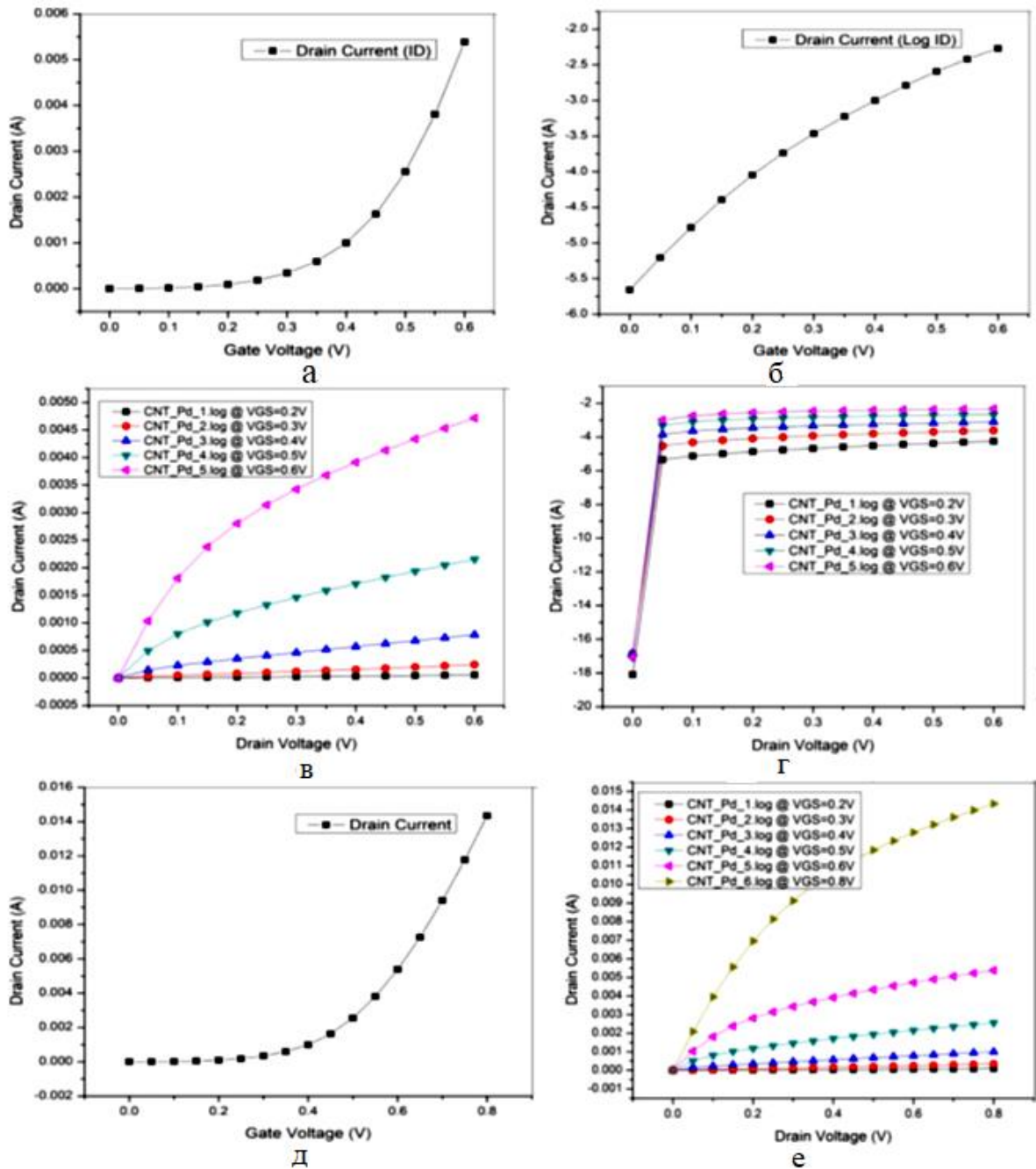


Рис.3.2. ВАХ польового транзистора із каналом у вигляді вуглецевої нанотрубки [3]: а та в – відповідно вхідна та вихідна характеристики при $V_{DD} = 0,6$; д – вхідна характеристики при $V_{DD} = 0,8$ В; б, г, е – відповідні логарифмічні характеристики

3.2. Електричні параметри транзисторів

Транзистори GAA CNT FETs можуть бути одноканальними (одна нанотрубка), багатоканальними (декілька нанотрубок) або комбінованими (нанотрубки різних типів). Вони можуть мати різні конфігурації, такі як польові транзистори (FET) або біполярні транзистори (BJT).

Нанотрубки можуть мати провідні або напівпровідні властивості, залежно від їхньої структури та домішкового забруднення. Вони можуть бути позитивними (рівними P) або негативними (рівними N) транзисторами.

Мобільність носіїв заряду в нанотрубках впливає на швидкість транспорту заряду через транзистор. Вона залежить від типу нанотрубки, структури, легуючих домішок та інших факторів.

Ефективність переключення вказує на швидкість, з якою транзистор може вмикатись або вимикатись. Вона визначається здатністю нанотрубки до швидкого перемикавання між станами ввімкненої та вимкненої конфігурацій.

Струмове затухання визначає максимальну ступінь, до якої струм може протікати через нанотрубку в режимі насичення. Воно залежить від розмірів та властивостей нанотрубки.

Як приклад в роботах [3,29] при використанні інструментів Silvaco TCAD були спроектовані та досліджені робочі характеристики коаксіальних структур польових транзисторів з каналами у вигляді одностінних вуглецевих нанотрубок. У рамках дрейф-дифузійної моделі транспорту носіїв із врахуванням квантового потенціалу Бома для транзисторів GAA CNT FET змодельовало допустимі величини порогової напруги (V_t), допорогового розкиду (SS), коефіцієнта I_{on}/I_{off} та інших. Електричні параметри визначають характеристики та продуктивність. Результати моделювання представлені у таблиці 3.2.

Електричні параметри польових транзисторів із каналом у вигляді вуглецевої нанотрубки

Параметр	CNT FET [1]	CNT FET [3]	FinFET [2]	FinFET [3]
Порогова пруга (V_{th} , В)	0,260	0,254	0,329	0,254
Допороговий розкид (SS, мВ/дек)	108,3	63,3	62,7	79,0
Коефіцієнт I_{on}/I_{off}	$2,3 \times 10^4$	$7,2 \times 10^6$	$9,3 \times 10^6$	$2,5 \times 10^3$
Сила струму включення, мкА	0,65	-	7,6	-

Водночас дані [29], отримані в результаті компактного моделювання транзисторів GAA CNT FET, вказують на високу термічну стабільність їх електричних параметрів і можливість широкого застосування, незважаючи на проблеми значного струму витоку та низької відтворюваності параметрів під час виготовлення таких пристроїв. З точки зору термічної стабільності, результати показують, що транзистори CNT FETs працюють краще, ніж транзистори ребристими каналами Fin FETs з або каналами на основі нанодротів NW FETs [30-38].

При малих напругах зміщення отримані типові характеристики температурної залежності польових транзисторів з каналами у вигляді одностінних вуглецевих нанотрубок, зокрема порогова напруга V_{th} і підпорогове розширення SS зменшуються і зростають з температурою між 250 і 500°C. Це може бути пов'язане зі збільшенням струму витоку I_{off} , при цьому сила струму вмикання незначно зменшується на 1,6% у заданому діапазоні

температур для напруги джерела $V_{DD} = -1,0$ В [29].

В роботі [28,29] було оцінено термічну стійкість тривимірних транзисторів. Як приклад CNT FET за допомогою відповідних температурних коефіцієнтів порогової напруги, допорогового розкиду, струму включення та струму витоку β_{V_t} , β_{SS} , $\beta_{I_{on}}$ та $\beta_{I_{off}}$, які для транзисторів GAA CNT FETs при напрузі зміщення $V_{DS} = 0,1$ В становили відповідно $3,2 \times 10^{-4} \text{ K}^{-1}$, $3,2 \times 10^{-3} \text{ K}^{-1}$, $-6,2 \times 10^{-5} \text{ K}^{-1}$ та $1,0 \times 10^{-4} \text{ K}^{-1}$. Отримані результати чисельного моделювання свідчать про високу термостійкість електричних параметрів досліджуваних приладів та узгоджуються з іншими експериментальними даними [30-38].

Слід зазначити, компактні моделі транзисторів GAA CNT FET вказують на їх високу термічну стійкість електричних параметрів та можливість їх відповідного застосування. Хоча існують проблеми пов'язані із значним струмом витоку, низькою відтворюваністю параметрів та складним виготовленням таких приладів і т. д. Отримані результати показують покращення в продуктивності транзисторів CNT FETs порівняно з іншими польовими транзисторами [29].

ВИСНОВКИ

1. Транзистори з каналом у вигляді вуглецевої нанотрубки (CNT FETs) мають потенціал стати важливою складовою майбутньої електроніки. Вони пропонують велику носійну рухливість, що сприяє високій швидкості переключення, а також високу стійкість до теплових перевантажень, завдяки високій теплопровідності вуглецевих нанотрубок.

2. Комп'ютерне моделювання дозволяє досліджувати та прогнозувати властивості транзисторів CNT FETs, що допомагає в розробці та оптимізації їх дизайну. Це забезпечує можливість вдосконалення функціональності та ефективності таких пристроїв.

3. Комп'ютерне моделювання дозволяє вивчати різні параметри та характеристики транзисторів CNT FETs, такі як електрична провідність, струмова передача, коефіцієнт підсилення, генерація тепла та інші. Це дозволяє зрозуміти особливості роботи таких транзисторів та визначити оптимальні умови для їх використання.

4. Дослідження структури та характеристик транзисторів CNT FETs є важливим кроком у напрямку розвитку електроніки та пошуку нових технологій. Вони можуть забезпечити покращену продуктивність, енергоефективність та функціональність електронних пристроїв.

5. Однак, виробництво транзисторів CNT FETs та їх інтеграція в електронні пристрої є технологічно складними викликами, які потребують подальших досліджень та розвитку. Потрібні нові методи і технології для виробництва вуглецевих нанотрубок великого розміру та стабільного використання їх у виробництві електронних пристроїв.

Узагальнюючи дослідження, розглянуті цій роботі, можна відзначити потенціал таких транзисторів та важливість комп'ютерного моделювання для їх вивчення та вдосконалення. Вони відкривають нові перспективи для розвитку електроніки та можуть мати значний вплив на майбутні технології.

СПИСОК ВИКОРИСТАНИХ ДЖЕРЕЛ

Література :

1. Hu C. Modern semiconductor devices for integrated circuits / C. Hu. – Upper Saddle River, N.J. ; London : Pearson Education, 2010. – 351 p.
2. Carbon Nanotube and Nanowires for Future Semiconductor Devices Applications / Saurabh Chaudhury, Sanjeet Kumar Sinha // *Nanoelectronics*. – 2019. – P. 375-398.
3. DFT based estimation of CNT parameters and simulation-study of GAA CNTFET for nano scale applications / B. Singh, P. B, D. Kumar // *Mater. Res. Express*. – 2020. – V.7. – P. 015916-1 – 015916-8.
4. Investigation of carbon nanotube FET with coaxial geometry / P. Vimala, L. Krishna L., K. Maheshwari et al. // *J. Nano- Electron. Phys*. – 2020. – V. 12, No 5. – P. 05027-1 – 05027-5.
5. Asymmetric gating for reducing leakage current in carbon nanotube field-effect transistors / T. Srimani, G. Hills, X. Zhao et al. // *Appl. Phys. Lett*. – 2019. – V. 115. – P. 063107-1 – 063107-5.
6. Design and analysis of electrostatic doped tunnel CNTFET for various process parameters variation / S.Bala, M. Khosla // *Superlattice. Microst*. – 2018. – V. 124. – P. 160-167.
7. The effect of carbon nanotube chirality on the electrical conductivity of polymer nanocomposites considering tunneling resistance / J.Doh, S.-I.Park, Q.Yang et al. // *Nanotechnology*. – 2019. – V. 30. – P. 465701-1 – 465701-16.
8. Tunneling-Effect-Boosted Interfacial Charge Trapping toward Photo-Organic Transistor Memory / Zi-Yuan Wei, Suhendro Purbo Prakoso, Yen-Ting Li, Yu-Cheng Chiu // *Adv. Elektron. Mater*. – 2022. – V. 8, 7. – P. 2101349
9. 3D investigation of 8-nm tapered n-FinFET model / N. Boukortt, S. Patané, G.Crupi // *Silicon*. – 2019. – V.11. – P.00253-1–00253-7.

10. Investigation on TG n-FinFET parameters by varying channel doping concentration and gate length / N. Boukourt, B. Hadri, S. Patané et al. // *Silicon*. – 2017. – V. 9. – P. 885-894.
11. The Effect of Fin Structure in 5 nm FinFET Technology / E. Shang, Y. Ding, W. Chen et al. // *J. Microelectron. Manuf.* – 2019. – V. 2. – P. 19020405-1 – 19020405-4.
12. Soft error susceptibilities of 22 nm tri-gate devices / N. Seifert, B. Gill, S. Jahinuzzaman et al. // *IEEE Trans. Nucl. Sci.* – 2012. – V.59, No 6. – P. 2666-2673.
13. Development of anti-reflecting surfaces based on Si micropylamids and wet-chemically etched Si nanowire arrays / A.A. Druzhinin, V.Y. Yerokhov, S.I. Nichkalo et al. // *Functional Materials*. — 2018. — T. 25, № 4. — C. 675-680.
14. Coherently strained Si–Si_xGe_{1-x} core–shell nanowire heterostructures / D.C. Dillen, F. Wen, K. Kim et al. // *Nano Lett.* – 2016. – V. 16, № 1. – P. 392–398.
15. First demonstration of novel vertical gate-all-around field-effect-transistors featured by self-aligned and replaced high-κ metal gates / C. Li, H. Zhu, Y. Zang et al. // *Nano Lett.* – 2021. – V. 21, No 11. – P. 4730-4737.
16. Unified compact model for Gate All Around FETs- nanosheets, nanowires, multi bridge channel MOSFETs / P. Kushwaha, J. Duarte, Y.-K. Lin et al. // *Informatics, Electronics and Microsystems: TechConnect Briefs 2018.*- Kanpur: department of EE, Indian Institute of Technology Kanpur. – 2018. – P. 249-252.
17. Can carbon nanotube transistors be scaled down to the sub- 5 nm gate length? / L. Xu, J. Yang, C. Qiu et al. // *ACS Appl. Mater. Interfaces*. – 2021. – V. 13. – P. 31957 – 31967.
18. Effective Bohm Quantum Potential for device simulators based on drift-diffusion and energy transport / G. Iannaccone, G. Curatola, G. Fiori // *Proceedings of the International Conference on the Simulation of Semiconductor Processes and Devices (SISPAD) 2004*. – Vienna: Springer, 2004. – P.275-278.

19. Temperature dependence of electrical characteristics of carbon nanotube field-effect transistors: A Quantum Simulation Study / A. Naderi, S. M. Noorbakhsh, H. Elahipanah // *J. Nanomaterials*. – 2012. – V. 2012. – 7 p.
20. Datta S. Lessons from Nanoelectronics: A New Perspective on Transport – Part B: Quantum Transport / S. Datta – Singapore: World Scientific, 2018 – 260 p.
21. Lundstrom M. Fundamentals of Nanotransistors / M. Lundstrom – Singapore: World Scientific, 2018. – 342 p.
22. Wu Y.C. 3D TCAD simulation for CMOS nanoelectronic devices / Y.C. Wu, Y.R. Jhan. – Singapore: Springer Nature Singapore Pte Ltd, 2018. – 337 p.
23. DeckBuild User's Manual Device Simulation Software / Silvaco. – Santa Clara: Silvaco International, 2018. – 241 p.
24. ATLAS user's manual device simulation software / Silvaco. – Santa Clara: Silvaco International, 2018 – 1776 p.
25. ATHENA User's Manual Device Simulation Software / Silvaco. – Santa Clara: Silvaco International, 2018 – 444 p.
26. Приладова-технологічне моделювання Silvaco TCAD при викладанні навчальних дисциплін інженерно-технічного циклу / І.П. Бурік, А.О. Головня, М.М. Іващенко // *Матеріали X Науково-методичної конференції, м.Суми, 14-15 травня 2020 р.* – Суми: СумДУ, 2020. – С. 39-41.
27. Buryk I.P. Numerical simulation of FinFET transistors parameters/ I.P Buryk, A.O. Golovnia, M.M. Ivashchenko et al. // *J. Nano- Electron. Phys.* – V.12, №3. – 2020. – pp. 03005-1 – 03005-4.
28. Numerical simulation of field-effect transistor GAA SiNWFET parameters based on nanowires / I.P. Buryk, M.M. Ivashchenko, A.O. Holovnia et al. // *J. Nano- Electron. Phys.* – 2020. – V. 12, No 6. – P. 06012-1 – P. 06012-4.
29. Electrical and Temperature Characteristics of Transistors with a Channel in the Form of a Carbon Nanotube/ I.P. Buryk, I.M. Martynenko, L.V. Odnodvoretz et al. // *J. Nano- Electron. Phys.* – 2022. – V.14, No 1. – P. 01024-4.

30. Effects of work-function variation on performance of junctionless and inversion-mode dual-metal gate nanowire transistors / L. Dai, W. Li, M. Lin // JSTS. – 2020. – V. 20, № 4. – P. 349-356.
31. Impact of work-function variation on analog figures-of-merits for high-k/metal-gate junctionless FinFET and gate-all-around nanowire MOSFET / W.-F. Li, L. Dai // Microelectron. J. – 2019. – V. 84. – P. 54-58.
32. Comparison of various factors affected TID tolerance in FinFET and Nanowire FET / Won H., Ham I., Jeong Y. et al. // Appl. Sci. – 2019. – V. 9. – P.3163-3172.
33. Vertical nanowire and nanosheet FETs: device features, novel schemes for improved process control and enhanced mobility, potential for faster & more energy efficient circuits / A. Veloso, G. Eneman, T. Huynh-Bao et al. // 2019 IEEE International Electron Devices Meeting (IEDM), 7-11 Dec. 2019. – San Francisco: IEEE, 2019. – P. 11.1.1 – 11.1.4.
34. Dual metal gate FinFET integration by Ta/Mo diffusion technology for Vt reduction and multi-Vt CMOS application / Matsukawa T., Endo K., Liu Y. // Sol. State Electron. – 2009. – V. 53. – P. 701-705.
35. Metal gate work function modulation mechanisms for 20-14 nm CMOS low thermal budget integration / B. Saidi // Materials Science. Universite Toulouse III – Paul Sabatier, 2014. – 158 p.
36. Investigation of carbon nanotube FET with coaxial geometry / P. Vimala, L. Krishna L., K. Maheshwari et al. // J. Nano- Electron. Phys. – 2020. – V. 12, No 5. – P. 05027-1 – 05027-5.
37. Asymmetric gating for reducing leakage current in carbon nanotube field-effect transistors / T. Srimani, G. Hills, X. Zhao et al. // Appl. Phys. Lett. – 2019. – V. 115. – P. 063107-1 – 063107-5.
38. Design and analysis of electrostatic doped tunnel CNTFET for various process parameters variation / S.Bala, M. Khosla // Superlattice. Microst. – 2018. – V. 124. – P. 160-167.

СЛАЙДИ ПРЕЗЕНТАЦІЇ ДО РОБОТИ

МІНІСТЕРСТВО ОСВІТИ І НАУКИ КРАЇНИ
СУМСЬКИЙ ДЕРЖАВНИЙ УНІВЕРСИТЕТ
Класичний фаховий коледж

Кваліфікаційна робота бакалавра

**КОМП'ЮТЕРНЕ МОДЕЛЮВАННЯ СТРУКТУРИ ТА
ХАРАКТЕРИСТИК ТРАНЗИСТОРІВ НА ОСНОВІ
НАНОТРУБОК**

Студентка гр. ЕІс2-91

Ю.М. Литвиненко

Науковий керівник,
к. ф.-м. н, доцент

І.П. Бурик

Конотоп 2023

ВСТУП

2

Обґрунтування актуальності теми є потенціал польових транзисторів із каналами у вигляді нанотрубок для наноелектроніки та їх можливості впливати на покращення продуктивності та функціональності електронних пристроїв.

Мета роботи полягає у комп'ютерному моделюванні структури та характеристик польових транзисторів із каналами у вигляді нанотрубок для визчення їх температурних характеристик та потенціалу для електронних пристроїв.

Відповідно до мети, вирішувалися такі задачі:

- визчення комп'ютерних моделей, які враховують особливості транспорту носіїв в польових транзисторах із каналами у вигляді нанотрубок;
- аналіз температурних залежностей робочих характеристик польових транзисторів із каналами у вигляді вуглецевих нанотрубок

Для досягнення цієї мети були використані методи комп'ютерного моделювання у програмному середовищі Silvaco TCAD.

У роботі розглядаються технологічні виклики, пов'язані з виробництвом та інтеграцією вуглецевих нанотрубок в електронні пристрої, а також можливі шляхи подолання цих викликів. Досліджується потенціал вуглецевих нанотрубок для реалізації низькоенергетичних пристроїв, що можуть забезпечити покращену функціональність та ефективність.

Об'єкт дослідження: транспорт носіїв заряду структур польових транзисторів з каналами у вигляді вуглецевих нанотрубок.

Предмет дослідження: структура та характеристики транзисторів з каналом у вигляді нанотрубок, що включає аналіз їх електричних та температурних властивостей, ефективності та інших, які визначають їх функціональність.

РОЗДІЛ 1. ОГЛЯД ТРАНЗИСТОРІВ ІЗ КАНАЛОМ У ВИГЛЯДІ
НАНОТРУБКИ

3

1.1. Характеристики вуглецевих нанотрубок

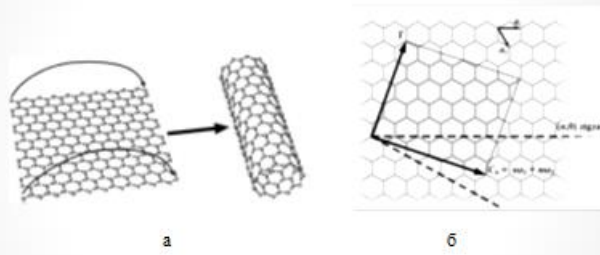


Рис. 1.1. Лист графена, згорнутий у нанотрубку (а) та хіральні вектори (б)

1.2. Транзистори із каналом у вигляді одно- та двостінних нанотрубок

4

Транзистори з каналом у вигляді одностінної вуглецевої нанотрубки (SW CNT) є одними з потенційно важливих елементів електроніки на основі нанотехнологій. Вони представляють собою структури, утворені з вуглецевих атомів, які утворюють трубчасті структури діаметром всього кілька нанометрів.

Транзистори з каналом у вигляді двостінної вуглецевої нанотрубки (DWCNT) є ще одним типом вуглецевих нанотрубових транзисторів. DWCNT складається з двох паралельно розташованих одностінних вуглецевих нанотрубок, що формують канал, при цьому одна нанотрубка служить провідником, а інша – заземленою гейтвською структурою.

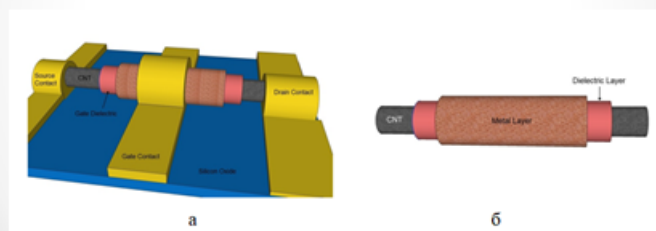


Рис.1.2. Тривимірна структура SW CNT транзистора (а) із відображенням каналу (GAA- gate-all-around) (б)

1.3. Транспортні моделі для носіїв

5

Рівняння дифузійно-дрейфової моделі з урахуванням Bohm quantum Potential (BQP):

$$J_n = qD_n \nabla n - qn\mu_n \nabla(\psi - Q) - \mu_n n (kT \nabla(\ln n_{ie})), \quad (1.1)$$

$$J_p = -qD_p \nabla p - qp\mu_p \nabla(\psi - Q) + \mu_p p (kT \nabla(\ln n_{ie})), \quad (1.2)$$

де q – заряд електрона, D_n та D_p – коефіцієнт дифузії для електронів та дірок, n та p – концентрація електронів та дірок, μ_n та μ_p – рухливість електронів та дірок, ψ – хвильова функція, k – постійна Больцмана, T – температура Дебая, n_{ie} – ефективна внутрішня концентрація.

У рівняннях (1.1) та (1.2) додатковий член Q представляє квантовий потенціал Бома:

$$Q = -\frac{\hbar^2}{2} \frac{\nabla^2 [M^{-1} \nabla(n^\alpha)]}{n^\alpha}, \quad (1.3)$$

де \hbar – постійна Планка, M – ефективна маса, n – концентрація (електронів/дірок), γ та α – параметри підгонки.

РОЗДІЛ 2 МЕТОДИКА І ТЕХНІКА ЕКСПЕРИМЕНТУ

6

2.1. Методика чисельного моделювання в Silvaco TCAD

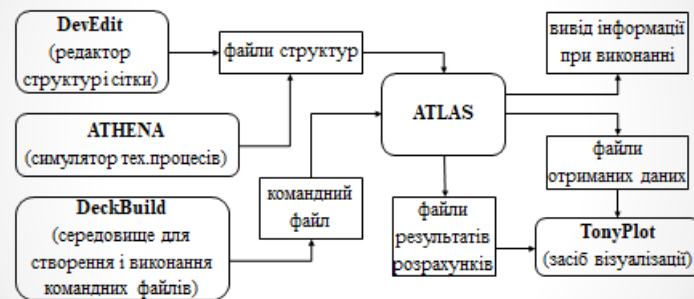


Рис. 2.1. Блок-схема засобів Silvaco TCAD

2.2. Вхідні параметри для моделювання

Таблиця 2.1

Вхідні параметри моделювання ПТ із каналом у вигляді одностійної вуглецевої нанотрубки

№	Параметр структури	Позначення	Величина
	1	2	3
1.	Хіральність ВНТ	$C(n,m)$	(6,2)
2.	Діаметр ВНТ	$D_{ВНТ}$	1,41 нм
3.	Довжина каналу	L	7 нм
4.	Товщина зовнішнього оксиду (HfO_2)	T_{HfO_2}	3 нм
5.	Діелектрична стала зовнішнього оксиду	K_{HfO_2}	25
6.	Легування зон сток-виток	N_{LD}	10^{20} cm^{-3}
7.	Діелектрична стала порожнини ВНТ	$K_{\text{ВНТ}}$	1
8.	Спорідненість електронів	E_{so}	3,2 еВ
9.	Робота виходу електрона металу затвору	Φ_m	5,22 еВ
10.	Діелектрична проникність ВНТ	ϵ	$9,7 \Phi_m^{-1}$
11.	Рухливість електронів	μ_n	$8 \cdot 10^4 \text{ cm}^2/\text{Vs}$
12.	Рухливість дірок	μ_p	$8 \cdot 10^4 \text{ cm}^2/\text{Vs}$
13.	Шарина забороненої зони	E_g	0,61 еВ
14.	Густина станів у провідній зоні	$DOS(N_C)$	$8,88 \cdot 10^{23} \text{ cm}^{-3}$
15.	Густина станів у валентній зоні	$DOS(N_V)$	$7,36 \cdot 10^{23} \text{ cm}^{-3}$
16.	Товщина внутрішнього оксиду (SiO_2)	T_{SiO_2}	2 нм
17.	Діелектрична стала внутрішнього оксиду	K_{SiO_2}	3,9

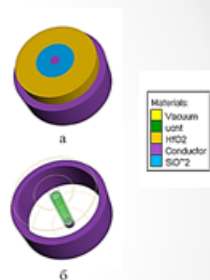


Рис.2.2. Геометрія польового транзистора із каналом у вигляді одностійної вуглецевої нанотрубки (а) та окреме відображення його каналу та затвору (б)

3.1. Структури транзисторів із каналами у вигляді вулцецевих нанотрубок

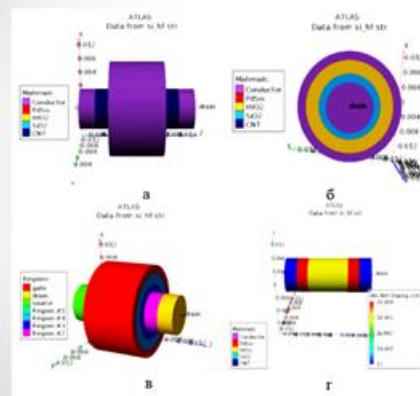


Рис.3.1. Структура польового транзистора із каналом у вигляді вулцецевої нанотрубки (а), вид збоку (б), відображення різних областей (в), концентраційний розподіл домішки в каналі (г)

3.2. ВАХ польового транзистора із каналом у вигляді вуглецевої нанотрубки 9

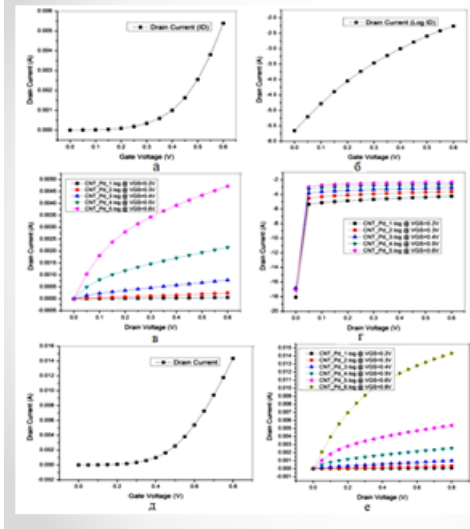


Рис.3.2. ВАХ польового транзистора із каналом у вигляді вуглецевої нанотрубки : а та в – відповідно вхідна та вихідна характеристики при робочій напрузі 0,6 В; д – вхідна характеристика при робочій напрузі 0,8 В; б, г, е – відповідні логарифмічні характеристики для визначення електричних параметрів

3.3. Електричні параметри транзисторів

Таблиця 3.1

Електричні параметри польових транзисторів із каналом у вигляді вуглецевої нанотрубки

Параметр	CNT FET [1]	CNT FET [3]	FinFET [2]	FinFET [3]
Порогова пруга (V_{th} , В)	0,260	0,254	0,329	0,254
Допороговий розкид (SS, мВ/дек)	108,3	63,3	62,7	79,0
Коефіцієнт I_{on}/I_{off}	$2,3 \times 10^4$	$7,2 \times 10^6$	$9,3 \times 10^6$	$2,5 \times 10^3$
Сила струму вклучення, мкА	0,65	-	7,6	-

1. Electrical and Temperature Characteristics of Transistors with a Channel in the Form of a Carbon Nanotube / P. Buryk, I.M. Martynenko, L.V. Odnodvoretz et al. // *J. Nano- Electron. Phys.* – 2022 – V.14, No 1. – P 01024-4.
2. Buryk I.P. Numerical simulation of FinFET transistors parameters / P. Buryk, A.O. Golovnia, M.M. Ivashchenko et al. // *J. Nano- Electron. Phys.* – V.12, №. – 2020 – pp. 03005-1 – 03005-4.
3. DFT based estimation of CNT parameters and simulation-study of GAA CNTFET for nano scale applications / B. Singh, P.B, D. Kumar // *Mater. Res. Express* – 2020 – V.7. – P 015916-1 – 015916-8.

ВИСНОВКИ

11

1. Транзистори з каналом у вигляді вуглецевої нанотрубки (CNT FETs) мають потенціал стати важливою складовою майбутньої електроніки. Вони пропонують велику носійну рухливість, що сприяє високій швидкості переключення, а також високу стійкість до теплових перевантажень, завдяки високій теплопровідності вуглецевих нанотрубок.
2. Комп'ютерне моделювання дозволяє досліджувати та прогнозувати властивості транзисторів CNT FETs, що допомагає в розробці та оптимізації їх дизайну. Це забезпечує можливість вдосконалення функціональності та ефективності таких пристроїв.
3. Комп'ютерне моделювання дозволяє вивчати різні параметри та характеристики транзисторів CNT FETs, такі як електрична провідність, струмова передача, коефіцієнт підсилення, генерація тепла та інші. Це дозволяє зрозуміти особливості роботи таких транзисторів та визначити оптимальні умови для їх використання.
4. Дослідження структури та характеристик транзисторів CNT FETs є важливим кроком у напрямку розвитку електроніки та пошуку нових технологій. Вони можуть забезпечити покращену продуктивність, енергоефективність та функціональність електронних пристроїв.
5. Однак, виробництво транзисторів CNT FETs та їх інтеграція в електронні пристрої є технологічно складними викликами, які потребують подальших досліджень та розвитку. Потрібні нові методи і технології для виробництва вуглецевих нанотрубок великого розміру та стабільного використання їх у виробництві електронних пристроїв.
6. Узагальнюючи дослідження, розглянуті цій роботі, можна визначити потенціал таких транзисторів та важливість комп'ютерного моделювання для їх вивчення та вдосконалення. Вони відкривають нові перспективи для розвитку електроніки та можуть мати значний вплив на майбутню технології.