**МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ**
**СУМСЬКИЙ ДЕРЖАВНИЙ УНІВЕРСИТЕТ**
**КОНОТОПСЬКИЙ ІНСТИТУТ**

**І. П. Бурик**

# Технологічні основи виготовлення елементів напівпровідникових інтегральних мікросхем

КОНСПЕКТ ЛЕКЦІЙ

**Суми**
**Сумський державний університет**
**2015**

Технологічні основи виготовлення елементів напівпровідникових інтегральних мікросхем : конспект лекцій / укладач І. П. Бурик. – Суми : Сумський державний університет, 2015. – 65 с.

Кафедра фундаментальних і загальнонаукових дисциплін Конотопського інституту Сумського державного університету

## ЗМІСТ


| | | С. |
|---|---|---|
| ВСТУП | ……..…….. | 4 |
| 1 | Основи виробництва напівпровідникових інтегральних мікросхем…….…….. | 5 |
| 1.1 | Загальні характеристики напівпровідникових інтегральних мікросхем…… | 7 |
| 1.2 | Вимоги до кремнієвих пластин……..……. | 11 |
| 1.3 | Структура комплексів технологічних процесів. | 13 |
| 1.4 | Мікроклімат та виробнича гігієна…….. | 17 |
| | Запитання для самоперевірки…….. | 22 |
| 2 | Формування типових структур ІМС....……..… | 23 |
| 2.1 | Виготовлення елементів біполярних ІМС……. | 23 |
| 2.1.1 | Дифузійно-планарна структура..... | 23 |
| 2.1.2 | Епітаксійно-планарні структури ……. | 27 |
| 2.1.3 | Структура із діелектричною ізоляцією…..…….. | 33 |
| 2.1.4 | Ізопланарні структури..……...…. | 36 |
| 2.1.5 | Поліпланарна структура…..……..……... | 37 |
| 2.2 | Виготовлення елементів МДН ІМС ....……... | 41 |
| 2.2.1 | КМОН-структури……..……..……..… | 41 |
| 2.2.2 | КМОН-КНС-структури….……...…... | 43 |
| 2.3 | Порівняльна оцінка різних типів структур …… | 46 |
| | Запитання для самоперевірки…….. | 54 |
| 3 | Сучасні аспекти розвитку напівпровідникової електроніки.…….…. | 55 |
| | Приклади тестових завдань...…….. | 61 |
| | Список літератури…..……... | 65 |

# ВСТУП

*Інтегральна мікросхема* (ІМС) – це сукупність кількох взаємопов'язаних елементів (транзисторів, діодів, конденсаторів, резисторів і т. п.), яка виготовлена в єдиному технологічному циклі на одній і тій самій базовій конструкції – *підкладці* – та виконує певну функцію перетворення інформації.

Технологія напівпровідникових інтегральних мікросхем (НІМС) розвинулася на основі *планарної технології* (формування елементів у приповерхневому шарі підкладки) транзисторів. Остання ввібрала в себе весь попередній досвід виробництва напівпровідникових приладів. Тому щоб розбиратися в технологічних циклах виготовлення ІМС, необхідно ознайомитися із типовими структурами. При виготовленні ІМС за планарною технологією використовують групові методи обробки, коли на одній пластині отримують десятки або сотні однотипних приладів.

Технологічний процес виготовлення нових елементів мікроелектроніки сумісний зі звичними планарними технологіями виготовлення ІМС. Виробники чипів можуть відносно безболісно впровадити новий для себе техпроцес. Як приклад для заміни оксиду кремнію розглядаються нові матеріали із більш високою діелектричною проникністю, такі як діоксид гафнію або діоксид алюмінію та ін. Але якщо технологія отримання оксиду силіцію дуже добре відпрацьована і повністю сумісна з кремнієвою електронікою, то для формування плівок гафнію, легованих рідкоземельними елементами сплавів та інших потрібно застосовувати нові методики.

У цьому конспекті лекцій розглядаються типові структури НІМС на основі біполярних та польових транзисторів та технологічні основи їх виробництва.

# 1 ОСНОВИ ВИРОБНИЦТВА НАПІВПРОВІДНИКОВИХ ІНТЕГРАЛЬНИХ МІКРОСХЕМ

Як відомо за основу технології виготовлення виробів мікроелектроніки взято *інтегрально-груповий принцип*. Він полягає в одночасному формуванні великого числа елементів в неподіленому стані на загальній пластині. Кожний елемент утворюється як інтегральний результат оброблення окремих ділянок і надання їм властивостей відповідно до їх функціонального призначення елементу. Одним із головних завдань технології мікроелектроніки є створення ІМС з мінімальними розмірами структурних елементів, високим ступенем їх інтеграції, стабільністю властивостей і характеристик і високою надійністю. Поряд з цим технологія мікроелектроніки базується на багатьох технологічних прийомах, що раніше використовувались в напівпровідниковому виробництві і при виготовленні плівкових покриттів. Основу технології мікроелектроніки складають процеси обох напрямів. До окремої групи входять процеси формування закінченої конструкції ІМС. Для виготовлення ІМС певного конструктивно-технологічного типу використовують відповідну кількість різних процесів, виконуваних в певній послідовності.

*Технологічним процесом (ТП)* називають процес виготовлення виробів з матеріалів, що складається з ряду послідовних технологічних і контрольних операцій.

*Технологічна операція* – закінчена частина технологічного процесу, виконувана на одному робочому місці і на одному устаткуванні.

Складовими частинами технологічної операції є *технологічні переходи* й *прийоми*. У процесі виконання кожної технологічної операції відбувається поетапне формування структури НІМС. Важливим аспектом

вдосконалення технології мікроелектроніки є інтеграція операцій на одному робочому місці. Формування структури НІМС можна здійснити різними технологічними методами, які характеризуються певною сукупністю злагоджених технологічних операцій. Тому для виготовлення одного і того ж конструктивного типу НІМС можна використовувати різні технологічні процеси. Проте з метою уніфікації технології і конструкції НІМС, а також для оптимізації «базового» (основного) структурного елементу НІМС найефективнішими є типові ТП, що забезпечують тільки певне конструктивне виконання НІМС. Такі процеси розробляються на основі різних технологічних операцій і методів. Технологічну основу мікроелектроніки складають процеси, призначені для формування напівпровідникових і плівкових структур. До них відносяться такі процеси:

− перерозподіли атомів і видалення речовини для локального оброблення (*літографія*);

− перерозподіли атомів в об'ємі твердої фази для легування напівпровідників з метою створення локальних областей з різним типом електропровідності (*дифузія, йонна імплантація*);

− нанесення шарів з різних матеріалів (напівпровідників, діелектриків, провідників) на поверхню напівпровідникових пластин і діелектричних підкладок (*епітаксія, нарощування, напилення*).

Необхідно відзначити, що ці процеси є сумісними; їх проведення засновано на групових методах оброблення.

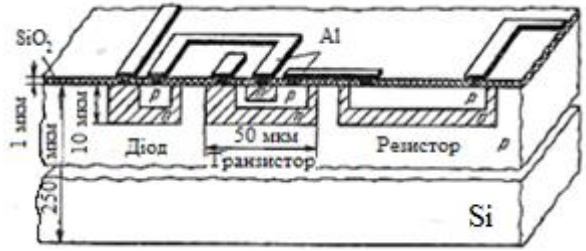
З метою покращення продуктивності праці та впровадження автоматизованих систем керування ТП здійснюється уніфікація ТП та відповідних комплексів обладнання, на основі яких створюються автоматизовані поточні лінії.

## 1.1 Загальні характеристики напівпровідникових інтегральних мікросхем

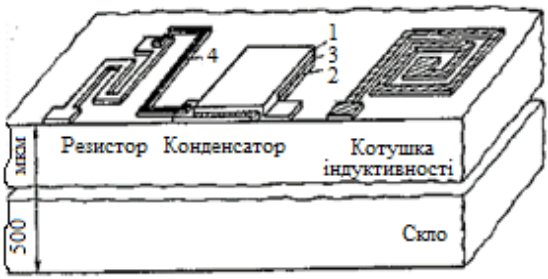
По способу виготовлення та структурі, яка отримується при цьому, розрізняють два принципово різні типи інтегральних схем: напівпровідникові та плівкові.

*Напівпровідникова ІМС* – це мікросхема, елементи якої виконані у приповерхневому шарі напівпровідникової підкладки (рис. 1.1 а). Ці ІМС складають основу сучасної мікроелектроніки.

*Плівкова ІМС* – це мікросхема, елементи якої виконані у вигляді різного роду плівок, нанесених на поверхню діелектричної підкладки (рис. 1.1 б).




а




б

Рисунок 1.1 – Структура елементів напівпровідникової (а) та плівкової (б) ІМС : 1 – верхня обкладинка; 2 – нижня обкладинка; 3 – діелектрик; 4 – з'єднувальна металева доріжка

Функції, що виконують лише плівкові ІМС, надзвичайно обмежені. Тому плівкову ІМС доповнюють активними дискретними компонентами, розташовуючи їх на тій самій підкладці та з'єднуючи з плівковими елементами. Тоді виходить змішана – плівково-дискретна ІМС, яку називають гібридною.

*Гібридна ІМС* (або ГІМС) – це мікросхема, яка являє собою комбінацію плівкових пасивних елементів та дискретних активних компонентів, розташованих на загальній діелектричній підкладці. Дискретні компоненти, які входять до складу гібридної ІС, називають навісними, підкреслюючи цим їх відокремлення від основного технологічного циклу отримання плівкової частини схеми.

Окрім діодів та транзисторів, навісними компонентами можуть бути і напівпровідникові ІМС, тобто компоненти підвищеної функціональної складності.

Ще один тип "змішаних" ІМС, в яких поєднуються напівпровідникові та плівкові інтегральні елементи, називають поєднаними. *Поєднана ІМС* – це мікросхема, в якій активні елементи виконані у приповерхневому шарі напівпровідникового кристалу (як у напівпровідниковій ІМС), а пасивні нанесені у вигляді плівок на попередньо ізольовану поверхню того ж кристалу (як у плівковій ІМС).

Поєднані ІМС вигідні тоді, коли необхідні високі номінали та висока стабільність опорів та ємностей; ці вимоги легше забезпечити за допомогою плівкових елементів, ніж за допомогою напівпровідникових. В усіх типах ІМС міжз'єднання елементів здійснюються за допомогою тонких металевих смуг, які напилені чи нанесені на поверхню підкладки і у потрібних місцях контактують з елементами, що з'єднуються. Процес нанесення цих з'єднувальних доріжок називають металізацією, а сам «рисунок» міжз'єднань – металевим розведенням.

На сьогоднішній день розрізняють два класи НІМС: біполярні та «метал-діелектрик-напівпровідникові» (МДН). Поєднання біполярних та МДН-транзисторів на одному кристалі є особливим випадком.

Технологія НІМС обох класів базується на легуванні пластини Si по черзі донорними та акцепторними домішками, в результаті чого під поверхнею утворюються тонкі шари з різним типом провідності та p-n-переходи на межах шарів. Окремі шари використовуються як резистори, а p-n-переходи в діодних та транзисторних структурах.

Легування пластини доводиться здійснювати локально, тобто на окремих ділянках, розділених досить великими відстанями. Локальне легування здійснюється за допомогою спеціальних масок з отворами, через які атоми домішки проникають у пластину на необхідних ділянках. При виготовленні напівпровідникових ІМС роль маски звичайно відіграє плівка $SiO_2$, що покриває поверхню пластини Si. У цій плівці спеціальними методами гравірується необхідна сукупність отворів або, як кажуть, необхідний рисунок (рис. 1.2). Отвори у масках, зокрема в окисній плівці, називають вікнами.

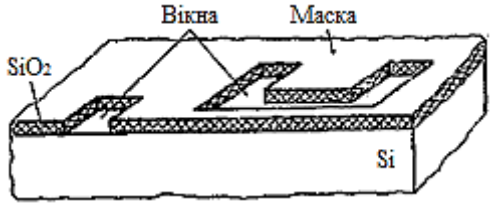



Рисунок 1.2 – Окисна маска з вікнами для локального легування

Наведемо стислу характеристику елементів двох основних класів НІМС. Основним елементом біполярних ІМС є n-p-n-транзистор: на його виготовлення орієнтується

весь технологічний цикл. Усі інші елементи повинні виготовлятися, по можливості, одночасно з цим транзистором, без додаткових технологічних операцій. Так, резистори виготовляються одночасно з базовим шаром n-p-n-транзистора і тому мають ту ж глибину, що й базовий шар. В якості конденсаторів використовуються зворотнозміщені p-n-переходи, в яких шари відповідають колекторному шару n-p-n-транзистора, а шари p-базовому.

Основним елементом МДН НІМС є МДН-транзистор з індукованим каналом. Роль резисторів виконують транзистори, ввімкнені по схемі двополюсника, а роль конденсаторів – МДН-структури, у яких шар діелектрика отримується одночасно з підзатворним шаром транзистора, а напівпровідникова обкладка – одночасно з шарами джерела та стоку.

Елементи біполярної НІМС необхідно тим чи іншим способом ізолювати один від одного для того, щоб вони не взаємодіяли крізь кристал. Елементи МДН НІМС не потребують спеціальної ізоляції один від одного, так як взаємодія між суміжними МДН–транзисторами не має місця і їх можна розташовувати на мінімальній відстані один від одного. В цьому – одна з головних переваг МДН НІМС у порівнянні з біполярними.

Характерна особливість НІМС полягає в тому, що серед їх елементів відсутні котушки індуктивності і тим більше трансформатори. Це пояснюється тим, що до сих пір не вдалося використати в твердому тілі яке – небудь фізичне явище, еквівалентне електромагнітній індукції. Тому при розробці НІМС намагаються реалізувати необхідну функцію без використання індуктивностей, що в більшості випадків вдається. Якщо ж котушка індуктивності або трансформатор принципово необхідні, їх доводиться використовувати у вигляді навісних компонентів.

Розміри кристалів у сучасних НІМС знаходяться в межах від 1,5×1,5 мм$^2$ до 6×6 мм$^2$. Чим більша площина кристалу, тим більш складну, більш багатоелементну ІМС можна на ньому розмістити. При одній й тій самій площині кристалу можна збільшити кількість елементів, зменшуючи їх розміри та відстань між ними.

Функціональну складність ІМС прийнято характеризувати *ступенем інтеграції*, тобто кількістю елементів (частіше за все транзисторів) на кристалі. Підвищення ступеня інтеграції (а разом з ним і складності функцій, які виконують ІМС) – одна з головних тенденцій в мікроелектроніці.

В залежності від ступеня інтеграції приладів розрізняють: *звичайні* НІМС – від 10 до $10^3$ приладів, наприклад, транзисторів, в одній НІМС; *великі інтегральні схеми* (ВІС) – від $10^3$ до $10^4$ приладів в одній мікросхемі; *надвеликі інтегральні схеми* (НВІС) – від $10^4$ до $5 \cdot 10^5$ приладів в одній ІМС; *інтегральні системи*, наприклад, мікропроцесори (МП), – від $5 \cdot 10^5$ приладів та більше на одному кристалі.

Крім ступеня інтеграції, використовують ще такий показник, як *щільність пакування* – кількість елементів (частіш за все транзисторів) на одиницю площі кристалу. Цей показник, який характеризує головним чином рівень технології, на сьогоднішній день складає до 500–1000 елементів/мм$^2$.

### 1.2 Вимоги до кремнієвих пластин

*Групова кремнієва заготовка* – це кругла плоскопаралельна пластина діаметром до 150 мм і товщиною (в залежно від діаметра) до 1 мм. Наступні етапи термічної обробки і фотолітографії для створення структур ІМС зумовлюють певні вимоги, які ставляться до геометричних і структурних параметрів пластин.

Необхідно, щоб пластини мали досконалу кристалічну ґратку як за об'ємом, так і в поверхневому шарі, оскільки порушення структури в поверхневому шарі, будучи наслідком механічної обробки, можуть викликати появу дефектів (дислокації, дефектів упаковки) в епітаксійному шарі або спотворити фронт дифузії. Щільність дислокації повинна бути не більше 10 $см^{-2}$.

Шорсткість поверхні пластини повинна бути не нижче 14б–14в класів ($R_z$ = 0,05–0,032 мкм). Висота мікронерівностей – у кілька разів менше товщини плівки фоторезисту, що наноситься на етапі фотолітографії: це зменшує імовірність появи локальних дефектів витравленого рисунка.

Прогин пластин повинен бути не більше 8–10 мкм. Він, як правило, обумовлений різницею залишкових напружень на боках пластини і проявляється після розрізання злитка на пластини. При контактній фотолітографії зазор між пластиною та фотошаблоном призводить до дифракції світла і спотворення рисунка фотомаски. При епітаксійному нарощуванні нещільний контакт підкладки із нагрівачем призводить до нерівномірного її нагрівання і відповідно неоднакових властивостей епітаксійного шару в межах пластини. Клиноподібність пластин повинна бути витримана в межах ± 10 мкм; вплив цих параметрів такий самий, як і прогину. Розорієнтація поверхні щодо заданої кристалографічної площини повинна бути не більше ± 1°. Кристалографічна орієнтація визначає швидкість епітаксії, дифузії, окиснення, протравлювання і, отже, відтворюваність результатів цих процесів. Перед розрізанням на пластини монокристалічний злиток повинен бути досить точно орієнтований щодо різального інструменту.

Відмінність товщин пластин у межах партії не повинна перевищувати ± (5–8) мкм, відхилення по діаметру

± 0,5 мм. Ці параметри забезпечують ідентичність геометрії пластин при багатомісній їх обробці в газових потоках (епітаксії, дифузія, окиснювання і т. п.) і визначають відтворюваність результатів у межах партії. Ідентичність геометрії полегшує також автоматизацію подачі й орієнтування пластин під час виконання деяких операцій.

Пластини повинні мати технологічні елементи: базовий зріз і фаску. Базовий зріз вказує напрямок найвигіднішого розташування кристалів із точки зору якості поділу пластини, отримання канавок заданого профілю при анізотропному протравлюванні. На другому і наступних циклах суміщення із фотошаблоном він слугує орієнтиром для правильної установки пластини. Базовий зріз утворюється в результаті зняття лиски з циліндричного злитка і подальшого розрізання його на пластини.

Фаска по контуру підкладки підвищує якість виконання ряду операцій. Зокрема, на операціях епітаксійного нарощування та нанесення фотошару центрифугуванням зменшуються розміри (або повністю виключається утворення) крайового валика, що забезпечує більш щільне прилягання фотошаблону до пластини.

### 1.3 Структура комплексів технологічних процесів

Залежно від структури ІМС і конструкції корпусу загальна кількість операцій технологічного процесу може досягати кількох сотень. Процес охоплює різноманітні за фізичними принципам, методами контролю і технологічного оснащення методи обробки, причому характер зв'язків між окремими операціями в часі і просторі також досить різний. Таким чином, процес виробництва ІМС являє собою систему, оптимальна організація якої має першочергове значення для її ефективного функціонування. Зміни в процесі виробництва, пов'язані, наприклад, зі зміною структури ІМС, збільшенням діаметра

напівпровідникових пластин, збільшенням виходу придатних ІМС, зміною обсягу випуску ІМС і т. д., по-різному впливають на окремі стадії виробництва ІМС. При цьому з урахуванням безперервного прогресу мікроелектроніки організація виробництва ІМС за предметно-замкнутим принципом не є ефективною, навіть в умовах масового виробництва.

За своїм призначенням та місцем, займаним у загальному процесі виробництва ІМС, усі операції об'єднуються в незалежні технологічні процеси, які, у свою чергу, можуть бути поділені на три групи (рис. 1.3).

*Перша група* передбачає *заготівельні процеси*, що мають на меті одержання монокристалічних напівпровідникових злитків певного типу електропровідності і заданого питомого опору, різання злитків на пластини, обробку їх поверхонь із заданою мікро- і макрогеометрією, а також якістю поверхневого шару, виготовлення окремих деталей і вузлів корпусу ІМС.

*Друга група* процесів – *обробна* – об'єднує всі операції, необхідні для формування структур ІМС у групових пластинах та їх контролю на функціонування. Сюди входять процеси окиснення, дифузії домішок, епітаксії, йонної імплантації, вакуумного напилення, фотолітографії, термохімічної обробки.

До *третьої групи* процесів – *складально-контрольної* – входять груповий поділ пластини на окремі кристали, монтаж кристалів у корпусах, зварювання виводів, герметизація, контроль і класифікація, механічні та кліматичні випробування, фарбування, маркування й пакування.

Третя група процесів також характеризується специфічними методами обробки та обладнанням, але має більш тісний зв'язок із процесами другої групи. У більшості випадків доцільною формою організації процесів третьої

групи є створення спеціалізованих цехів або ділянок (залежно від масштабів виробництва) у межах одного підприємства.

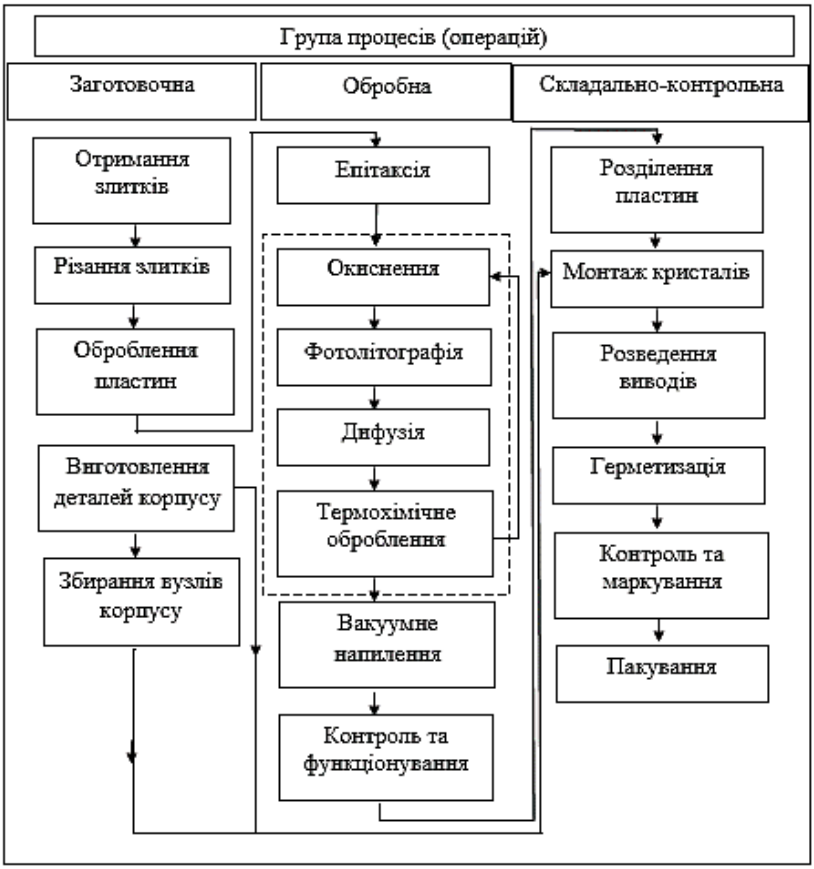



Рисунок 1.3 – Структурна схема основного виробництва напівпровідникових ІМС

Зі схеми видно, що перша група процесів є забезпечувальною для процесів другої і третьої груп та за своїм характером близька до приладобудівного

виробництва. Специфічність методів обробки та обладнання цієї групи, а також незалежність їх від конкретної структури ІМС робить доцільним передачу заготівельних процесів спеціалізованим підприємствам.

Найбільш повно особливості структури ІМС і головні ознаки інтегральної технології відбиваються другою групою процесів. Незважаючи на різноманітність фізико–хімічних принципів, що лежать в основі процесів цієї групи, їх об'єднує ряд характерних ознак, що вимагають концентрації цих процесів на різних ділянках одного підприємства. Найважливіші з цих ознак такі:

– взаємозв'язок виробничих ділянок, обумовлений циклічністю технологічного процесу (групові пластини багаторазово повертаються на ділянки для формування чергового шару);

– обмежений час міжопераційного зберігання групових пластин;

– високі вимоги до виробничої гігієни (1–2-й класи приміщень за кліматичними параметрами і 1–2-й класи за запиленістю повітряного середовища).

Характер і послідовність операцій, що становлять процеси другої групи, повністю визначаються типом структури ІМС. Режими обробки на окремих операціях залежать від товщини й електрофізичних властивостей шарів і ділянок структури.

Виключно важливе значення для забезпечення високого відсотка виходу придатних ІМС і відтворюваності їх параметрів мають стабільність кліматичних умов виробництва, а також висока чистота виробничої атмосфери, технологічних газів і рідин у поєднанні із використанням надчистих основних матеріалів (напівпровідникових, легувальних, ізолювальних та ін.).

### 1.4 Мікроклімат та виробнича гігієна

До кліматичних параметрів виробничих приміщень відносять температуру і вологість, сукупність яких визначає поняття *мікроклімату*. Певна і стабільна температура необхідна насамперед для фотолітографічних операцій та операцій, пов'язаних із виготовленням фотошаблонів. В умовах жорстких вимог до точності елементів топологічного шару ІМС (десяті й соті частки мікрометра) істотним є стабільність лінійних розмірів пластини, фотошаблону та елементів технологічної установки для суміщення й експонування. Аналогічні вимоги мають місце під час виготовлення фотооригіналів, при фотозйомках та інших операціях із виготовлення фотошаблонів.

Для ряду технологічних процесів (дифузії, епітаксії та ін.) потрібна робоча температура 800–1200 °С, стабілізована з точністю до десятих часток градуса. Створення певних умов теплообміну технологічного обладнання із навколишнім середовищем полегшує завдання підтримки робочої температури процесу в цих межах. Нарешті, стабілізація температури приміщень забезпечує високу точність вимірювань при міжопераційному контролі й остаточних електричних випробуваннях ІМС.

Через вологість повітря виробничих приміщень відбувається адсорбція парів води поверхнею пластин, кристалів, а також елементами робочих об'ємів технологічних установок, що при нагріванні може призводити до утворення небажаних окислів. Треба зазначити, що адсорбція парів води поверхнею виробів відбувається більш активно, ніж кисню повітря, внаслідок малих розмірів молекул води, тому вологість у виробничих приміщеннях повинна бути мінімальною (але не нижчою 30 % від встановленої санітарними нормами). За температурно-вологісними параметрам відповідним

галузевим стандартом встановлюються три класи виробничих приміщень (табл. 1.1).

*Виробнича гігієна* – це комплекс технологічних та організаційно-технічних заходів, спрямованих на забезпечення чистоти повітряного середовища виробничих приміщень і чистоти технологічних середовищ, що мають на меті підвищення якості виробів, що випускаються.

Таблиця 1.1 – Параметри повітряного середовища виробничих приміщень (згідно із ГОСТ 4.091.172-81)

<table>
<tr><td colspan="2" rowspan="2">Характеристика повітряного середовища</td><td colspan="5">Клас приміщення</td></tr>
<tr><td>1</td><td>2</td><td>3</td><td>4</td><td>5</td></tr>
<tr><td rowspan="2">Температура, °С</td><td>влітку</td><td>22 ± 0,5</td><td>20 ± 1</td><td>20 ± 2</td><td colspan="2" rowspan="3">Згідно із ГОСТ 12.1.005-76</td></tr>
<tr><td>взимку</td><td>22 ± 0,5</td><td>23 ± 1</td><td>23 ± 2</td></tr>
<tr><td colspan="2">Відносна вологість, %</td><td>45 ± 5</td><td>50 ± 5</td><td>50 ± 10</td></tr>
<tr><td colspan="2">Максимальна кількість частинок розміром ≥ 0,5 мкм на 1 л повітря</td><td>4</td><td>35</td><td>350</td><td>1000</td><td>3500</td></tr>
</table>

З погляду виробничої гігієни повітряне середовище виробничого приміщення характеризується *запиленістю*. Наявність у повітрі механічних частинок – аерозолів – є однією з причин появи проколів у захисному шарі окислу і виходу з ладу елементів і ІМС уцілому. Частинки пилу, що осіли на поверхні готових структур, можуть призвести до пробоїв і коротких замикань при електричних випробуваннях або експлуатації ІМС.

Запиленість повітряного середовища прийнято оцінювати кількістю частинок розміром не менше 0,5 мкм,

що припадають на одиницю об'єму (1 л або 1 $м^3$). За ступенем запиленості виробничі приміщення (або обмежені робочі об'єми) поділяють на п'ять класів (табл. 1.1).

Для забезпечення чистоти виробничого повітряного середовища підприємства мікроелектронного виробництва намагаються розміщати в зелених зонах далеко від інших промислових підприємств. Для промислових будівель і приміщень використовуються матеріали, що легко піддаються очищенню і не забруднюють повітря. Перед подачею в приміщення повітря проходить спеціальну систему фільтрації, а виробничі приміщення обладнуються системами кондиціонування. Тиск повітря всередині будівель повинен трохи перевищувати атмосферний для зменшення мимовільного проникнення зовнішнього повітря (минаючи фільтр і вентилятор). Особливо ретельно обладнуються приміщення 1–3-го класів, які прийнято називати *чистими кімнатами*, або *гермозонами*.

У чистих кімнатах забезпечуються не лише певні температура, вологість, запиленість, але й певні швидкість і напрям переміщення повітря, що сприяють ефективному видаленню пилу, що утворюється під час роботи обладнання і рухів персоналу.

Забезпечення необхідних вимог щодо мікроклімату і чистоти повітря пов'язано зі значними матеріальними витратами, тому доцільно окремі операції, до яких висуваються єдині вимоги, групувати в загальному приміщенні.

Досягти високого ступеня відсутності пилу простіше в обмежених, локальних робочих об'ємах – боксах або скафандрах. Усередині бокса може бути встановлено те чи інше технологічне обладнання невеликих розмірів (центрифуга для нанесення фотошару, установка суміщення й експонування, установка для мікрозварювання, установки міжопераційного контролю, ванни для хімічної обробки і

т. д.). Такий бокс може обслуговувати і великогабаритне устаткування, наприклад, дифузійну піч, а також слугувати для перевантаження пластин із герметичної цехової тари. Перевагою боксів є можливість створити в них необхідне для виконання операції середовище (повітря високого ступеня осушення, заповнення інертним газом і т. д.).

Для фотолітографічного циклу операцій доцільно створювати потокові лінії з герметизованих боксів – скафандрів. У цьому випадку необхідні маніпуляції оператор здійснює за допомогою гумових рукавичок, герметично вмонтованих у скафандр, а передача виробів із одного робочого місця на інше проводиться через шлюзові вікна, що з'єднують суміжні скафандри.

Певні вимоги висувають до утримання приміщень, робочих місць, інструменту, технологічної тари, технологічної документації, спеціального одягу персоналу.

До *технологічних середовищ* відносять насамперед технологічні гази і технологічну воду.

Технологічні гази у виробництві ІМС використовують для різних цілей. *Захисні гази* (азот, аргон, гелій) застосовують для виключення процесів окиснення і корозії на операціях із високою температурою (паяння, зварювання, герметизація, продування реакторів епітаксійних та дифузійно-окиснювальних установок, транспортування газів-реагентів і т. п.). *Гази-реагенти* використовуються як дифузанти, окиснювачі, протравлювачі, відновники і т. д. Такі гази, як аргон, азот, кисень, можуть застосовуватися як плазмотвірні у процесах йонно-плазмового розпилення, плазмохімічного оброблення, вакуум-плазмового протравлення.

Гази, що випускаються промисловістю, не мають достатньої чистоти (наприклад, аргон вищого сорту за ГОСТ 10157-79 містить до 0,001 % кисню і має точку роси –58 °С), тому необхідне їх очищення безпосередньо на

підприємстві (централізовано) із використанням газоочисних установок (УОГА-25, УОГВ-25 та ін.). Установка ЖК.30.21, наприклад, дозволяє знизити вміст кисню в аргоні до $10^{-5}$ об. % та точку роси до –70 °С. Особливо ретельно осушувати й очищати від водню і кисню технологічні гази потрібно для процесів епітаксії: у газовій суміші, що містить водень і кисень, при температурах понад 550 °С відбувається процес гідрування, тобто утворення парів води; при температурі 1200 °С (типової для процесу епітаксії) окиснення кремнію починається в газовій суміші з точкою роси –40 ° С, що призводить до структурних порушень вирощуваної епітаксійної плівки.

Для міжопераційного зберігання виробів використовують бокси або спеціальні ємності (*ексикатори*) з активним вологопоглиначем (*силікагелем*).

У виробництві ІМС у великих кількостях використовується вода. Вона застосовується для відмивання пластин-підкладок від слідів різних хімічних реактивів (протравлювачів, проявників і т. п.), йони яких здатні проникати в поверхневий шар напівпровідника і змінювати його електрофізичні властивості. Вода слугує розчинником при отриманні різних технологічних розчинів, а також виконує роль хімічного реагенту (наприклад, термічне окиснення силіцію в парах води). У всіх перелічених випадках потрібно, щоб у воді не було механічних частинок (гідрозолей), розчинених солей і газів, домішок металів, мікроорганізмів і т. п.

Попередньо воду очищають від зважених і колоїдно-розчинених частинок. Для цього використовують методи дистиляції, сорбції за допомогою спеціальних фільтрів, коагуляції та ін. Попередньо очищена вода містить в основному розчинні солі, тому остаточне очищення води здійснюється за допомогою йонно-обмінних смол шляхом зв'язування катіонів та аніонів дисоційованих у воді солей,

у результаті чого у воду надходять йони водню $H^+$ і гідроксильних груп $OH^-$. Такий процес очищення отримав назву *дейонізації*, а вода – *дейонізованої*.

Основним показником чистоти води є її об'ємний питомий опір. Розрізняють дейонізовану воду марок А, Б і В, для яких питомий опір становить відповідно 18, 10 і 1 МОм (для порівняння зазначимо, що водопровідна вода має опір 3–6 кОм, вода подвійної дистиляції – 0,3–0,6 МОм, а ідеально чиста вода (теоретичне значення при 20 °С) – 25 МОм).

Крім питомого опору, для дейонізованої води визначають вміст органічних домішок і силіцієвої кислоти, а в особливих випадках (для складних ІМС) – мікрочастинок, мікроорганізмів та ін.

**Запитання для самоперевірки**

1. Пояснити терміни "інтегральна мікросхема" та "напівпровідникова інтегральна мікросхема".
2. Пояснити суть планарної технології та інтегрально-групового принципу виготовлення ІМС.
3. Дати характеристику технологічним процесам, які складають основу виробництва напівпровідникових елементів.
4. Класифікація напівпровідникових ІМС.
5. Як здійснюється локальне легування підкладок?
6. Назвати основні вимоги до кремнієвих пластин.
7. Описати структуру основного виробництва напівпровідникових ІМС.
8. Пояснити терміни "мікроклімат" та "виробнича гігієна".
9. На скільки класів та за якими критеріями діляться виробничі приміщення за ступенем запиленості?
10. Дати характеристику технологічним середовищам для виробництва ІМС.

# 2 ФОРМУВАННЯ ТИПОВИХ СТРУКТУР ІМС

Усі елементи ІМС (активні, пасивні) формуються в кристалі на основі однотипної транзисторної структури – біполярної чи МДН. В основу класифікації процесів виготовлення напівпровідникових ІМС покладено тип і спосіб формування структур у кристалі. Розрізняють *біполярну* та *МДН–технології*.

## 2.1 Виготовлення біполярних елементів ІМС

Головним структурним елементом напівпровідникових ІМС на біполярних транзисторах є транзисторна структура типу $n^+$-p-n із рівномірним розподілом домішки у колекторній області. Для виготовлення ІМС найчастіше використовують планарну або епітаксійно-планарну технологію.

### 2.1.1 Дифузійно-планарна структура

Серед планарних структур, в яких використані біполярні транзистори, історично більш ранньою є *дифузійно–планарна структура* (рис. 2.1). Функції ізоляції в ній виконують p-n-переходи, що обмежують області окремих елементів і зміщені у зворотному напрямку. Для отримання зворотного зсуву в області підкладки, що розділяє елементи, формується омічний контакт, пов'язаний із більш низьким потенціалом джерела живлення, а до ізолювальних областей резисторів за допомогою контактів підводиться високий потенціал.

Як вихідну заготовку використовують пластину p-Si (монокристалічного Si, рівномірно легованого акцепторною домішкою). Після того як на заготовку нанесено шар $SiO_2$ (діоксиду силіцію), методом фотолітографії в цьому шарі вибірково витравлюють ділянки прямокутної форми і через вікна, що утворилися, шляхом термічної дифузії вводять атоми домішки–донора.

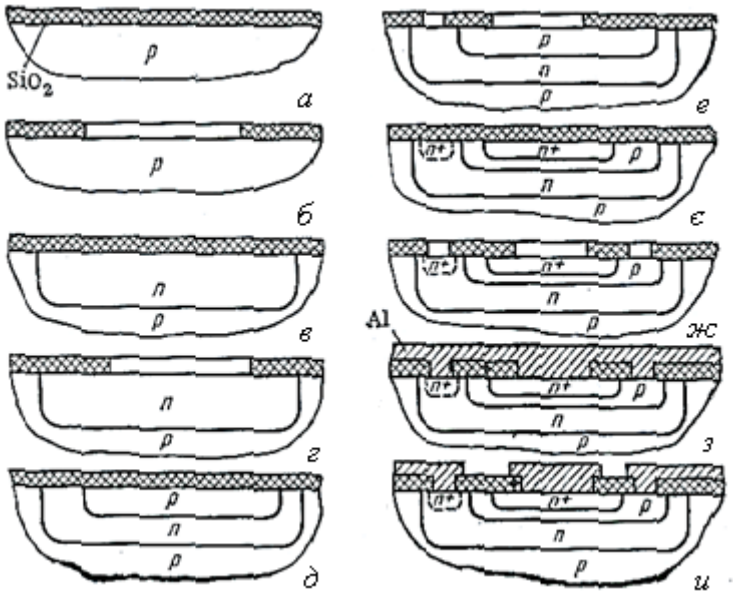



Рисунок 2.1 – Послідовність формування дифузійно– планарної структури: а – вихідна пластина; б, г, е – відкриття вікон в окислі перед дифузією домішки в колекторній, базовій та емітерній області відповідно; в, д, є – дифузія домішки в колекторній, базовій та емітерній області відповідно і окиснення поверхні; ж – відкриття вікон під контакти до дифузійних областей; з – металізація поверхні; и – вибіркове протравлювання металевої плівки та формування міжз'єднань

Процес дифузії суміщають із термічним окисненням Si, в результаті чого на поверхні знову утворюється суцільний шар оксиду. Таким чином, одночасно створюються колекторні області всіх транзисторів, а також ізолювальні області всіх діодів і резисторів для всієї групи кристалів на пластині. Повторним відкриттям вікон менших розмірів в окислі і подальшою дифузією домішки–

акцептора формують р-області, що виконують роль базових областей транзисторів, анодів, діодів і резисторів. У результаті чергового (третього) циклу фотолітографії, дифузії і окиснення отримують області емітерів, катоди діодів, а також високолеговані області для подальшого створення омічних контактів до високоомних колекторних та ізолювальних областей.

Для створення міжелементних зв'язків у шарі окислу знову відкривають вікна і поверхню пластини покривають суцільною металевою плівкою (як правило, алюмінієвої). При цьому в місцях, вільних від окислу, утворюється контакт з відповідними областями Si. Завершальний цикл фотолітографії (по плівці Al) дозволяє створити систему міжз'єднань, а також контакти по периферії кристалів. Ці контакти будуть використані для комутації кристалів із зовнішніми виводами корпусу.

На рис. 2.2 наведена спрощена схема технологічного процесу виробництва ІМС на прикладі дифузійно-планарної структури. Окремі етапи технологічного процесу – фотолітографія, дифузія, контроль та випробування – включають від 3 до 10 операцій, виконуваних за типовими операційними процесами і технологічними інструкціями. Наприклад, кожен етап дифузії, зазначений на схемі, в дійсності складається із попереднього додавання домішки в поверхневий шар, зняття оксиду, вимірювання поверхневого опору і глибини дифузійного шару на контрольній пластині, перерозподілу домішки (з одночасним окисненням), контролю вольт-амперних характеристик переходу (на контрольній пластині). Таким чином, загальне число операцій виготовлення ІМС (без урахування заготівельного етапу отримання пластини) приблизно дорівнює 150, а тривалість повного циклу обробки становить близько 100 год.

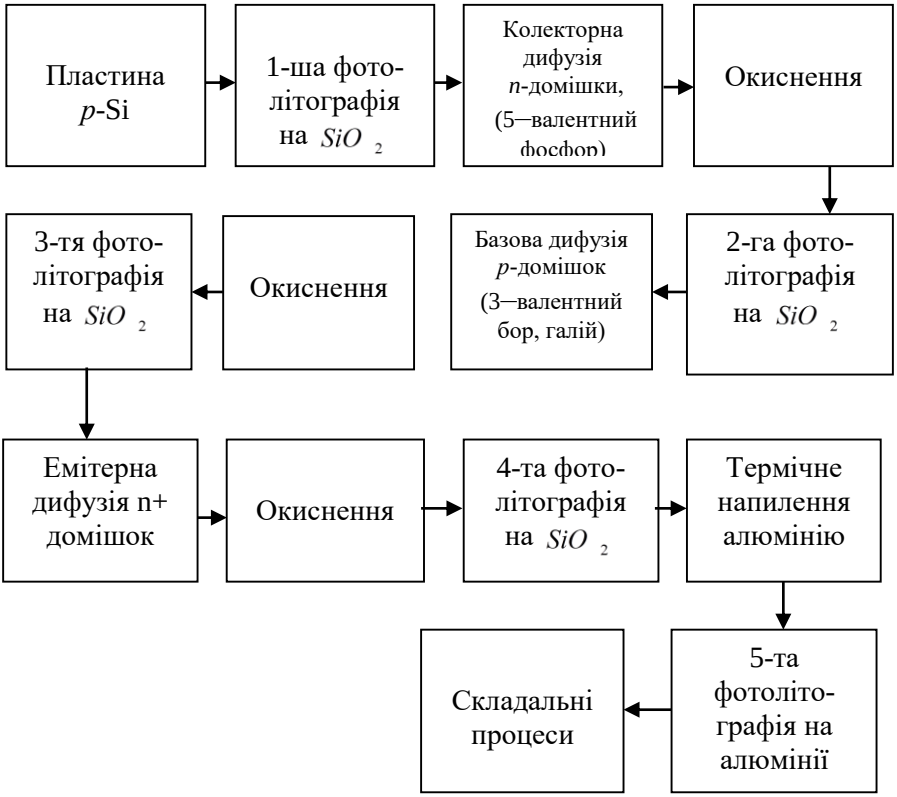



Рисунок 2.2 – Схема технологічного процесу виготовлення ІМС дифузійно-планарної структури

Планарний транзистор (незалежно від типу структури) має колекторний контакт в одній площині із базовим та емітерним контактами. Внаслідок цього колекторний струм долає протяжну горизонтальну ділянку дна колекторної області (під дном бази), що має малі поперечні розміри.

У дифузійному колекторі концентрація активної домішки розподілена по глибині нерівномірно: вона максимальна на поверхні і дорівнює нулю – на дні

колектора,  – тому шар колектора під базою має високий опір, що збільшує напругу насичення і час перемикання транзистора.

Рівномірний розподіл домішки по товщині колектора може бути отриманий за допомогою процесу епітаксійного нарощування Si з дозованою кількістю донорної домішки. Такий процес застосовують для створення *епітаксійно–планарної структури*.

### 2.1.2 Епітаксійно–планарні структури

Щоб отримати найпростішу епітаксійно–планарну структуру, як вихідну заготовку, як і раніше, треба використовувати монокристалічну пластину Si, рівномірно леговану акцепторною домішкою. Для нанесення епітаксійного шару на один із боків пластини її звільняють від оксиду і ретельно очищають (рис. 2.3), після чого проводять осадження монокристалічного шару n-Si. Далі поверхню пластини окиснюють і методом фотолітографії відкривають вікна у вигляді вузьких замкнених доріжок, що відповідають контуру колекторних та ізолювальних областей ІМС. Проводячи через вікна дифузію акцепторної домішки до зімкнення її із p-областю, отримують таким чином ізольовані один від одного острівці рівномірно легованого епітаксійного n-Si. Розглянутий процес дифузії називають *ізолювальною* або *роздільною дифузією*. В отриманій на цій стадії заготовці (рис. 2.3) надалі формують базові та емітерні області (дифузійним методом), а також контакти і міжз’єднання (так само, як в дифузійно–планарній структурі).

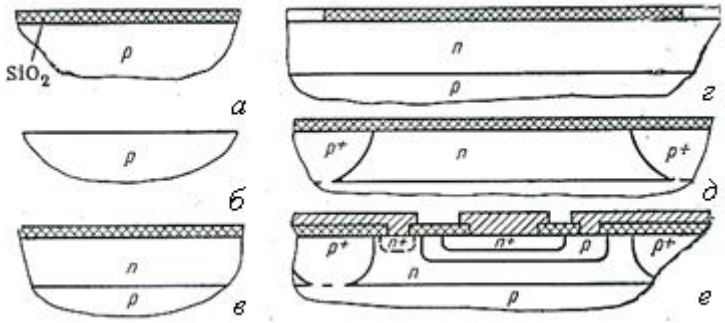



Рисунок 2.3 – Послідовність формування епітаксійно-планарної структури: а – вихідна пластина; б – підбурювання оксиду, підготовка поверхні; в – епітаксійне нарощування n-шару, окиснення поверхні; г – відкриття вікон в окисі під ізолювальну (розділову) дифузію домішки; д – дифузія акцепторної домішки, окиснення поверхні; е – готова структура після формування дифузійних базових та емітерних областей, а також з'єднувальної металізації

Концентрація легуючої домішки в епітаксійних плівках може змінюватися в широких межах. Однак із підвищенням концентрації домішки в епітаксійному колекторі знижується пробивна напруга переходу база–колектор (рис. 2.4).

Компромісне рішення вдається отримати в епітаксійно–планарній структурі із прихованим шаром. Тут епітаксійний колектор легують помірно (необхідну концентрацію домішки розраховують з умови пробою переходу база–колектор), а малий опір колектора забезпечують паралельно доданим прихованим шаром ($n^+$), що має високу концентрацію домішки.

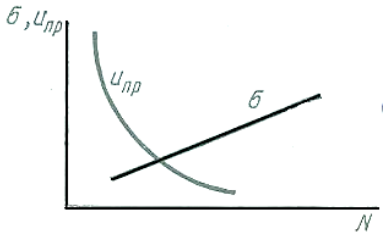



Рисунок 2.4 – Характер залежності провідності епітаксійного шару *(σ)* і напруги пробою *($U_{пр}$)* переходу від концентрації легуючої домішки (*N)*

Початкові стадії технологічного процесу одержання *епітаксійно–планарної структури із прихованим шаром* наведені на рис. 2.5. У поверхневому шарі пластини р-типу розкриваються вікна, через які проводять дифузію домішки з високою концентрацією. Для того щоб уникнути значного проникнення домішки в епітаксійний колектор при наступних циклах високотемпературної обробки (розділова дифузія, базова дифузія і т. д.), підбирають домішки з малим коефіцієнтом дифузії (наприклад, миш'як). Далі поверхню звільняють від окислу і нарощують епітаксійний шар n-Si. Після окиснення поверхні процес обробки відбувається за тією самою схемою, що й для структури без прихованого шару.

На рис. 2.6 наведена спрощена схема технологічного процесу виробництва ІМС на прикладі епітаксійно-планарної структури із прихованим шаром. Зі схеми видно, що основна частина технологічного процесу пов'язана з отриманням структур у груповій пластині. Цикл групових процесів обробки ІМС закінчується отриманням з’єднувальної металізації на поверхні групової пластини. *Міжопераційний контроль* параметрів дифузійних та епітаксійних шарів, що виконується на контрольних пластинах, має на меті стеження за стабільністю

технологічного процесу і коригування режимів обробки (температури, концентрації, часу) у разі неприпустимих відхилень. За даними міжопераційного контролю партія пластин може виявитися бракованою і може бути знята з подальшої обробки.

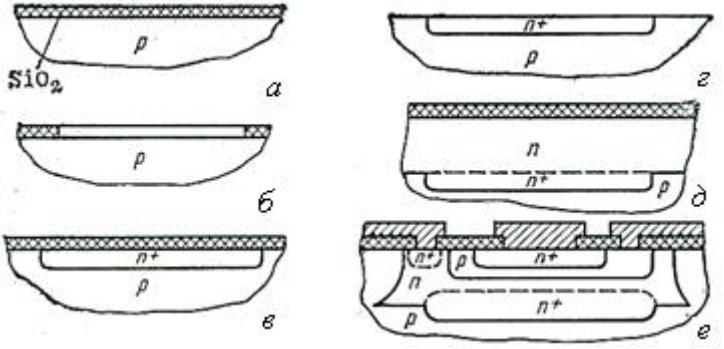



Рисунок 2.5 – Послідовність формування епітаксійно–планарної структури із прихованим $n^+$-шаром: а – вихідна пластина; б – відкриття вікон під дифузію прихованого шару; в – дифузія $n^+$–домішки, окиснення поверхні; г – зняття оксиду, підготовка поверхні; д – епітаксійне нарощування n–шару, окиснення поверхні; е – готова структура після розділової дифузії, формування базових та емітерних областей, а також з'єднувальної металізації

При нормальному перебігу процесу частина кристалів у складі групової пластини виявляються дефектними, наприклад, через проколи в захисних масках. Принцип інтегральної технології виключає можливість виявлення дефектних комірок на ранніх стадіях формування структур. Лише на завершальному етапі групової обробки – з'єднувальної металізації та отримання периферичних

контактів – стає можливим контроль ІМС на правильність функціонування. Починаючи з цієї контрольної операції подальша обробка може бути груповою чи індивідуальною.

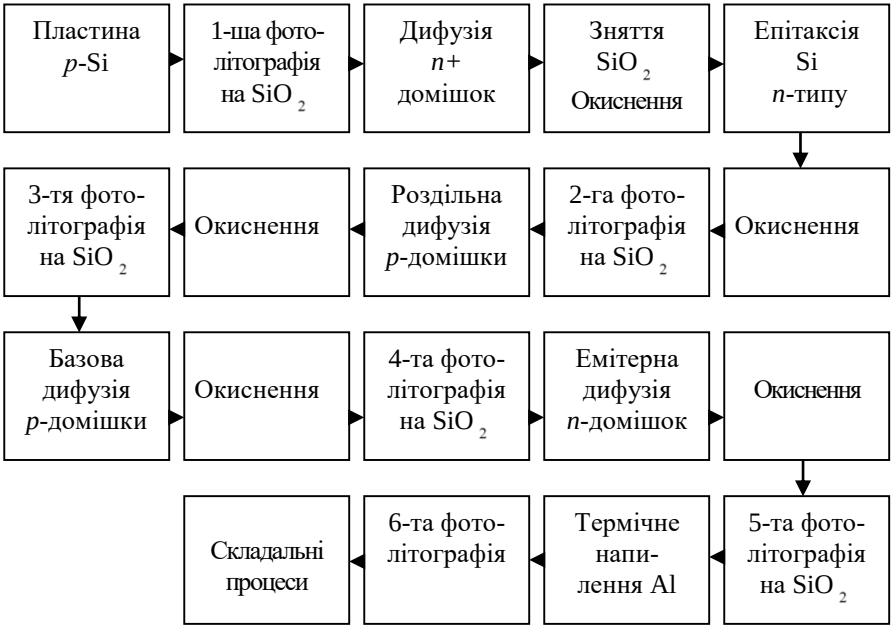



Рисунок 2.6 – Схема технологічного процесу виготовлення ІМС епітаксійно-планарної структури із прихованим шаром

*Зондовий контроль* здійснюється на автоматичних установках шляхом переміщення групової пластини під головкою, яка несе контактні щупи (зонди), із кроком, що відповіднає розмірам комірки, і послідовного контактування зондів із периферійними контактами кожної комірки. За наявності придатної комірки виробляється сигнал на чергове переміщення на крок, в іншому випадку – сигнал на маркувальний пристрій, що надає кольорову

мітку на дефектну комірку. Далі на груповій пластині наносяться подряпини по межах комірки (операція скрайбування), пластина розламується на окремі комірки – кристали, дефектні кристали (з мітками) відбраковуються.

*Монтаж* кристала в порожнистих корпусах зводиться до його встановлення та фіксації за допомогою приклеювання або паяння на основі корпусу, а в суцільних (полімерних) корпусах – на проміжному носії. Потім периферійні контакти кристала з'єднують із зовнішніми виводами корпусу. Спосіб монтажу виводів так само, як і спосіб герметизації ІМС (паяння, зварювання, заливання та ін.), залежить від конструкції корпусу. Монтажно-складальні операції чергуються з міжопераційним контролем, у яких мета – не пропустити браковані вироби на подальшу обробку і виявити порушення в технологічному процесі. На завершальному етапі виробляються електричний контроль ІМС за статичними і динамічними параметрами, їх класифікація та маркування, а також вибіркові механічні та кліматичні випробування.

Основну частину виробничого циклу за тривалістю становлять етапи формування структури ІМС. Однак групова обробка, а також можливість багатомісної обробки (одночасно декількох групових пластин) в ряді операцій (дифузія, епітаксія, окиснення, хімічна обробка) знижують трудомісткість у перерахунку на одну ІМС, тому особлива увага повинна бути звернена на зниження трудомісткості операцій індивідуальної обробки. На цій стадії процесу виробництва необхідно використовувати автоматичні засоби збирання і контролю, що, в свою чергу, потребує розроблення конструкцій корпусів, допускаючи можливість застосування групового контактування, багатомісної обробки при установці кристала і герметизації, автоматичної подачі та орієнтації виробів при збиранні і

електричному контролі та інших прогресивних технологічних методів.

Економічна доцільність автоматизації операцій цієї групи підкріплюється однаковістю технологічних операцій і застосовуваного устаткування, які для певної конструкції корпусу практично не залежать від структури ІМС та її функціонального призначення. На цій підставі може виявитися ефективним виділення процесів третьої групи у спеціалізовані підприємства.

### 2.1.3 Структура з діелектричною ізоляцією

У дифузійно й епітаксійно–планарних структурах міжелементна ізоляція забезпечується, як було зазначено раніше, зворотно зміщеними переходами. Напруга зсуву, проте, невелика і обмежена одиницями вольт. Такі переходи мають помітні струми витоку і ємності. У результаті зменшується швидкодія схеми, а відстань між елементами доводиться робити значною. Найкращу електричну розв'язку елементів забезпечує структура *із діелектричною ізоляцією* (рис. 2.7). У такій структурі кожен елемент розміщений у своєрідній «кишені», що являє собою ділянку монокристалічного Si, обмежену шаром $SiO_2$. При цьому відстань між елементами може бути зменшена до 8–10мкм.

На рис. 2.7 наведена послідовність формування структури з діелектричною ізоляцією. У вихідній пластині n-Si методом фотолітографії протравлюють ділянки $SiO_2$, а потім і силіцію по контуру майбутніх елементів. У результаті утворюються канавки із замкненим контуром. Отриману рельєфну поверхню окиснюють. Далі цю поверхню покривають товстим шаром Si методом осадження. Внаслідок дезорієнтувального впливу окисного шару осаджений Si має полікристалічну структуру і слугує конструкційною основою майбутньої ІМС. Зворотний бік шліфують, видаляючи монокристалічний шар до $SiO_2$ на

межах областей. Після протравлювання та відмивання поверхні її окиснюють. Далі в утворених ізольованих областях монокристалічного n-Si дифузійним методом формують елементи (базові області, резистори, емітери, області під контакти). Звичайним шляхом отримують і міжз'єднання на поверхні пластини. Якщо вихідна пластина містить епітаксійний $n^+$-шар, то транзистори утворюються із прихованим шаром.

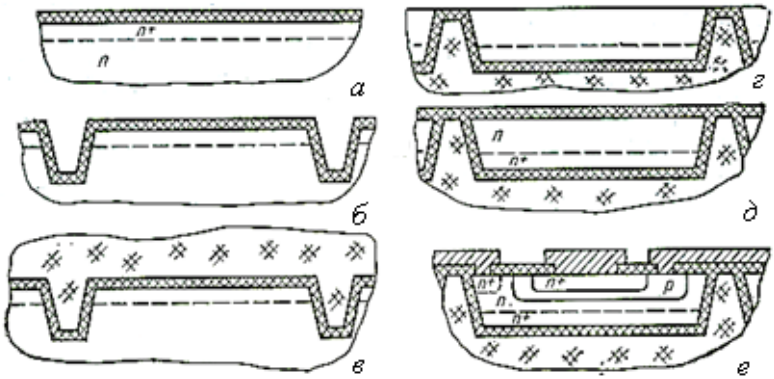



Рисунок 2.7 – Послідовність формування ізольованих областей у структурі із діелектричною ізоляцією: а – вихідна пластина; б – вибіркове протравлювання окислу, глибоке протравлювання Si, окиснення поверхні; в – осадження полікристалічного Si; г – шліфування в полірування зворотного боку пластини; д – окиснення поверхні; е – готова структура після базової й емітерної дифузії та з'єднувальної металізації

На рис. 2.8 наведена спрощена схема технологічного процесу виробництва ІМС на прикладі формування структури із діелектричною ізоляцією.

Рисунок 2.8 – Схема технологічного процесу виготовлення ІМС структури із діелектричною ізоляцією

Структури із діелектричною ізоляцією характеризуються високою трудомісткістю головним чином через необхідність шліфування і полірування підкладок. Порушення монолітності підкладки (товстий шар полікристалічного Si) викликає внутрішні механічні напруги, які призводять до викривлення пластини після

зняття монокристалічного шару. Короблення пластини, у свою чергу, ускладнює або робить неможливим використання фотолітографії.

### 2.1.4 Ізопланарні структури

Усе це зумовило пошук комбінованих методів ізоляції елементів ІМС. На рис. 2.9 е наведена *ізопланарна структура транзистора*, в якій донна частина 2 колектора ізольована від монокристалічної пластини p-n-переходом, а бічна 1 – товстим шаром оксиду, отриманим наскрізним локальним окисненням епітаксійного шару. По суті, ця структура аналогічна епітаксійно–планарній, при виготовленні якої розділова дифузія замінена наскрізним окисненням.

Початкові стадії процесу отримання ізопланарної структури такі (рис. 2.9). На поверхню пластини, яка містить епітаксійні $n^+$- і n-шари, осаджують (із газової фази) шар $Si_3N_4$ (нітриду силіцію). Методом фотолітографії у цьому шарі створюється захисна маска з вікнами по контуру колекторних областей. У процесі окиснення нітридна маска зберігається. Потім її стравлюють і всю поверхню окиснюють. Далі проводять дифузію для формування бази й емітера, формують контактні вікна і міжз'єднання.

Технологічним недоліком ізопланарної структури є необхідність тривалого окиснення для утворення розділових областей $SiO_2$, що може викликати небажаний перерозподіл домішки з прихованого шару в епітаксійний колектор. Для скорочення часу, що витрачається на окиснення, зменшують товщину епітаксійного шару і відповідно бази й емітера. На практиці ізопланарний процес можна здійснити при товщині епітаксійного шару не більше 3–4 мкм.

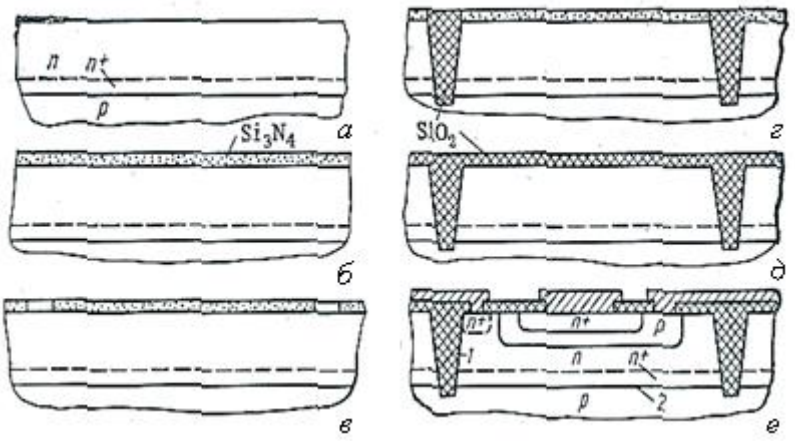



Рисунок 2.9 – Послідовність формування ізольованих областей в ізопланарній структурі: а – пластина із епітаксійним і прихованим шарами; б – нанесення шару нітриду силіцію; в – вибіркове протравлювання $Si_3N_4$ по контуру майбутніх елементів; г – глибоке окиснення силіцію; д – зняття $Si_3N_4$ травленням і окиснення поверхні; е – готова структура після формування базових та емітерних областей, а також з'єднувальної металізації

Удосконаленим варіантом розглянутої структури є структура з ізолювальними V-канавками (рис. 2.10 е). При її формуванні замість наскрізного окиснення проводять наскрізне протравлювання епітаксійного шару із подальшим окисненням отриманих канавок і заповненням їх полікристалічним Si. Така структура отримала назву *поліпланарної.*

### 2.1.5 Поліпланарна структура

На початкових етапах отримання поліпланарної структури (рис. 2.10) заготовку із попередньо сформованими $n^+$- і n-епітаксійними шарами окиснюють. Потім методом фотолітографії в шарі окислу розкривають

вікна, замкнуті по контуру майбутніх елементів. Далі методом *анізотропного протравлення* отримують канавки строго визначеної (V-подібної) форми. Ширина канавки $l$ та її глибина $d$ пов'язані співвідношенням $l/d$=1,41. Для надійного поділу елементів ІМС глибина канавки повинна бути трохи більшою від товщини епітаксійного шару. При використанні спеціального протравлювача бічного протравлення практично не відбувається.

Потім поверхню окиснюють і на ній осаджують полікристалічний Si. Шар Si повинен мати мінімальну товщину, необхідну для повного зарощування всіх канавок. Шляхом шліфування із подальшим поліруванням знімають надлишки Si до розтину окисної плівки. Після окиснення поверхні остаточно формують структуру транзисторів та інших елементів ІМС.

Специфічним недоліком описаної структури є необхідність застосовувати пластини з орієнтацією по площинах (100), які не є найкращими з точки зору електричних характеристик транзистора, але задовольняють вимоги анізотропного протравлювання. Технологічним недоліком структури є введення в процес операцій трудомісткого шліфування і полірування.

При виготовленні структур із діелектричною та комбінованою ізоляціями можна застосовувати пластини – заготовки із наперед сформованим суцільним прихованим шаром, що серійно випускаються спеціалізованими підприємствами. Прикладом таких заготовок є пластини діаметром 60 і 75 мм із товщиною основи із $p$-Si 300–550 мкм ($\rho$ =10 Ом·см), епітаксійного $n$-шару 2,5–20 мкм ($\rho$ = 0,15–7 Ом·см), прихованого $n^+$-шару 3–15 мкм (питомий поверхневий опір 10–50 Ом).

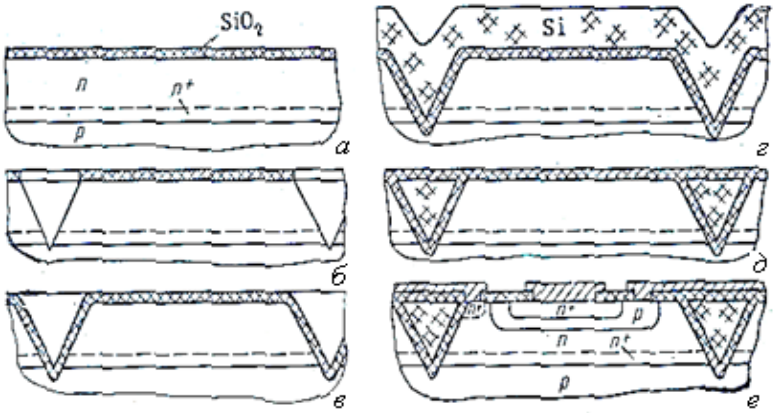



Рисунок 2.10 – Послідовність формування ізольованих областей у поліпланарній структурі: а – пластина з епітаксійним та прихованим шарами, покрита $SiO_2$; б – вибіркове протравлення $SiO_2$ та анізотропне протравлення Si; в – зняття окису протравленням та окиснення всієї поверхні; г – осадження полікристалічного Si; д – шліфування, полірування та окиснення поверхні; е – готова структура після формування базових та емітерних областей, а також з'єднувальної металізації

На рис. 2.11 наведена спрощена схема технологічного процесу виробництва ІМС на прикладі формування поліпланарної структури.

Аналіз розглянутих структур на біполярних транзисторах дозволяє зробити висновок, що їх розвиток привів до створення досконалої ізоляції, можливості більш компактного розміщення елементів ІМС і в кінцевому підсумку до поліпшення електричних характеристик, зокрема до підвищення швидкодії. При цьому площа транзистора, а отже, і типового елемента – вентиля практично не змінилася.

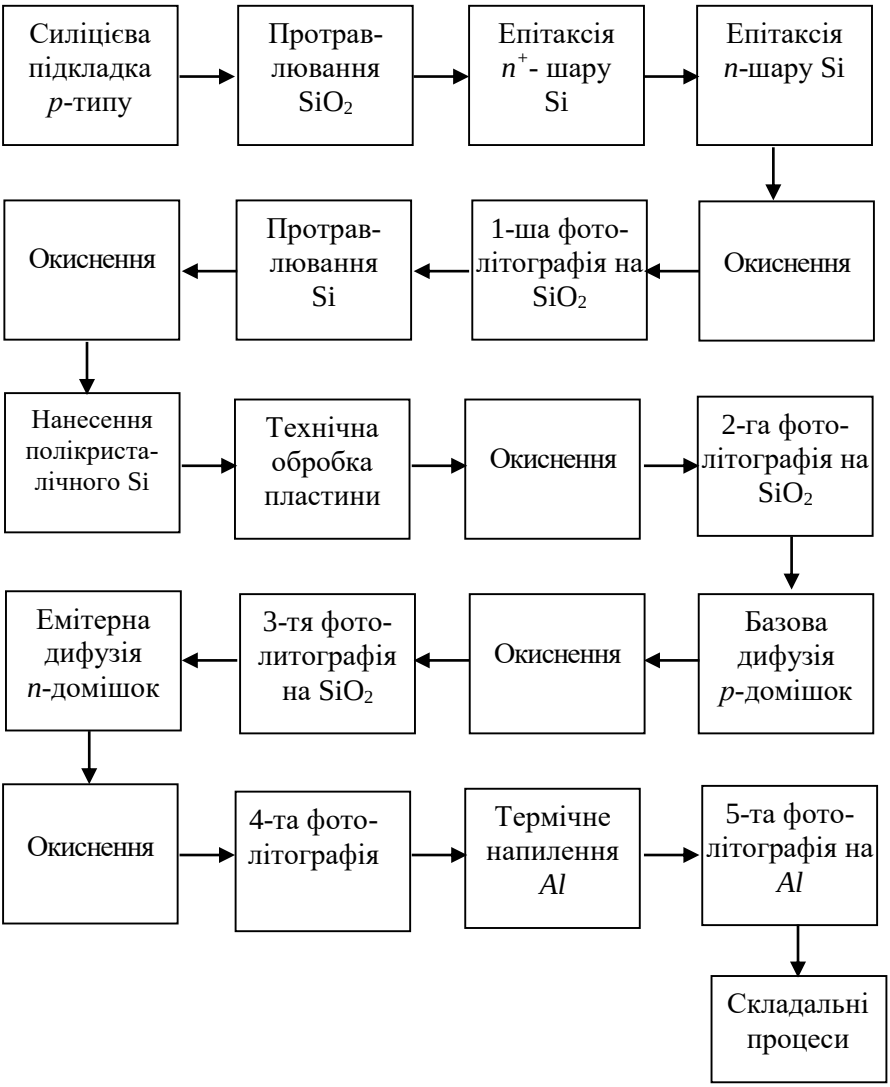



Рисунок 2.11 – Схема технологічного процесу виготовлення ІМС поліпланарної структури

## 2.2 Виготовлення елементів МДН ІМС

Суттєве зменшення площі під вентиль із одночасним спрощенням технології має місце при використанні структур МДН-структури. Основним елементом функціональних схем на МДН-структурах є польовий транзистор (МДНПТ), який може виконувати функції резистора і конденсатора. Розрізняють МДНПТ із вбудованим та індукованим каналом n- або p-типу, що вносить деякі відмінності у технологічні схеми техпроцесу. Залежно від типу електропровідності каналу розрізняють n-канальну, p-канальну і КМДН-технології.

У технології виготовлення МДН ІМС реалізується самоізоляція МДНПТ і, як наслідок, відсутні спеціальні операції ізоляції, спрощується технологія виготовлення, зменшуються розміри МДНПТ, збільшується ступінь інтегрованості. Внутрішні з'єднання виконують алюмінієвою металізацією, високолегованими провідниковими областями у Si, полікремнію (полі-Si) легованими провідниками та ін. Найскладнішою технологічною операцією виготовлення МДН ІМС є створення діелектричного оксиду під заслоном, який повинен мати високу діелектричну стійкість, мінімальну величину та забезпечувати стабільність заряду в оксиді. Ізоляцію заслону в кремнієвих ІМС здійснюють $SiO_2$, у зв'язку з чим такі ІМС позначають *МОН* «метал–оксид–напівпровідник», або складним діелектриком (МДН), який містить оксид і нітрид кремнію.

У технології виготовлення МОН-транзисторів із каналом p-типу пластину n-Si із питомим опором 4–8 Ом·см і орієнтацією (111) піддають термічному окисненню. Вирощують товстий шар $SiO_2$ (близько до 0,5 мкм), в якому розкривають вікна і проводять дифузію бору на глибину 2–3 мкм для створення

p+-областей стоку і витоку. При дифузії над $p^+$-областями наростає шар $SiO_2$ завтовшки 0,2–0,3 мкм. В ньому розкривають вікна і пластину піддають окисненню для створення $SiO_2$ підзатвору. Цей процес є найвідповідальнішою операцією, оскільки якість і властивості діоксиду визначають параметри і стабільність МОН-транзистора (товщина $SiO_2$ складає 0,05–0,1 мкм). Електроди затвору, стоку і витоку формують за допомогою металізації алюмінієм. Ця технологія дозволяє одержувати транзистори з індукованим каналом р-типу, що працюють в режимі збагачення, з такими параметрами: мінімальна ефективна довжина каналу 5–7 мкм, густина поверхневих зарядів $4 \cdot 10^{11}$ $см^{-2}$, порогова напруга – (4 ± 0,5) В. Недоліком цієї технології є наявність значного (порядку 5 мкм) перекриття електродом затвора областей стоку і витоку, що викликає збільшення паразитних ємностей затвор – стік і затвор – витік і зниження швидкодії схеми. Це перекриття обумовлено запасами на відхилення і помилками поєднання в процесі трьох фотолітографій.

Більш високою швидкодією, ніж мікросхеми на основі МОН-транзисторів із каналами р-типу, володіють ІМС на основі МОН-транзисторів із каналами n-типу, що працюють в режимі збіднення. Підвищення швидкодії ІМС пов’язано з тим, що рухливість електронів в поверхневих інверсійних шарах в 2–3 рази вища рухливості дірок. Це забезпечує сумісність з біполярними мікросхемами транзисторно-транзисторної логіки за знаком і значенням напруги живлення.

Для зниження порогових напруг використовують пластини Si з поверхнею, орієнтованою по кристалографічній площині (100), яка в порівнянні з площиною (111) містить менше число ненасичених зв'язків на межі поділу $Si / SiO_2$. Тому в структурі менша густина поверхневих зарядів, яка складає біля $14 \cdot 10^{11}$ $мм^{-2}$. Це

обумовлює збільшення порогової напруги транзисторів з каналами р-типу до – 2,5 В.

### 2.2.1 КМОН-структура

МОН-транзистор має симетричну структуру, що включає область витікання, область стікання та ізольований затвор, за допомогою якого можна індукувати канал і керувати його провідністю. Оскільки переходи, що обмежують області витікання і стікання, завжди зміщені у зворотному напрямку, і перенесення основних носіїв заряду відбувається в тонкому приповерхневому шарі напівпровідника між витоком і стоком кожного транзистора, то додаткових заходів для взаємної ізоляції приладів із однойменним типом електропровідності каналу не потрібно. Щоб уникнути утворення паразитних каналів, вводять охоронні (каналообмежувальні) області.

Структура, що містить МОН-транзистори обох типів, дозволяє на 2–3 порядки порівняно з n- або р-МОН-структурами знизити потужність, споживану пристроєм у статичному режимі (що важливо для систем з обмеженим ресурсом живлення). Такі структури отримали назву структур на *доповнювальних МОН-транзисторах* або *комплементарних МОН-структурах* (*КМОН-структури*).

Для взаємної ізоляції МОН-транзисторів n- і р-типів у КМОН-структурі необхідно сформувати додаткову область. Із технологічних міркувань доцільно КМОН-структури формувати в пластині n-типу і всі прилади з n-каналами об'єднувати в одній р-області.

Послідовність отримання КМОН-структури наведена на рис. 2.12. Методом дифузії формують р-область, далі $p^+$-області витоків і стоків р-канальних приладів, а також запобіжні області, а потім у р-області – $n^+$-області витоків і стоків n-канальних приладів. Для формування областей затворів методом фотолітографії витравлюють ділянки

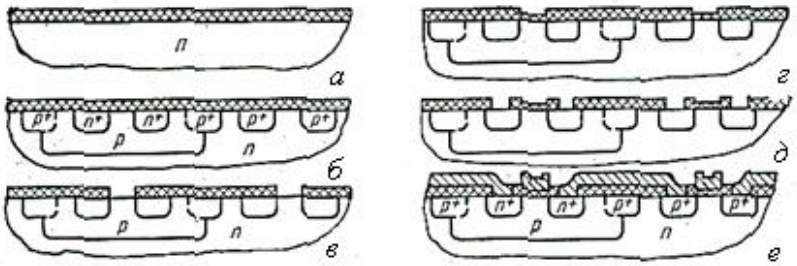



Рисунок 2.12 – Послідовність формування КМОН-структури: а – вихідна пластина; б – послідовне отримання p-, $p^+$ і $n^+$-області методом дифузії; в – вибіркове протравлювання $SiO_2$; г – термічне окиснення Si (одержання підзатворного діелектрика); д – вибіркове протравлювання $SiO_2$ під контакти до витоків і стоків; е – готова структура після з'єднувальної металізації

$SiO_2$, а потім методом термічного окиснення Si отримують у них тонкі шари $SiO_2$ розрахункової товщини (діелектрик під майбутнім затвором). Далі відкривають у шарі $SiO_2$ вікна під контакти і формують з'єднувальну металізацію (включаючи затвори).

### 2.2.2 КМОН-КНС-структура

Повна ізоляція МОН-транзисторів забезпечується при формуванні їх у вигляді острівців на монокристалічній ізолювальній пластині. Як ізолювальну пластину, як правило, використовують синтетичний сапфір, що має досить добру кристалографічну пару з Si. Тому ці структури отримали назву «*структури кремнію на сапфірі*», або скорочено КНС. Вирощений на сапфірі епітаксійний Si має високу щільність структурних дефектів (дислокацій), що помітно знижує рухливість носіїв заряду. Внаслідок цього структури на біполярних транзисторах виявилися неефективними, і найбільш широке застосування знайшли

МОН-КНС-структури, особливо *КМОН-КНС-структури*. На відміну від структур, ізольованих p-n-переходом, коли використовується високоомна (слаболегована) пластина, структури на ізолювальний пластині стійкі до температурних та радіаційних впливів.

У процесі формування КМОН-КНС-структури (рис. 2.13) методом епітаксійного нарощування (*процес гетероепітаксії*) створюють суцільний шар n-Si.

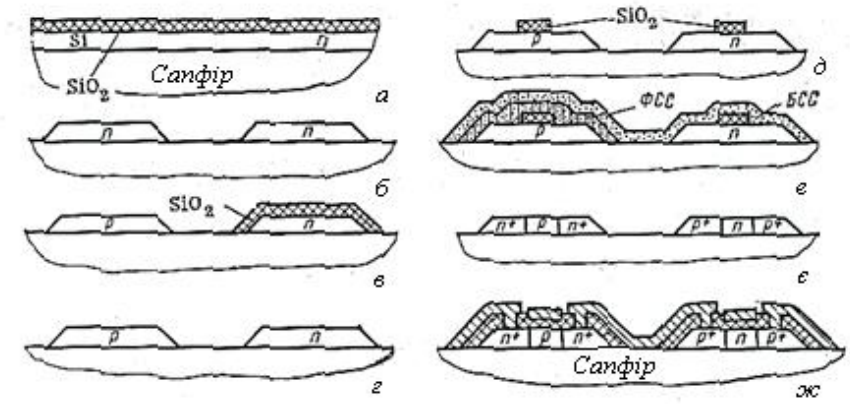



Рисунок 2.13 – Послідовність формування КМОН-СНС-структури: а – вихідна пластина «сапфір – епітаксійний Si – $SiO_2$»; б – вибіркове анізотропне протравлювання Si за допомогою оксидної маски (утворення острівців); в – виборча дифузія акцепторної домішки; г – зняття маски з острівців; д – маскування острівців за допомогою $SiO_2$; е – вибіркове покриття фосфорсилікатним склом (ФСС) p-острівців та загальне покриття боросилікатним склом (БСС); ж – структура після дифузії домішок і стравлювання БСС, ФСС і $SiO_2$; з – готова структура після нанесення $SiO_2$ і з'єднувальної металізації

Після маскування $SiO_2$ та анізотропного протравлення отримують окремі ізольовані острівці n-Si. Провівши повторне маскування $SiO_2$, методом дифузії частину острівців легують акцепторною домішкою на всю глибину, перетворюючи їх на острівці p-Si. Попередньо захистивши маскою з $SiO_2$ ділянки майбутніх каналів, вибірково покривають p-острівці фосфорсилікатним ($SiO_2 \cdot P_2O_5$), а n-острівці – боросилікатним ($SiO_2 \cdot B_2O_3$) стеклами. Подальшим нагріванням дифундують донорну (Р) й акцепторну (В) домішки з легованих стекол в області стоків і витоків. Надалі скло та ділянки $SiO_2$ стравлюють, наносять шар $SiO_2$, витравлюють ділянки оксиду під затвор, вирощують тонкий шар діелектрика і формують затвори, а також міжз'єднання. Гетероепітаксійні шари, отримані в таких структурах, мають невелику товщину (~1мкм), що обумовлено відносною недосконалістю кристалічної структури, вирощуваної на сапфірі: зі збільшенням товщини плівки щільність дислокації збільшується.

МОН-прилади, в яких як канал використовується тонкий приповерхневих шар, цілком можуть бути реалізовані в тонких епітаксійних шарах порядку десятих часток мікрометра. Однак тонкі епітаксійні шари практично виключають можливість багаторазового утворення окису силіцію за рахунок термічного окиснення, оскільки товщина шару $SiO_2$, необхідного для захисту при термічній дифузії, порівнянна із товщиною такого епітаксійного шару. Тому, як правило, шари $SiO_2$ отримують методом осадження із газової фази, що, до речі, дозволяє використовувати відносно низькі температури.

Для виробництва КМОН ІМС на основі КНС доцільно застосовувати сапфірові пластини з епітаксійним шаром Si, що випускаються спеціалізованими підприємствами. Шар n-Si має орієнтацію (100) і товщину 0,6; 0,8 і 1,2 мкм;

рухливість носіїв у гетероепітаксійних шарах товщиною 1,2 мкм не менше 300 $см^2$ / (В·с).

Технологія КНС має ряд недоліків. Відмінність в кристалічних структурах сапфіру і кремнію приводить до значного підвищення концентрації структурних дефектів в епітаксійному шарі. Причиною цього є спад рухливості носіїв заряду, що знижує швидкодію, і зростання коефіцієнта дифузії легуючої домішки поблизу межі поділу кремній-сапфір, що може викликати наскрізне дифузійне замикання каналу. При високій температурі дифузії відбувається автолегування кремнію алюмінієм і гідрогеном, що входить до складу сапфіру. Сапфірові підкладки важко різати на кристали. Вони не піддаються скрайбуванню і їх ріжуть полотнами. Сапфірові чипи не можна вмонтовувати в корпус шляхом паяння евтектикою, їх доводиться приклеювати.

### 2.3 Порівняльна оцінка різних типів структур

При порівняльній оцінці різних типів структур доцільно враховувати ряд конструктивно-технологічних показників:

– якість міжелементної ізоляції, яку можна характеризувати питомою ємністю, $пФ/мкм^2$;

– площу, зайняту типовим функціональним елементом ІМС-вентилем;

– кількість циклів вибіркового легування;

– кількість циклів фотолітографії.

Порівняльна характеристика розглянутих структур наведена в табл. 2.1. Описані структури не містять усіх типів і модифікацій, які використовуються в серійному виробництві ІМС або розглядаються як перспективні.

Головним чином структури транзисторів ІМС визначаються методами створення ізольованих областей, серед яких виділяють такі: використання оберненого

зміщення p-n-переходу; ізоляція діелектриком; комбінація обернено зміщених переходів з діелектриком та ізоляцію повітряними проміжками.

Таблиця 2.1 – Порівняльна характеристика деяких типів структур ІМС

| Основні типи структур мікросхем | Ємність ізоляції $10^{-4}$, пФ/мкм$^2$ | Площа на 1 вентиль, мм$^2$ | Кількість циклів вибіркового легування | Кількість циклів фото-літографії |
|---|---|---|---|---|
| Дифузійно - планарна | 2,0 | 0,025 | 3 | 5 |
| Епітаксійно - планарна без прихованого шару | 1,5 | 0,025 | 3 | 5 |
| Епітаксійно – планарна із прихованим шаром | 1,5 | 0,02 | 4 | 6 |
| З інжекційним живленням ($І^2Р$) | 1,0 | 0,003 | 3 | 5 |
| Із діелектрич-ною ізоляцією | 0,03 | 0,02 | 2 | 5 |
| Ізопланарна | 0,2 | 0,02 | 2 | 5 |
| Полі-планарна | 0,15 | 0,02 | 2 | 5 |
| n-МОН | 1,5 | 0,0036 | 2 | 5 |
| р-МОН | 1,5 | 0,0068 | 2 | 5 |
| КМОН | 1,5 | 0,012 | 3 | 6 |
| КМОН-СНС | 0,002 | 0,01 | 3 | 8 |

Недоліком *методу ізоляції обернено зміщеними переходами* (заснованого на дифузії) є наявність струму

витоку і ємності переходу, а також комутація схеми таким чином, що ізолюючі p-n-переходи завжди знаходяться під зворотним зсувом.

Завдяки значному зниженню питомої ємності, високій пробивній напрузі *метод діелектричної ізоляції* (між областями напівпровідникового матеріалу розміщують діелектричний шар) забезпечує більш широкі можливості.

Вихідною структурою для типового способу ізоляції (*епік-процесу*) слугує пластина n-Si, на якій вирощений епітаксійний шар $n^+$-Si. Останній окиснюють і в шарі $SiO_2$ за допомогою фотолітографії розкривають вікна. Кремній протравляють хімічним методом на глибину 20–30 мкм при ширині канавки 50–80 мкм. Термічним або піролітичним окисненням створюють шар $SiO_2$ товщиною близько 1 мкм (на поверхні епітаксійного шару і протравлених канавок). На поверхні пластини нарощують полікремній (полі-Si) товщиною 200–250 мкм (тому всі канавки повністю заростають). За допомогою прецизійного полірувального верстату частину полі-Si зшліфовують, тим самим забезпечуючи плоско-паралельність пластини. Потім пластину перевертають і шліфують її монокристалічний бік до тих пір, поки не оголяться канавки, заповнені полі-Si. Після чого поверхню ретельно полірують і окиснюють. Підкладкою структури стає полі-Si, в який вкраплені окремі ділянки монокремнію (Si).

*Метод позитивної ізоляції* (названий за типом вживаного фотошаблона) дозволяє одержувати n-шар з точно заданою товщиною і високою однорідністю. Вихідною структурою слугує $n^+$-Si із плівкою $SiO_2$, на яку спочатку нарощують полі-Si (товщину $n^+$-підкладки доводять до 8–10 мкм), а потім епітаксійний n-Si заданої товщини. Кремній окиснюють і протравлюють розділові канавки до шару полі-Si. Далі стінки канавок окиснюють,

а всю поверхню структур покривають полі-Si, який заповнює канавки на всю глибину. Надлишки полі-Si зшліфовують до поверхневого оксиду. Шар $SiO_2$ розчиняють і на структурі проводять планарний процес для створення ІМС.

*Метод повторного нанесення полікремнію* полягає в тому, що спочатку окиснену епітаксійну структуру покривають полі-Si. Потім підкладку зшліфовують на велику глибину (щоб $n^+$-область була одного порядку товщини з n-областю). Після окиснення селективним протравлюванням створюють канавки до поверхні розділу між кристалом і полі-Si. Канавки окиснюють і наносять на цей бік пластини другий шар полі-Si великої товщини. Перший шар полі-Si видаляють, створюючи структури, аналогічні структурам, одержаним позитивним методом. Отже, даний метод поєднує прийоми епік-процесу і позитивного методу з двократним нанесенням полі-Si.

Як відомо попередні методи включають прецизійне механічне оброблення, яке ускладняється через жолоблення пластини. Останнє обумовлено відмінностями температурного коефіцієнта розширення (ТКР) моно- і полі-Si, а також різними значеннями мікротвердості цих матеріалів і $SiO_2$. Тому виникла необхідість комбінованих методів, зокрема ізопланарного (заснований на застосуванні як ізоляції термічно вирощеного $SiO_2$). Після формування в пластині прихованих колекторних областей $n^+$-типу на всій поверхні пластини вирощують тонкий епітаксійний n-шар. На ньому формують маску із $Si_3N_4$ і проводять тривале термічне окиснення Si для утворення ізолюючих областей на тих ділянках, де в $Si_3N_4$ були розкриті вікна. Потім нітрид видаляють, наносять плівку $SiO_2$ і формують елементи мікросхеми. З метою підвищення густини розміщення елементів використовують поліпланарний метод ізоляції, заснований на тому, що вертикальне

анізотропне протравлювання відбувається в площині (100). Протравлювання в цій площині відбувається в 30 разів швидше, ніж в площині (111). Одержані таким чином V-подібні канавки зменшують площу, необхідну для ізоляції елементів.

Не дивлячись на переваги методів діелектричної ізоляції, завжди є ризик пошкодження плівки діелектрика і виникнення паразитного зв'язку через шар полі-Si. З цієї точки зору методи *повітряної ізоляції* є майже ідеальними. Вони засновані на витравленні окремих острівців Si, які з'єднуються один з одним за допомогою комутуючої металізації. Ізоляція повітряним проміжком застосовується в технології балочних виводів, декаль-методі і технології структур кремній на сапфірі.

Технологія *балочних виводів* застосовується в основному для схем малого ступеня інтеграції. Вона достатньо складна і не забезпечує високої густини розміщень елементів, не дозволяє проводити складну комутацію. *Декаль-метод* полягає в напайці планарним боком пластини Si із повністю сформованою мікросхемою на скляну підкладку, видалення протилежного боку пластини до товщини 20–30 мкм і хімічному протравленні повітряних проміжків навколо кожного елементу до скляної підкладки. Недоліками цього методу є мала густина пакування, поганий тепловідвід і необхідність ретельного узгодження ТКР кремнію і скла.

Як відомо унікальними властивостями МДН ІМС є високий вхідний опір для сигналу будь-якої полярності, простота технології і обумовлений цим вищий відсоток виходу якісних виробів, менша вартість, самоізоляція МДН-транзисторів від підкладки полегшуюча побудову ІМС, простота побудови логічних схем і можливість створення схем, які містять одні МДН-транзистори, малі геометричні розміри транзисторів порівняно з

біполярними, що обумовлює вищу густину розміщення елементів, а також електрична сумісність МДН ІМС з біполярними схемами різних типів.

Використовування полікремнієвих затворів дозволяє одержати *структури із самосумісним затвором*, знизити порогову напругу за рахунок зменшення різниці робіт виходу між матеріалами затвора і підкладки, а також зменшення густини поверхневих зарядів, зменшити геометричні розміри транзисторних структур, створити другий шар міжелементних з'єднань. Процес виготовлення починається з вирощування плівки $SiO_2$ затвора завтовшки 0,1 мкм. На поверхню пластини осаджують полі-Si товщиною біля 0,5 мкм. З нього формують шини затвора шириною близько 5 мкм і провідники першого шару міжелементних з'єднань. В області стоку і витоку на глибину 1 мкм проводять дифузію бору. Тонкий шар $SiO_2$ не є перешкодою для дифузії. Одночасно бор дифундує в шини затвора, що знижує їх поверхневий опір до 20 Ом. Шини затвора з полі-Si при дифузії надійно захищають області каналів від проникнення бору, завдяки чому області стоку і витоку автоматично поєднуються із затвором при паразитному перекритті менше 1 мкм. На поверхні пластини вирощують плівку $SiO_2$, в якому протравлюють вікна і формують контакти (рис.2.14). Використання полі-Si $p^+$-типу приводить до зменшення порогової напруги за абсолютним значенням на 1,1 В. В результаті порогова напруга приладів з каналами р-типу на підкладці (111) зменшується до – 1,5 В, а на підкладці (100) – до 0,5 В, що приводить до істотного поліпшення потреби споживаної потужності на швидкодію для ІМС. Технологія полі-Si затворів дозволяє також одержувати транзистори з каналами n-типу зі збагаченням: одночасно з дифузією фосфору в області стоку і витоку відбувається легування кремнієвих затворів і зниження

поверхневого опору полі-Si з'єднувальних шин до 10 Ом. До числа основних переваг МДН ІМС із полі-Si затворами слід також віднести їх сумісність за вхідними і вихідними рівнями напруги з біполярними логічними мікросхемами, що значно спрощує побудову цифрових систем. Зниження порогових напруг, сумісність затворів, зменшення розмірів дифузійних областей і ємності полі-Si з'єднувальних шин щодо підкладки забезпечує поліпшення швидкодії в порівнянні із стандартними МОН ІМС в 3–5 разів.

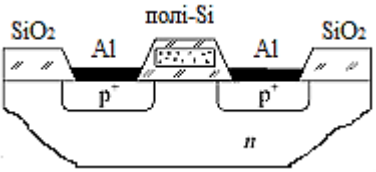



Рисунок 2.14 – Структура МОН транзистора із полі-Si затвором

У будь-якій сучасній мікросхемі активні та пасивні елементи займають не більше 1% об'єму кристала Si на якому сформована ІМС, інші 99% відіграють роль утримувача і обумовлюють наявність паразитних зв'язків. Застосування ізолюючих монокристалічних підкладок з сапфіру, на поверхні яких вирощують тонкий (близько 0,5–1 мкм) епітаксійний шар Si, є ефективним технологічним методом зменшення паразитних ємностей в МДН ІМС на порядок і більше, що дозволяє істотно підвищити швидкодію мікросхем. Окремі МДН-транзистори формують у витравлених в цьому шарі ізольованих один від одного острівцях, що дозволяє зменшити паразитні зв'язки між елементами через підкладку практично до нуля. В порівнянні із стандартним і КМОН ІМС спрощуються фотошаблони і зменшується їх число. Це обумовлено тим, що на сапфірі можна виключити захисні зони, ізолюючі p- і n-області в

КМОН ІМС. Застосування КНС-структур збільшує швидкодію ІМС середнього ступеня інтеграції в 3–5 і до 10 разів, якщо вона не визначається повною ємністю корпусів і електродів.

**Запитання для самоперевірки**

1. Які недоліки має дифузійний колектор?
2. З якою метою у колекторній області транзистора виготовляють прихований шар з провідністю $n^+$?
3. Яким чином здійснюється ізоляція в ізопланарних структурах?
4. Назвати основні недоліки структури з діелектричною ізоляцією.
5. Що є визначальним фактором для структур ІМС?
6. Пояснити суть методів позитивної ізоляції та повторного нанесення полікремнію.
7. Пояснити різницю в технологічному аспекті ізопланарної та поліпланарної структур.
8. Дати характеристику методам повітряної ізоляції.
9. Описати технології виготовлення мікросхем на основі МОН-транзисторів із каналами р-типу та n-типу.
10. Пояснити суть технології полікремнієвих затворів.
11. Назвати основні переваги та недоліки КМОН-КНС-структур.
12. Зобразити та описати послідовність формування таких структур НІМС на прикладі транзистора: n-канальної; р-канальної; із самосумісним затвором.
13. Розробити схему технологічного процесу виготовлення таких структур НІМС: ізопланарної; КМОН; n-канальної; р-канальної; КМОН-КНС.
14. Скільки циклів літографії потрібно та де вони використовуються при формуванні таких структур НІМС: епітаксійно-планарної із прихованим шаром; з діелектричною ізоляцією; з ізолюючим V-каналом

# 3 СУЧАСНІ АСПЕКТИ РОЗВИТКУ НАПІВПРОВІДНИКОВОЇ МІКРОЕЛЕКТРОНІКИ

Як відомо, ще в 1965 році Г. Мур виявив важливе співвідношення. Представивши зростання продуктивності запам'ятовуючих мікросхем у вигляді графіка, він виявив цікаву закономірність: нові моделі мікросхем розроблялися через однакові періоди часу (18-24 місяці) після появи їх попередників, а ємність їх при цьому щоразу зростала приблизно удвічі. Якщо така тенденція продовжиться, підсумував Г. Мур, то потужність обчислювальних пристроїв експоненційно зросте протягом відносно короткого проміжку часу. Його спостереження згодом підтвердилося, але, тим не менш, з кожним роком гігантам процесорної індустрії все важче підтверджувати цю своєрідну закономірність. Останнім часом має місце певне гальмування швидкості розвитку технології виготовлення ІМС. Наприклад, подвоєння кількості транзисторів на одиницю площі пов’язані з такими нормами техпроцесу: 45 нм (2007 р.), 32 нм (2009 р.), 22 нм (2011 р.), 14 нм (розпочато у 2014 р.) та 10 нм (очікувано у 2018 р).

Основною причиною виникнення проблем є перехід на нові, більш прецизійні норми техпроцесу, які тягнуть за собою не лише зменшення розмірів елементів, але і явища, котрими можна було знехтувати до цього часу. І все це на фоні збільшення продуктивності і ускладнення архітектури та топології схеми.

Так, вже більше сорока років виробники процесорів при створенні затворів транзисторів як діелектрик використовують $SiO_2$. При цьому сам електрод затвора виконувався із кремнію. Саме ця технологія використовувалася при розробці 65-ти нанометрового техпроцесу інженерами Intel. Їм вдалося створити шар діелектрика з $SiO_2$ із легуючими вуглецевими присадками

товщиною 1,2 нм – це всього п'ять атомних шарів. Однак подальше зниження товщини цього шару призводить до різкого збільшення струму витоку через матеріал діелектрика. Затвор перестає бути перешкодою для вільного дрейфу електронів, і ніякої можливості гарантовано керувати станом такого транзистора вже немає. Таким чином, при освоєнні наступного 45-ти нанометрового техпроцесу виробники напівпровідникової електроніки були змушені шукати шляхи обходу цієї проблеми.

У результаті цього в 2007 році для техпроцесу 45 нм в мікроелектроніці з'явилося скорочення HKMG - High-k Metal Gate, тобто *ізолятор з високою діелектричною проникністю і металевий затвор*.

У мікроелектроніці "нормальним" k вважається 3,9, що відповідає проникності $SiO_2$. Цей матеріал десятиліттями використовувався у якості бічних, міжшарових та підзатворних ізоляторів. Речовини із проникністю вище 3,9 відносяться до класу high-k (високопроникних), а нижче – до low-k (низькопроникних).

Останні потрібні для міжшарових та бічних діелектриків, так як їх використання знижує міжконтактну паразитну ємність, і таким чином можна краще ізолювати металеві доріжки міжз'єднань, уникаючи паразитних перехресних завад, і тим самим збільшити швидкість перемикання транзистора, зменшивши при цьому розсіювання тепла. Сама ж ізоляція повинна бути тонкою, тому що інакше неможливо підвести доріжки до транзисторів, які увесь час зменшується, окрім як зробити такими ж малими і провідники, і ізолятори, що їх розділюють. До низькопроникних матеріалів відносяться діоксид кремнію-вуглецю (органосилікатне скло з k = 3 – найпопулярніший діелектрик, що використовується у техпроцесі 90 нм), він же, але пористий (k = 2,7),

нанокластерний кварц (k = 2,25) і деякі органічні полімери (k < 2,2 ).

Враховуючи вищесказане, ізолятор, що розділяє затвор і канал транзистора, повинен підкорятися цим самим вимогам, але в дійсності виявляється навпаки – тут потрібен діелектрик із високою проникністю. Так, якщо розглянути процес зменшення товщини підзатворного діелектрика, то його можна описати простою формулою плоского конденсатора($C=\varepsilon\varepsilon_0 S/d$). Тобто, зменшуючи $S$ необхідно також пропорційно зменшувати товщину $d$, щоб зберегти потрібне значення ємності. У техпроцесі 90 нм товщина затвора зменшилася до величини від 1,2 (у Intel) до 1,9 нм (у Fujitsu). Обидві цифри – для n-каналів. Якщо врахувати, що товщина кристалічної ґратки кремнію дорівнює 0,543 нм, то в силу вступає ефект квантового тунелювання, і електрони починають проникати крізь ізолятор, приводячи до витоку струму, який безпосередньо впливає на енергоспоживання і тепловиділення. Цю залежність наведено на рис 3.1.

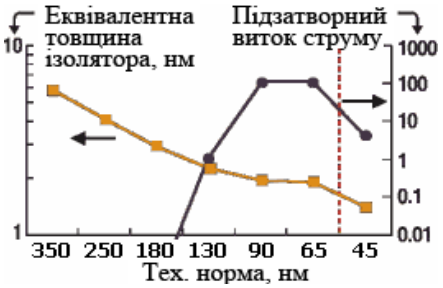



Рисунок 3.1 – Залежність струмів витоку від товщини ізолятора

Це пояснюється тим, що при таких розмірах електрони проявляють властивості вже не тільки частинок, але і хвиль.

Явище було настільки серйозним, що для техпроцесу 65 нм зменшилися всі параметри транзистора, крім товщини затвора, оскільки зменшення його товщини привело б до величезного збільшення споживання енергії.

Вирішенням проблеми стало використання матеріалу з більшою діелектричною проникністю. Діелектрик із високою проникністю дозволяє електричному полю затвора проникати на велику глибину, не знижуючи інші електричні характеристики, що впливають на швидкість перемикання транзистора.

Таким чином, замінивши оксинітрид кремнію, що застосовувався з 90-х років на новий *оксинітрид кремнію-гафнію (HfSiON, k=20–40)* товщиною в 3 нм, для процесу 45 нм вдалося зменшити витоки струму в 1000 разів. Для отримання такої самою швидкості роботи старий затвор довелося б робити товщиною в 1 нм, що було б катастрофою. Там, де сьогодні зустрічаються цифри товщин підзатворних ізоляторів менш ніж 1 нм, мається на увазі $SiO_2$–еквівалент, який застосовується тільки для обчислення частоти, але не витоку. Діоксид кремнію, втім, до цього часу застосовується у вигляді нижнього підзатворного шару, але використовується тільки як фізичний інтерфейс для сумісності з поточними техпроцесами.

Затвердження *гафнію на роль оптимального матеріалу* не було випадковим. На суперкомп'ютері фахівці IBM провели математичне моделювання, яке враховувало не тільки проникність, а й ширину забороненої зони (вона повинна бути узгоджена з кремнієм), морфологію шару, термостабільність, непорушність високої рухливості носіїв заряду в каналі і мінімальність крайових дефектів. Були досліджені всілякі склади з використанням близько 50 комбінацій силікатів гафнію (суміш діоксиду гафнію з кремнієм) з різною концентрацією. Для прискорення

моделювання були використані нові алгоритми. Метод дослідження називається "abinitiomolecular dynamics". Особливістю цього методу є використання законів фізики без задіяння емпіричних даних. Моделі включають до 600 атомів і 5000 електронів. На вивчення однієї комбінації суперкомп'ютеру потрібно 5 днів. Повне дослідження зайняло 5 · 50 = 250 днів. На звичайному потужному комп'ютері такий експеримент тривав би близько 700 років.

Втім, одного недоліку уникнути не вдалося: гафнієвий ізолятор не сумісний з полі-Si затвором, так що довелося міняти і його – на металевий. Саме це і відображає друга частина назви технології – Metal Gate. Проте новий затвор не алюмінієвий, як це було в 60-х, а у вигляді *тугоплавкого сплаву (TaN, TaC, WN)*. Його опір нижче, що прискорює перемикання транзистора. Спочатку було відомо лише те, що сплав відрізняється для p- і n-канальних транзисторів, причому фахівці Intel (яка першою все це застосувала) тримали обидва склади в строгому секреті.

Досі використанню металів заважав той факт, що після імплантації домішок пластина проходить відпалення при температурі 900–1000 °C, що вище температури плавлення багатьох металів (включаючи алюміній) і сплавів, але не полі-Si, який і використовувався у затворі (рис.2.14). Хоча навіть і без плавлення при підвищенні температури метал може дифундувати в нижчі шари. Саме тому точна формула *сплавів* тримається в секреті – їх дійсно важко підібрати. Не дарма особисто Г. Мур назвав HKMG найбільшим досягненням з моменту винаходу полі-Si затвора в 1969 р. До цього моменту алюмінієві затвори нікому не заважали, тому що не було ні високотемпературного відпалу, ні формування витоків і стоків впритул до затворів. Доводиться застосовувати все більш екзотичні матеріали. Наприклад, фахівці Panasonic

легували сплав для своїх n-канальних HKMG-транзисторів *рідкоземельним елементом лантаном*.

Не менше запитань виникає при обговоренні двох версій виробництва за цією технологією. Фахівці Intel спочатку формували звичайний полі-Si затвор, який працював лише як маска для створення витоку і стоку, потім витравлювали. Далі осаджували p-сплав, який видаляли над n-каналами, сплав для n-каналів і додавали до всіх затворів алюмінієвий заповнювач – цей варіант називається Gatelast, "затвор останнім". Фахівці IBM і GF використовували Gatefirst, "затвор першим": на підзатворний ізолятор осаджували p-сплав, який видаляли над n-каналами, та n-сплав, який видаляли над p-каналами, а потім полі-Si як заповнювач і маску – а далі як зазвичай.

Фахівці Intel стверджують, що її версія більш сумісна із напруженим кремнієм (йому не заважає метал затвору), і дозволяє використовувати більшу різноманітність металів (вони осаджуються після високотемпературних обробок). Тоді як у конкурентів складніше отримати різні види транзисторів (за навантаженням, швидкістю, напругою та ін.), і вони все одно виявляться трохи повільнішими, і з меншим виходом придатних екземплярів. IBM і GF відповідають, що їх спосіб дешевше і вимагає менших обмежень на розташування транзисторів, що дозволяє розмістити їх на 10 – 20% щільніше, в той час як в Intel доводиться миритися з жорсткими обмеженнями на розміри і розташування.

High-k/metal-gate забезпечить численні переваги, такі як підвищення продуктивності та зменшення енергоспоживання. Напівпровідникові компоненти, які використовують цю технологію, знаходять широке застосування.

## ПРИКЛАД ТЕСТОВИХ ЗАВДАНЬ

1. Технологічний процес виготовлення мікросхем не містить такої операції:
   а) очищення поверхні пластини;
   б) імплантації домішок;
   в) дегазації;
   г) фотолітографії.

2. Після фінішної обробки поверхня кремнієвої пластини повинна бути не гірше:
   а) 13-го класу чистоти;
   б) 14-го класу чистоти;
   в) 9-го класу чистоти;
   г) 12-го класу чистоти.

3. Товщина кремнієвої пластини не повинна відрізнятися від номіналу більше ніж на:
   а) ± 1 мкм;
   б) ± 2 мкм;
   в) ± 4 мкм;
   г) ± 6 мкм;

4. При формуванні дифузійно–планарної структури 2-га фотолітографія на $SiO_2$ використовується для:
   а) створення області бази;
   б) створення області колектора;
   в) створення області емітера;
   г) створення електричної розводки мікросхеми.

5. При формуванні дифузійно–планарної структури 1-ша термічна дифузія використовується для:
   а) створення області бази;
   б) створення області колектора;
   в) створення області емітера;

г) створення міжелементної ізоляції;
д) створення прихованого шару.

5. Концентрація домішки в колекторній області транзистора дифузійно–планарної структури:
   а) розподілена рівномірно;
   б) максимальна на поверхні і мінімальна на дні;
   в) мінімальна на поверхні і максимальна на дні.

6. При формуванні епітаксійно–планарної структури 1-ша фотолітографія на $SiO_2$ використовується для:
   а) створення області бази;
   б) створення області колектора;
   в) створення області емітера;
   г) створення електричної розводки мікросхеми;
   д) створення прихованого шару.

7. Основний недолік епітаксійно-планарної структури:
   а) концентрація домішки у колекторній області транзистора розподілена нерівномірно;
   б) із підвищенням концентрації домішок у колекторі зменшується пробивна напруга переходу база–колектор;
   в) відбувається жолоблення пластини, що затруднює процес літографії.

8. Послідовність основних операцій виготовлення епітаксійно–планарного транзистора:
   а) термічне напилення металу – шліфування поверхні – епітаксія – механічна обробка – фотолітографія – епітаксія – механічна обробка – фотолітографія – хімічна обробка – збирання;
   б) окиснення поверхні – дифузія домішок – механічна обробка – епітаксія – хімічна обробка – фотолітографія – збирання;

в) механічна обробка – фотолітографія – епітаксія – окиснення – фотолітографія – дифузія домішок – … термічне напилення провідника – збирання;

г) фотолітографія – дифузія домішок – хімічна обробка – епітаксія – окиснення – фотолітографія – дифузія домішок –…– термічне напилення провідника – фотолітографія – збирання.

9. На початку формування поліпланарної структури епітаксійний шар з $n^+$-типом провідності одержують для:
   а) створення області бази;
   б) створення області колектора;
   в) створення області емітера;
   г) створення міжелементної ізоляції;
   д) створення прихованого шару.

10. Проаналізувати, як при формуванні поліпланарної структури пов'язані ширина ($l$) та глибина ($d$) V- каналу:
   а) $l/d$ = 0,41;
   б) $l/d$ = 1,00;
   в) $l/d$ = 1,41;
   г) $l/d$ = 2,41;
   д) $l/d$ = 3,41.

11. Зазначити основний недолік структури із діелектричною ізоляцією:
   а) концентрація домішки в колекторній області транзистора розподілена нерівномірно;
   б) з підвищенням концентрації домішок в епітаксійному колекторі зменшується пробивна напруга переходу база-колектор;
   в) відбувається жолоблення пластини, що затруднює процес літографії.

12. При формуванні ізопланарної структури епітаксійний шар з $n^+$-типом провідності одержують для:
   а) створення області бази;
   б) створення області колектора;
   в) створення області емітера;
   г) створення міжелементної ізоляції;
   д) створення прихованого шару.

13. Спрощення технології виготовлення ІМС при формуванні МОН-структур реалізується за рахунок:
   а) відсутності спеціальних операцій ізоляції польових транзисторів;
   б) створення сильнолегованих областей ;
   в) внутрішньої металізації;
   г) створення міжелементної ізоляції;
   д) створення прихованого шару.

14. Технологія V – канальних мікросхем включає:
   а) фотолітографію і протравлювання спочатку Si, потім $SiO_2$;
   б) фотолітографію і протравлювання спочатку $SiO_2$, потім Si;
   в) фотолітографію і протравлювання полісиліцію.

## СПИСОК ЛІТЕРАТУРИ


1. Парфенов О. Д. Технология микросхем / О. Д. Парфенов. – М. : Высш. шк., 1986. – 320 с.
2. Березин А. С. Технология и конструирование интегральных микросхем / А. С. Березин, О. Р. Мочалкина. – М. : Радио и связь, 1992. – 320 с.
3. Прищепа М. М. Мікроелектроніка: в 3 ч. Ч.1. Елементи мікроелектроніки : навч. посіб. / М. М. Прищепа, В. П. Погребняк ; за ред. М. М. Прищепи. – К.: Вища шк., 2004. – 431 с.
4. Опанасюк Н. М. Технологічні основи електроніки (практикуми) : навч. посіб. / Н. М. Опанасюк, Л. В. Однодворець, А. О. Степаненко. – Суми : СумДУ, 2013. – 105 с.
5. Павлов С. М. Основи мікроелектроніки : навч. посіб. / С. М. Павлов. – Вінниця : ВНТУ, 2010. – 224 с.
6. Михайлін В. М. Технологічні основи електроніки: консп. лекций / В. М. Михайлін. – Запоріжжя : ЗДІА, 2005. – 104 с.
7. Закалик Л. І. Основи мікроелектроніки / Л. І. Закалик, Р. А. Ткачук. – Тернопіль: ТДТУ ім. І. Пулюя, 1998. – 352 с.
8. Ефимов И. Е. Микроэлектроника. Физические и технологические основы, надежность / И. Е. Ефимов, И. Я. Козырь, Ю. И. Горбунов. – М. : Высш. шк., 1986. – 464 с.
9. Ефимов И. Е. Основы микроэлектроники / И. Е. Ефимов, И. Я. Козырь. – М.: Высш. шк., 1983. – 384 с.
10. Черняев В. Н. Технология производства интегральных микросхем и микропроцессоров / В. Н. Черняев. – М.: Радио и связь, 1987. – 464 с.
11. Степаненко И. П. Основы микроэлектроники / И. П. Степаненко. – М.: Сов. радио, 1980. – 424 с.

Навчальне видання

**Бурик** Іван Петрович

# Технологічні основи виготовлення елементів напівпровідникових інтегральних мікросхем

## КОНСПЕКТ ЛЕКЦІЙ

із дисципліни «Технологічні основи електроніки»
для студентів напряму підготовки
6.050802 «Електронні пристрої та системи»
денної та заочної форм навчання

Відповідальна за випуск Н. В. Барбара
Редактор Н. В. Лисогуб
Комп'ютерний набір та верстання І. П. Бурика

Підписано до друку 21.10.2015, поз.
Формат 60x84/16. Ум. друк. арк. 3,95. Обл.-вид. арк. 3,09. Тираж 30 пр. Зам. №
Собівартість видання грн к.

Видавець і виготовлювач
Сумський державний університет,
вул. Римського-Корсакова, 2, м. Суми, 40007
Свідоцтво суб'єкта видавничої справи ДК № 3062 від 17.12.2007.