

## Конфігуровані наносхеми з мажоритарною логікою

О.С. Мельник, В.О. Козаревич, Д.Г. Мільке

Національний авіаційний університет, проспект Космонавта Комарова, 1, 03058 Київ, Україна

(Одержано 15.09.2018, у відредагованій формі –22.10.2018, опубліковано online 29.10.2018)

У роботі описується синтез надійних одноелектронних наносхем в мажоритарному базисі з використанням технології квантових комірок автоматів. Реалізоване комп'ютерне проектування основних комбінаційних та послідовних нанопристроїв шляхом конфігурування логічних перетворень і зворотних зв'язків. Побудовані елементи арифметико-логічних приладів. Відзначено, що одноелектронні схеми забезпечать виконання наростаючих вимог до швидкодії та економності новітньої обчислювальної техніки.

**Ключові слова:** Квантові автомати, Мажоритарні елементи, Програмовані одноелектронні пристрої.

DOI: [10.21272/jnep.10\(5\).05037](https://doi.org/10.21272/jnep.10(5).05037)

PACS number: 85.25.Hv

### 1. ВСТУП

Розробка питань теорії і практики використання мажоритарного принципу є в теперішній час актуальною проблемою, оскільки при одноелектронному виконанні обчислювальних систем з конфігурованими структурами відбувається значне зниження їх вартості. Суттєво спрощується етап автоматизованого системотехнічного проектування за рахунок універсалізації елементної бази. Одна конфігурована наносхема замінює до 1 млн інтегральних схем середнього ступеню ітерації.

Найбільш перспективним напрямом розвитку одноелектроніки є створення багатоелементних функціональних пристроїв, коли в одному модулі об'єднується велика кількість логічних елементів в єдиний функціональний прилад, призначений для реалізації складних логічних функцій. Такі нанопристрої повинні відповідати наступним основним вимогам: мати мінімальне число зовнішніх зв'язків; володіти апаратною сумісністю; використовувати однотипні квантові комірки; володіти властивістю нарощування, тобто мати гнучку структуру.

Для реалізації нанопристроїв з конфігурованими структурами, крім того, необхідно мати можливість програмно змінювати їх конфігурації в процесі чи перед початком роботи. З точки зору здешевлення виробництва одноелектронних пристроїв і підвищення надійності роботи доцільно виконувати їх на уніфікованому типі одноелектронних комірок з однаковою структурою з'єднань, наприклад на квантових автоматах [1].

### 2. ПОСТАНОВКА ПРОБЛЕМИ

В якості уніфікованої наносхеми для побудови мажоритарних пристроїв рекомендується використовувати наносхему з програмованими структурами (НСПС), яка складається з трьох універсальних мажоритарних елементів (УМЕ), відповідним чином з'єднаних між собою (рис. 1). На сім входів НСПС подаються інформаційні ( $x_3, x_2, x_1, x_0$ ) і програмуючі ( $r_2, r_1, r_0$ ) сигнали [2].

За допомогою НСПС такого типу можна реалізувати всі функції двох ( $2^2 = 16$ ), трьох ( $2^3 = 256$ ) і чо-

тирьох ( $2^4 = 65536$ ) аргументів, в тому числі функції суми, різниці, переносу і займу, функції одного, двох і трьох елементів пам'яті, а також деякі функції п'яти і шести аргументів. Особливістю НСПС являється те, що можна змінити по програмі її логічні можливості і зв'язки, що дозволяє використовувати її для побудови мажоритарних адаптивних систем. В табл.1 наведені найбільш важливі функції в мажоритарному базисі, які реалізуються на базі НСПС.

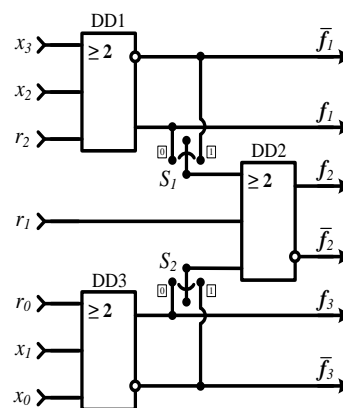


Рис. 1 – Структура універсальної НСПС

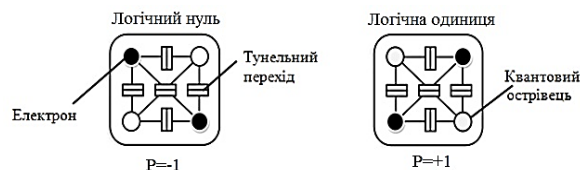


Рис. 2 – Квантові комірки в станах логічного нуля та одиниці

1. НСПС являється функціонально повним пристроєм, так як до її складу входять функціонально повні УМЕ. Синтез мажоритарних систем на базі НСПС проводиться в наступному порядку: по-перше, задані або отримані булеві функції представляються в мажоритарному базисі; по-друге, реалізується мінімізація отриманої мажоритарної функції; по-третє, відшукується еквівалентна мінімальна форма мажоритарної функції (табл. 1) і, накінець, проектується конфігурована мажоритарна наносхема.

Таблиця 1 – Мажоритарні функції, які реалізуються на НСПС

№	$r_2$	$r_1$	$r_0$	$f_1$	$f_2$	$f_3$	Число вих. функцій
1	0	0	0	$maj(x_3, x_2, 0)$	$maj(x_3, x_2, x_1, x_0, 0)$	$maj(x_1, x_0, 0)$	24
2	0	0	1	$maj(x_3, x_2, 0)$	$maj(x_3, x_2, x_1 \vee x_0, 0)$	$maj(x_1, x_0, 1)$	24
3	0	1	0	$maj(x_3, x_2, 0)$	$maj(x_3, x_2, x_1, x_0, 1)$	$maj(x_1, x_0, 0)$	24
4	0	1	1	$maj(x_3, x_2, 0)$	$maj(x_3, x_2, x_1 \vee x_0, 1)$	$maj(x_1, x_0, 1)$	24
5	1	0	0	$maj(x_3, x_2, 1)$	$maj(x_3 \vee x_2, x_1, x_0, 0)$	$maj(x_1, x_0, 0)$	24
6	1	0	1	$maj(x_3, x_2, 1)$	$maj(x_3 \vee x_2, x_1 \vee x_0, 0)$	$maj(x_1, x_0, 1)$	24
7	1	1	0	$maj(x_3, x_2, 1)$	$maj(x_3 \vee x_2, x_1, x_0, 1)$	$maj(x_1, x_0, 0)$	24
8	1	1	1	$maj(x_3, x_2, 1)$	$maj(x_3 \vee x_2, x_1 \vee x_0, 1)$	$maj(x_1, x_0, 1)$	24
9	0	0	$x_4$	$maj(x_3, x_2, 0)$	$maj(x_3, x_2, maj(x_1, x_0, x_4), 0)$	$maj(x_1, x_0, x_4)$	44
10	0	$x_4$	0	$maj(x_3, x_2, 0)$	$maj(x_3, x_2, x_1, x_0, x_4)$	$maj(x_1, x_0, 0)$	40
11	0	$x_4$	$x_5$	$maj(x_3, x_2, 0)$	$maj(x_3, x_2, maj(x_1, x_0, x_5), x_4)$	$maj(x_1, x_0, x_5)$	76
12	$x_4$	0	0	$maj(x_3, x_2, x_4)$	$maj(maj(x_3, x_2, x_4), x_1, x_0, 0)$	$maj(x_1, x_0, 0)$	44
13	$x_4$	0	$x_5$	$maj(x_3, x_2, x_4)$	$maj(maj(x_3, x_2, x_4), maj(x_1, x_0, x_5), 0)$	$maj(x_1, x_0, x_5)$	48
14	$x_4$	$x_5$	0	$maj(x_3, x_2, x_4)$	$maj(maj(x_3, x_2, x_4), x_1, x_0, x_5)$	$maj(x_1, x_0, 0)$	76
15	$x_4$	$x_5$	$x_6$	$maj(x_3, x_2, x_4)$	$maj(maj(x_3, x_2, x_4), maj(x_1, x_0, x_6), x_5)$	$maj(x_1, x_0, x_6)$	80
16	1	$f_2$	0	$maj(x_3, x_2, 1)$	$maj(x_3 \vee x_2, x_1, x_0, f_2)$	$maj(x_1, x_0, 0)$	Тригер з керувальними входами
17	$f_1$	0	$f_3$	$maj(x_3, x_2, f_1)$	$maj(maj(x_3, x_2, f_1), maj(x_1, x_0, f_3), 0)$	$maj(x_1, x_0, f_3)$	Два тригери
18	$f_1$	$f_2$	$f_3$	$maj(x_3, x_2, f_1)$	$maj(maj(x_3, x_2, f_1), maj(x_1, x_0, f_3), f_2)$	$maj(x_1, x_0, f_3)$	Три тригери
19	$f_2$	$f_2$	$\overline{f_2}$	$maj(x_3, x_2, f_2)$	$maj(maj(x_3, x_2, f_2), maj(x_1, x_0, \overline{f_2}), f_2)$	$maj(x_1, x_0, \overline{f_2})$	Накоп. суматор

Функціонування систем на квантових коміркових автоматах (КА) ґрунтується на взаємодії кулонівських сил квантових точок для здійснення логічних функцій. Вони розроблені для зменшення застосування транзисторів і вирішення проблем щільності та з'єднання пристроїв. Комірковий автомат – це згруповані квантові точки, поєднані тунельними переходами та конденсаторами. Квантові точки являють собою регіони низького потенціалу, які оточені кільцем високого потенціалу. Є декілька способів їх формування, але найзагальніші з них – металізація. У коміркових автомата чотири квантові точки розміщуються в кутках квадрату. Кожен автомат містить у собі два електрони, які в наслідок дії кулонівських сил відштовхуються розміщуються діагонально, у протилежних кутках (рис.2). Два можливі розміщення цих електронів позначено як поляризація комірок  $P = -1$  та  $P = +1$  [1].

### 3. РЕЗУЛЬТАТИ АВТОМАТИЗОВАНОГО ПРОЕКТУВАННЯ

Синтезуємо, наприклад, на базі НСПС за допомогою системи автоматизованого проектування (САПР) QCADesinger [3] комбінаційну схему, яка реалізує логічну функцію чотирьох аргументів :

$$f_2 = (x_3 \vee x_2)(x_1 \vee x_0), \tag{1}$$

якій відповідає мажоритарний еквівалент у шостому рядку табл. 1.

На двох додаткових виходах ( $f_1$ ) та ( $f_3$ ) НСПС формуються функції логічного додавання попарно двох з чотирьох аргументів:

$$f_2 = x_3 \vee x_2 = maj(x_3, x_2, 1), \tag{2}$$

$$f_3 = x_1 \vee x_0 = maj(x_1, x_0, 1). \tag{3}$$

Далі вони з додаткових виходів подаються на входи третього мажоритарного елемента DD2 (рис. 1), де реалізується функція логічного перемноження.

Для програмування функцій (1) (2) та (3) слід в структурній схемі НСПС (рис. 1) ключі  $S_1$  та  $S_2$  перекомутувати в стан 0, а на програмуючих входах встановити поляризації  $+P = +1$  для входів  $r_2 = r_0 = 1$ , та  $P = -1$  для входу  $r_1 = 0$ . На рис.3,а наведена НСПС, яка побудована на робочому полі САПР QCADesinger. Вона складається з 37 квантових комірок розміром  $(18 \times 18)$  нм<sup>2</sup> з 4 квантовими точками діаметром 5 нм і відстанню між центрами 20 нм. Загальний розмір НСПС  $(198 \times 218)$  нм<sup>2</sup>. Вона має чотири інформаційні входи  $x_3, x_2, x_1$  та  $x_0$ , три програмуючих виходи з поляризаціями  $+P = +1$  та  $P = -1$  і три пари комплементарних виходів  $f_1, f_2$  та  $f_3$ .

Результати комп'ютерного проектування часових характеристик НСПС показані на рис. 3,б. Позитивним імпульсам відповідають позитивні поляризації  $+P = +1$ , а негативним імпульсам – від'ємні поляризації  $P = -1$ . Енергія комутації КА в складі НСПС знаходиться в діапазоні  $3,8 \cdot 10^{-23} - 9,8 \cdot 10^{-23}$  Дж.

Таким чином, за допомогою змін поляризації на входах  $r_2, r_1, r_0$  та перекомутації ключів  $S_1$  та  $S_2$  семивходову НСПС (рис.1) можна запрограмувати для отримання ( $2^{2^2} = 16$ ) та ( $2^{2^4} = 65536$ ) логічних функцій дво- та чотиривходових комбінаційних схем.

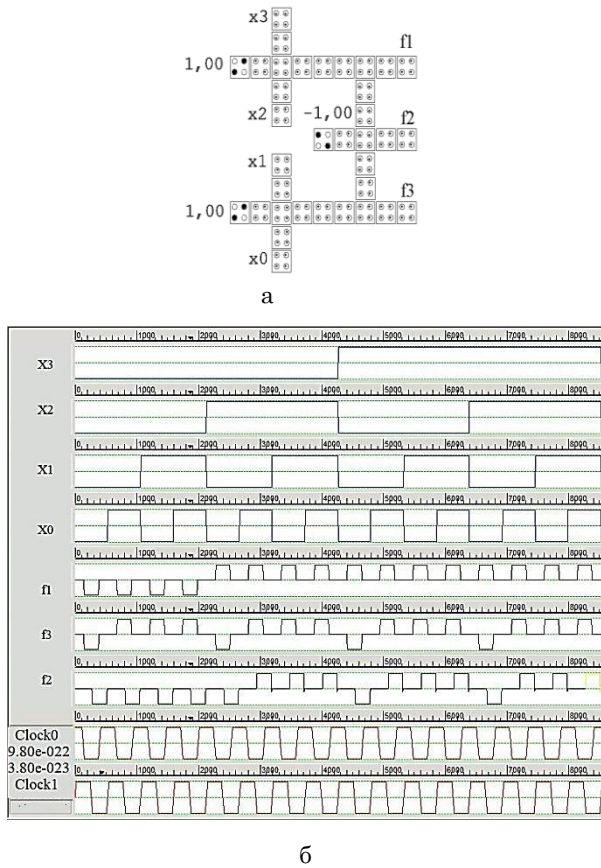


Рис. 3 – Комп’ютерне проектування програмованої наносхеми на КА

Виключна диз’юнкція (також операція XOR, не рівнозначні, виключне АБО, додавання за модулем два) – бітова операція, що приймає значення логічної 1 тоді і лише тоді коли значення логічної 1 має непарна кількість аргументів.

Реалізувати логічний елемент Виключне АБО для трьох аргументів можна використавши два двоходових логічних елемента Виключне АБО (рис.4). Булева та мажоритарна функції для виконання операції наведені нижче:

$$f = x_2 \oplus (x_1 \oplus x_0) = \overline{x_2(x_1x_0 \vee x_1x_0)} \vee \overline{x_2(x_1x_0 \vee x_1x_0)} = \text{maj}(\text{maj}(\text{maj}(x_2, \text{maj}(x_1, x_0, 0), 0), \text{maj}(x_2, \text{maj}(x_1, x_0, 0), 0), 1), \text{maj}(\text{maj}(x_2, \text{maj}(x_1, x_0, 0), 0), \text{maj}(x_2, \text{maj}(x_1, x_0, 0), 1), 1). \quad (4)$$

На рис. 4,а показана комбінаційна схема логічного елемента Виключне АБО для трьох аргументів, яка побудована в робочому середовищі САПР QCADesinger. Вона складається з 158 квантових комірок розміром (18x18) нм<sup>2</sup> та має загальний розмір (638x378) нм<sup>2</sup>. Результати комп’ютерного моделювання часових характеристик логічного елемента Виключне АБО для трьох аргументів відповідають рівнянню (4) і наведені на рис.4,б.

Тепер синтезуємо, наприклад, послідовностну однотригерну наносхему 16-го варіанту з табл.1:

$$f_2 = \text{maj}(x_3 \vee x_2, x_1x_0, f_2)$$

або:

$$f_2 = \text{maj}(\text{maj}(x_3, x_2, 1), \text{maj}(x_1, x_0, 0), f_2).$$

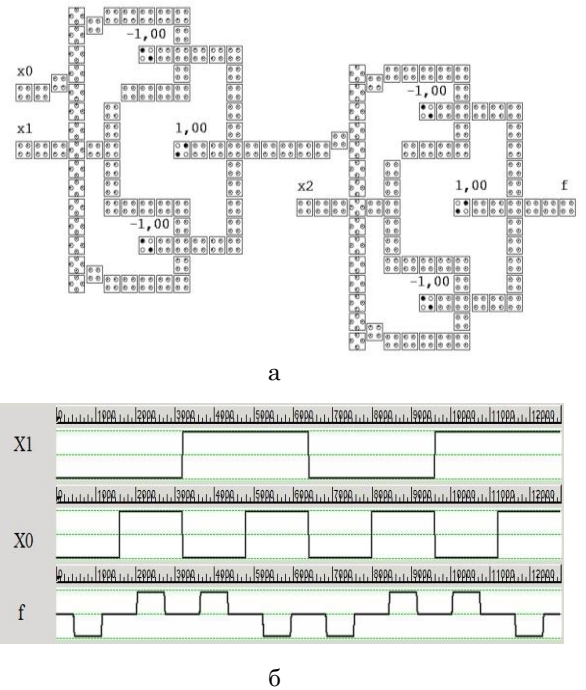


Рис. 4 – Комп’ютерне проектування логічного елемента Виключне АБО для трьох аргументів на базі НСПС: а) схема, побудована у робочому середовищі САПР QCADesinger, б) результати комп’ютерного моделювання часових діаграм

Маємо два мажоритарних елемента з роздільними входами  $x_3, x_2, x_1, x_0$ . Прямі виходи  $f_1$  і  $f_3$  цих мажоритарних елементів є виходами RS-тригера, із зворотним зв’язком  $f_2$ .

На рис. 5,а конфігурована ця послідовностна наносхема у форматі системи QCADesinger, а результати моделювання її часових характеристик наведені на рис.5, б. Вона має розмір (350x240) нм<sup>2</sup> і складається з 48 КА. Далі синтезуємо нанодешифратор на 256 виходів. Так як одна НСПС реалізує чотиривходову схему логічного множення I (1-й рядок у табл.1), то доцільно дешифратор будувати двоступінчатим відповідно до виразу:

$$f_i = (x_7x_6x_5x_4)(x_3x_2x_1x_0), \quad (5)$$

де  $x_7, x_6, x_5, x_4, x_3, x_2, x_1, x_0$  – вхідні сигнали дешифратора.

Представимо рівняння (5) у мажоритарному базисі:

$$f_i = \text{maj}[\text{maj}(x_7x_6, x_5x_4, 0), \text{maj}(x_3x_2, x_1x_0, 0), 0]. \quad (6)$$

Програмований мажоритарний нанопристрій (МНП) можна в цьому випадку побудувати трьома способами. Перший – розмістити в одному МНП два дешифратора з чотирма входами і шістьнадцятьма виходами кожен. Другий – розмістити в одному МНП один дешифратор з чотирма входами і шістьнадцятьма виходами або вісім дешифраторів з дома входами і чотирма виходами кожен. Третій – побудувати два МНП згідно пунктам 1 і 2.

При використанні першого способу для реалізації дешифратора на 256 виходів потрібно дев’ять МНП, при другому – десять МНП і при третьому – дев’ять МНП (одна першого виду і вісім другого). З точки зору уніфікації та зменшення щільності упаковки

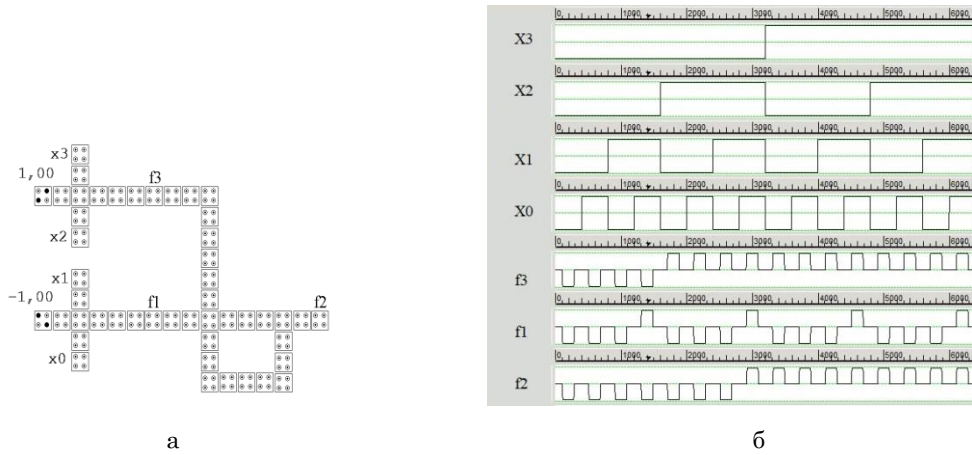


Рис. 5 – Комп’ютерне проектування послідовної НСПС на КА

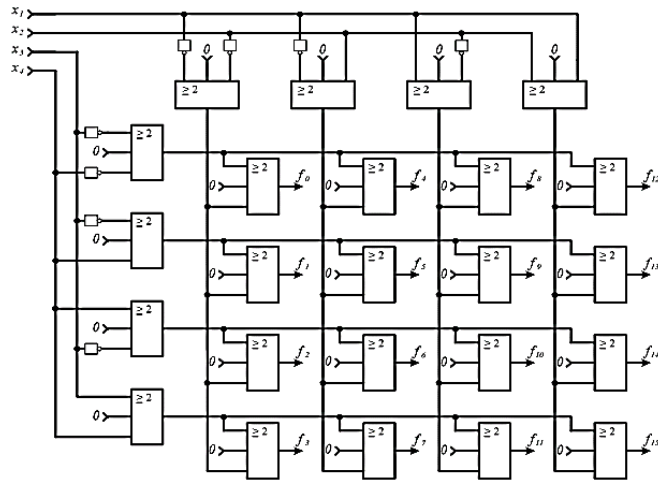


Рис.6 – Наносхема багатоступеневого дешифратора (4→16)

Таблиця 2 – Таблиця істинності багатоступеневого нанодешифратора (4→16)

$x_3$	$x_2$	$x_1$	$x_0$	$f_0$	$f_1$	$f_2$	$f_3$	$f_4$	$f_5$	$f_6$	$f_7$	$f_8$	$f_8$	$f_{10}$	$f_{11}$	$f_{12}$	$f_{13}$	$f_{14}$	$f_{15}$
0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
0	0	0	1	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0
0	0	1	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0
0	0	1	1	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0
0	1	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0
0	1	0	1	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0
0	1	1	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0
0	1	1	1	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0
1	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0
1	0	0	1	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0
1	0	1	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0
1	0	1	1	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0
1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0
1	1	0	1	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0
1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0
1	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0
1	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1

компонентів більш привабливим є другий вид МНП. При другому способі синтезу суттєво спрости нанодешифратор дозволяє багатоступенева структура програмованого чотирирозрядного дешифратора

(4 → 16) на 24 мажоритарних елементах і 8 інверторах, яка показана на рис. 7.

В такій схемі для отримання дешифратора  $n$ -розрядного коду слід повторювати усі комбінації ін-

шого  $n$ -розрядного коду. При такому способі реалізації дешифратора необхідно 24 мажоритарних (або логічних) елемента. Наносхема була спроектована у робочому середовищі САПР QCADesinger. Вона складається з 767 квантових комірок розміром  $(18 \times 18)$  нм<sup>2</sup> з 4 квантовими точками діаметром 5 нм і відстанню між центрами 20 нм. Розмір нанодешифратора складає  $(878 \times 598)$  нм<sup>2</sup>. Він має чотири входи логічних сигналів  $(x_3, x_2, x_1, x_0)$ , шістнадцять виходів  $(f_0, f_1, \dots, f_{15})$  та 24 програмованих входи з поляризацією  $-P = -1$ . Перевірочна таблиця істинності (табл. 2) підтверджує повну працездатність та коректне виконання логічних функцій цього дешифратора.

## ВИСНОВКИ

У найближче десятиріччя напівпровідникові компоненти великих інтегрованих схем досягнуть квантово-технологічних обмежень і не зможуть відповідати наростаючим вимогам ефективності обчислюваної техніки. Тому так активно розробляються нові нанотехнології, які б забезпечили суттєво вищу ефективність. Однією з таких розробок є квантові комікові автомати і створені на їх основі одноелектронні пристрої з програмованими структурами. Як вище доведено, саме такі пристрої забезпечать реалізацію повної системи логічних функцій як для комбінаційних, так і для послідовностних арифметико-логічних обчислювальних систем.

## Configurable Nanocircuits with Majority Logic

O.S. Melnyk, V.O. Kozarevych, D.G. Milke

*National Aviation University, 1, Cosmonaut Komarov Ave., 03058 Kiev, Ukraine*

The synthesis of reliable single-electron nanocircuits by majority base with using technology of quantum cellular automata has been described. Computer-aided design of the basic combinational and sequential nanodevices with configurable of logic transformes and feedback is realised. The elements of arithmetic-logic units has been constructed. Was noted that single-electron circuits will ensure compliance and economical use of modern computational technique.

**Keywords:** Quantum automata, Major components, Programmable nanoelectronic devices.

## СПИСОК ЛІТЕРАТУРИ

1. C.S. Lent, P.D. Tougaw, A *Device architecture for computing with quantum dots* (Proc. of the IEEE: 1997).
2. O. Melnyk, S. Todavchych, *Electron. Control. Syst.* 1, 89 (2013).
3. K. Walus, *Internet J. Nanotech. Appl.* 2 No 1, 1 (2005)