

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
СУМСЬКИЙ ДЕРЖАВНИЙ УНІВЕРСИТЕТ
Кафедра електроніки і комп'ютерної техніки

ПОЯСНЮВАЛЬНА ЗАПИСКА

до кваліфікаційної роботи магістра

на тему:

МІКРОКОНТРОЛЕРНА СИСТЕМА АВТОМАТИЗАЦІЇ І ЗАХИСТУ ЕНЕРГЕТИЧНИХ ОБ'ЄКТІВ

Завідувач кафедри ЕКТ

А.С. Опанасюк

Керівник роботи

І.А.Кулик

Консультант з економічної частини

О.М. Маценко

Виконав студент гр. ЕС.мдн-01п

В.А. Журавель

Суми 2021

РЕФЕРАТ

Пояснювальна записка містить 90 сторінок тексту, 23 таблиці, 9 рисунків.

У цій випускній кваліфікаційній роботі магістра зроблено розробку мікропроцесорної системи компенсації реактивної енергії. Повністю розроблено центральний пристрій керування, а також блоки рахунку імпульсів, блоки керування конденсаторами, блоки керування двигуном та блок відображення інформації.

Також проведено аналіз ефективності даної системи, розрахунок оптової та роздрібною вартості.

Випускна кваліфікаційна робота магістра складається з таких частин: пояснювальної записки, графічної частини з 4 креслень та 2-х додатків.

Для написання та розробки пояснювальної записки використовувалося 15 джерел літератури.

ЗМІСТ

СПИСОК УМОВНИХ СКОРОЧЕНЬ	5
ВВЕДЕННЯ	6
1 СПЕЦІАЛЬНА ЧАСТИНА	8
1.1 Огляд літератури і постановка завдання	8
Розробка, обґрунтування алгоритму функціонування	
1.2 і структурної схеми проекрованої системи	17
1.3 Науково-дослідна робота	21
Вибір функції роботи пристрою	
1.3.1 та принципу регулювання	21
1.3.2 Вибір частоти регулювання	23
1.3.3 Принципи підбору переліку комутованих установок	25
Принципи дорегулювання за допомогою	
1.3.4 синхронного двигуна	28
1.3.5 Порівняння цього алгоритму з ручним регулюванням ...	29
Розробка електричної функціональної схеми	
1.4 проекрованої системи	31
Розробка функціональної схеми	
1.4.1 центрального процесора	32
1.4.2 Розробка функціональних блоків ПЗП та ОЗП	33
Розробка функціональної схеми модуля	
1.4.3 блоку інтерфейсу користувача	34
1.4.4 Розробка функціональних схем СПД, БСІ, БУК, БУД	36
Розробка та розрахунок принципів електричних	
1.5 схем вузлів та блоків проекрованої системи	38
1.5.1 Вибір елементної бази	38
1.5.2 Розробка принципової схеми центрального процесора ...	39
1.5.3 Розробка принципової схеми блоків ОЗП та ПЗП	44

ЦЗДВН 8.171.00.10.730 ПЗ				
Изм.	Лист	№ докум.	Підпис	Дата
Розроб.		Журавель В.А.		
Перевір.		Кулик І.А.		
Т. Контр.				
Н. Контр.		Гапич В.М.		
Затверд.		Опанасюк А.С.		
Мікроконтролерна система автоматизації і захисту енергетичних об'єктів. Пояснювальна записка				
		Лит.	Лист	Листов
			3	90
СумДУ, гр. ЕС.мдн-01п				

1.5.4	Розробка принципової схеми блоку інтерфейсу користувача	50
1.5.5	Розробка принципової схеми системи передачі	54
1.5.6	Розробка принципової схеми блоку рахунку імпульсів ...	56
1.5.7	Проектування блоку керування конденсаторами	58
1.5.8	Розробка принципової схеми блоку керування двигуном	60
1.5.9	Розрахунок надійності проектованої системи і споживаної потужності	62
1.6	Розробка програмного забезпечення проектованого пристрою ...	64
2	ТЕХНІКО-ЕКОНОМІЧНА ЧАСТИНА	68
2.1	Методи розподілу непрямих статей калькуляції	68
2.2	Розрахунок повної собівартості і ціни проектованої системи	70
2.2.1	Розрахунок повної собівартості системи, що розробляється	70
2.2.2	Розрахунок ціни проектованої системи	74
ВИСНОВОК		77
СПИСОК ЛІТЕРАТУРИ		79
ДОДАТОК А		81
ДОДАТОК Б		89

СПИСОК УМОВНИХ СКОРОЧЕНЬ

АСУТП – автоматизована система управління технологічним процесом
БВІ – блок відображення інформації
БПІ – блок підрахунку імпульсів
БСК – блок статичних конденсаторів
БУД – блок управління двигуном
БУК – блок управління конденсаторами
ВІС – велика інтегральна схема
ГПП – головні понижуючі підстанції
ГТІ – генератор тактових імпульсів
ДРП – джерело реактивної потужності
ІС – інтегральна схема
МК – мікроконтролер
МП – мікропроцесор
МПС – мікропроцесорна система
ОЗП – оперативне запам'ятувальний пристрій
ППП – програмований інтерфейсний пристрій
рПЗП – репрограмований постійний запам'ятувальний пристрій
СД – синхронний двигун
СПД – система передачі даних
СПД – система передачі даних
ТН – трансформатор напруги
ТТ – трансформатор струму
ЦП – центральний процесор
ША, ШД, ШУ – шини адреси, даних, управління відповідно

					ЦЗДВН 8.171.00.10.730 ПЗ	Лист
Изм.	Лист	№ докум.	Подпись	Дата		5

ВВЕДЕННЯ

Електроенергія є найбільш універсальним видом енергії і широке впровадження її в усіх сферах життя (побуту, промисловості, транспорті і т.д.) Пояснюється відносною простотою її виробництва, розподілу і перетворення в інші види енергії – світлову, теплову, механічну і ін.

Проблема електромагнітної сумісності електроприймачів з мережею живлення, яку останнім часом порівнюють з проблемою забруднення навколишнього середовища, породжує нові наукові і технічні проблеми при проектуванні і експлуатації промислових електричних мереж.

Компенсація реактивної потужності, або підвищення коефіцієнта потужності електроустановок промислових підприємств, має велике значення і є частиною загальної проблеми підвищення коефіцієнту корисної дії (ККД) роботи систем електропостачання та поліпшення якості електроенергії [1, 2].

Дані проблеми можуть бути вирішені шляхом створення і промислового освоєння автоматизованих багатофункціональних засобів управління компенсацією реактивної потужності, яка поліпшує якість електроенергії. Введення даних пристроїв, призведе також до зменшення втрат електроенергії.

Автоматизація виробництва на основі мікроелектронної техніки для розвитку і вдосконалення існуючих та створюваних технологічних виробництв є одним з важливих напрямків виробництва.

Особливістю сучасного етапу розвитку автоматизації виробництва є поява і масове застосування якісно нових технічних засобів, виготовлення мереж на базі мікроелектроніки. Впровадження автоматизованих систем керування технологічними процесами (АСУТП) набуває особливого значення у зв'язку з ростом вимог до швидкості обчислення, переробки і видачі інформації. Тому розробка і дослідження структур і режимів функціонування АСУТП на основі мікропроцесорів (МП) і мікроконтролерів (МК) є актуальним завданням. Використання засобів мікропроцесорної техніки дозволяє на порядок знизити витрати, забезпечує підвищення ефективності та розширення функціональні можливостей. Перевага мікропроцесорних систем при порівнянні з цифровими автоматами в їх універсальності. Розробник працює не з традиційними логічними схемами, а з моделюючими програмами і для їх зміни досить змінити лише програму в пристрої, що запам'ятовує. Загальні принципи роботи МП

					ЦЗДВН 8.171.00.10.730 ПЗ	Лист
Изм.	Лист	№ докум.	Подпись	Дата		6

визначаються його архітектурою [1, 5, 7].

Однак власне МП не дозволяє реалізувати закінчений логічний або обчислювальний пристрій. Необхідний комплект додаткових мікросхем, які узгоджені з МП за технологічними і технічними характеристиками, що дозволяє створити закінчений пристрій [7, 8, 9].

Для обробки аналогових і цифрових сигналів розроблена велика номенклатура мікросхем (ІС), серед яких можна відзначити генератори, підсилювачі, аналого-цифрові та цифро-аналогові перетворювачі, модулятори, компаратори, перемикачі струму і напруги, елементи вибірки і зберігання, фільтри, пристрої управління введенням-висновком, програмовані послідовні і паралельні інтерфейси, контролером прямого доступу до пам'яті, магістральні приймачі, блоки мікропрограмного управління, пріоритетного переривання, що запам'ятовують пристрої, багатофункціональні синхронізуючі пристрої, програмовані таймери і т.д. Більшість перерахованих схем і пристроїв є функціональними складовими частинами мікропроцесорних систем, в значній визначаючи їх архітектуру.

Одним з істотних перешкод на шляху створення АСУТП є традиційні методи (трудомісткі) програмування ЕОМ і недостатня адаптивність типових АСУТП до більш широкого кола умов роботи об'єктів управління. Подолати ці перешкоди для підприємств, самостійно впроваджуючих АСУТП можна, по-перше, передачею у значній мірі програмного забезпечення з універсальних оперативних запам'ятовувальних пристроїв (ОЗП) в постійні запам'ятовувальні пристрої (ПЗП) мікропроцесорних функціональних блоків, з яких і слід формувати логічну і обчислювальну частина АСУТП, тобто передачею завдань традиційного програмування в область масового виробництва пристроїв електронної техніки; по-друге, розвитком спеціалізованих операційних систем АСУТП, що володіють широкими можливостями адаптації і працюють з мікропроцесорними функціональними блоками; по-третє, створенням програмно-апаратних засобів реалізації діалогових режимів налаштування і роботи АСУТП [7, 8, 9].

Метою даної роботи є створення електронної системи компенсації реактивної енергії. Система на основі зібраних даних про фактичне споживання реактивної енергії буде управляти комутацією конденсаторів і збудженням синхронних двигунів для досягнення найбільш високого ККД.

					ЦЗДВН 8.171.00.10.730 ПЗ	Лист
Изм.	Лист	№ докум.	Подпись	Дата		7

1 СПЕЦІАЛЬНА ЧАСТИНА

1.1 Огляд літератури і постановка завдання

Активна потужність характеризує енергію, що виділяється в одиницю часу на виробництво корисної роботи. Споживачами активної потужності є споживачі, призначені для перетворення енергії електричного струму в механічну роботу (електродвигуни), в тепло (електричні печі, нагрівальні прилади), в світло (джерела світла), в хімічні реакції (електроліз, гальваніка) і відповідно мають активний опір R [4, 5].

Реактивна потужність Q в колі змінного струму необхідна для створення магнітного потоку в трансформаторах, електродвигунах та інших споживачах, а також для подолання індуктивного опору провідників ланцюга змінного струму.

Відомо, що проходження змінного струму завжди супроводжується виникненням змінного, пульсуючого з частотою струму магнітного потоку. Пульсація (зміна) магнітного потоку неминуче супроводжується індуктуванням електрорушійної сили самоіндукції, дія якої завжди спрямована проти змін струму, що проходить в електричному ланцюзі. Це і є індуктивним навантаженням X_L , що визиває відставання у часі змін змінного струму від змін змінної напруги U на так званий кут зрушення фаз φ . На рисунку 1 наведена векторна діаграма миттєвих значень напруги і струму в ланцюзі змінного струму з індуктивним навантаженням [4, 5].

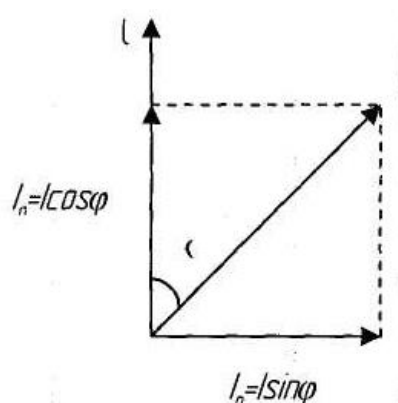


Рисунок 1 – Зрушення фаз між напругою і струмом в ланцюзі змінного струму

Індуктивне навантаження, що викликається явищем самоіндукції, в колі

змінного струму завжди має місце, так як для проходження змінного струму провідники кола представляють не тільки активний, але і індуктивний X_L опір. З рисунка 1 видно, що $I \cos \varphi = I_a$, де I_a є активною складовою повного струму I , збігається по фазі з напругою мережі U , а $I \sin \varphi = I_p$, де I_p – реактивна складова струму, яка відстає від напруги мережі на кут 90° . Прийнято вважати, якщо струм відстає по фазі від напруги (індуктивний характер навантаження або споживання реактивної потужності), то реактивна потужність має позитивний знак, а якщо струм випереджає напругу (ємнісний характер навантаження або генерація реактивної потужності), то реактивна потужність має від'ємне значення. При відсутності пристроїв для компенсації реактивної потужності її змушені давати генератори електричних станцій. Але так як обмотка генераторів розрахована з умов допустимого нагріву на певну силу струму, а механічна частина генераторів і первинних двигунів на певну активну потужність, то наявність в мережі реактивної потужності і, отже, реактивного струму I_p призводить, з одного боку, до недовикористання обмотки генераторів по активному струму і, отже, до недовикористання генераторів і первинних двигунів за активної потужності, на яку вони розраховані, а з іншого – реактивна складова струму, проходячи по всіх елементах мережі від генераторів до споживачів, викликає додаткові втрати потужності, електроенергії та напруги [1, 4, 5].

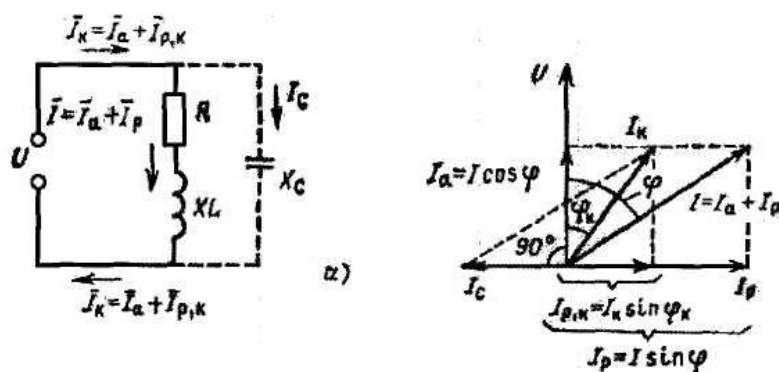


Рисунок 2 – Принцип компенсації реактивної потужності: а) схема;
б) векторна діаграма

Реактивна потужність Q , споживання якої обумовлено наявністю змінних магнітних полів, сама по собі не вимагає для її покриття збільшення потужності первинних генераторів електричних станцій. Цим і пояснюється можливість компенсувати споживання реактивної потужності за допомогою джерел

реактивної потужності (ДРП), що включаються в мережу в місцях її споживання.

Розглянемо схему і векторну діаграму на рисунку 2. На рисунку 2 а) суцільними лініями показана схема живлення від мережі напругою U електроприймача, що має активний опір R і індуктивний (реактивний) опір X_L . У такому електричному колі струм I внаслідок наявності індуктивного навантаження X_L буде відставати від напруги U на кут φ (див. рисунок 3 б)). Величина кута φ тим більше, чим більше індуктивне навантаження X_L . Кут φ визначається співвідношення величин активної R і реактивної X_L навантажень. При цьому [4, 5]

$$\cos \varphi = \frac{R}{R + X_L}; \quad \sin \varphi = \frac{X_L}{R + X_L}; \quad \operatorname{tg} \varphi = \frac{\sin \varphi}{\cos \varphi} = \frac{X_L}{R} \quad (1.1)$$

При відсутності індуктивного навантаження, тобто при $X_L = 0$, або при її повній компенсації кут $\varphi = 0^\circ$ і, отже, $\cos \varphi = 1$, а $\sin \varphi = 0$ і при цьому активна потужність $P = UI \cos \varphi = UI$, а реактивна $Q = UI \sin \varphi = 0$. Завданням компенсації реактивної потужності є проведення таких заходів, при здійсненні яких реактивна потужність, споживана з мережі живлення, дорівнювала б нулю або була б близькою до нуля. Це досягається включенням в ланцюг ємнісного опору (на рисунку 2 а) показано пунктиром), яка сама є генератором реактивної потужності. Таким чином, якщо джерело реактивної потужності X_c буде генерувати реактивну потужність Q_c , рівну споживаній індуктивним навантаженням реактивної потужності Q_p , то споживання реактивної потужності з мережі живлення припиниться, при цьому $Q_p = Q_c$, а $Q_p - Q_c = 0$ [4, 5].

Струм, споживаний з мережі, в схемі, зображеної на рисунку 2 а), буде містити активну I_0 і реактивну I_p складові і буде дорівнювати їх геометричній сумі (рисунок 2 б)). При цьому $I_a = I \cos \varphi$, $I_n = I \sin \varphi$. Відповідно до цього активна потужність, споживана з мережі, $P = UI \cos \varphi$ і реактивна потужність $Q = UI \sin \varphi$ і, отже, повна споживана потужність, рівна їх геометричній сумі, визначиться як $S = P + jQ$, або $S = \sqrt{P^2 + Q^2}$ [4, 5].

При включенні в схему паралельно електроприймачів ємності з опором X_c , яка в силу своїх фізичних властивостей створює в ланцюзі ємнісний струм I_c , випереджаючий напругу на кут 90° , відбувається часткова компенсація реактивної потужності, споживаній індуктивним опором X_L (рисунок 3 б)). При цьому струм I_K , споживаний з мережі, після підключення ємності з опором X_c зменшується, так

як він в цьому випадку буде дорівнювати геометричній сумі $I_K = I_a + I_{pk}$, де $I_{pk} = I_p - I_K$, у випадку повної компенсації $I_p = I_c$ і, отже, $I_{pk} = 0$, а струм, споживаний з мережі, буде містити тільки активну складову, тобто $I_K = I_a$. В цьому випадку з мережі буде споживатися тільки активна потужність. В реальних умовах зазвичай повна компенсація реактивної потужності не здійснюється, а споживана з мережі енергосистеми реактивна потужність при включенні в мережу споживача джерел реактивної потужності знижується до значення, заданого енергосистемою [4, 5].

$$\Delta P = \frac{P^2 + Q^2}{U^2} R = \frac{P^2}{U^2} R + \frac{Q^2}{U^2} R = \Delta P_a + \Delta P_p. \quad (1.2)$$

Основним нормативним показником, що характеризує реактивну потужність, є коефіцієнт потужності $\cos\phi$. На вводах, що живлять промислове підприємство, середньозважене значення цього коефіцієнта повинно знаходитися в межах 0,92-0,95 [4, 5].

Основними споживачами реактивної потужності на промислових підприємствах є асинхронні двигуни (60-65% загального її споживання), трансформатори (20-25%), вентильні перетворювачі, реактори, повітряні електричні мережі та інші приймачі (10%). Залежно від характеру електрообладнання підприємства його реактивне навантаження може становити до 130-150% активної [1, 2].

Передача значної реактивної потужності по лініях і через трансформатори не вигідна по наступних основних причинах [1, 2]:

1. Виникають додаткові втрати активної потужності і енергії в усіх елементах системи електропостачання, обумовлені завантаженням їх реактивною потужністю. Так, при передачі активної P і реактивної Q потужностей через елемент системи електропостачання з опором R втрати активної потужності складуть додаткові втрати активної потужності ΔP_a , викликані протіканням реактивної потужності Q , пропорційні її квадрату.

2. Виникають додаткові втрати напруги, які особливо істотні в мережах районного значення та в мережах промислових підприємств, які займають значну площу. Наприклад, при передачі потужностей P і Q через елемент системи електропостачання з активним опором R і реактивним опором X втрати напруги складуть:

$$\Delta U = \frac{PR + QX}{U} = \frac{PR}{U} + \frac{QX}{U} = \Delta U_a + \Delta U_p. \quad (1.3)$$

де ΔU_a – втрати напруги обумовлені активною потужністю;

ΔU_p – втрати напруги обумовлені реактивною потужністю.

Завантаження реактивною потужністю систем промислового електропостачання і трансформаторів зменшує їх пропускну здатність і вимагає збільшення перерізів проводів повітряних і кабельних ліній, збільшення номінальної потужності або числа трансформаторів підстанцій і т.п.

Для стимулювання заходів по компенсації реактивної потужності НКРЕ України встановив певний порядок розрахунків за перетікання реактивної електроенергії між електропостачальною організацією і споживачем.

Оплата за спожиту і генерацію електроенергії визначається формулою [1, 2]:

$$\Pi = \sum_1^n (WQ_{nom} + K \times WQ_2) \times D \times T. \quad (1.4)$$

де n – число точок розрахункового обліку електроенергії;

WQ_{nom} – споживання реактивної енергії в точці обліку за розрахунковий період кВар×год;

WQ_2 – генерування електричної енергії в мережу в точці обліку за розрахунковий період кВар×год;

K – коефіцієнт обліку збитків від генерації реактивної електроенергії з мереж споживача, рівний 3;

D – економічний еквівалент реактивної потужності в точці обліку, кВт/кВар приблизно рівний 0,02 і має тенденцію до збільшення;

T – фактична середня закупівельна ціна на активну електроенергію за розрахунковий період, грн/кВт×год.

Наведені міркування змушують, наскільки це технічно і економічно доцільно, передбачати додаткові заходи щодо зменшення споживаної реактивної потужності. На промисловому підприємстві це може бути досягнуто природним шляхом, наприклад за рахунок поліпшення режиму роботи приймачів, застосування двигунів більш досконалих конструкцій, усунення їх недовантаження, а також за рахунок установки спеціальних пристроїв, що компенсують.

					ЦЗДВН 8.171.00.10.730 ПЗ	Лист
Изм.	Лист	№ докум.	Подпись	Дата		12

Покращення коефіцієнта потужності промислового підприємства можна досягти лише при правильному поєднанні різних способів, кожен з яких повинен бути технічно і економічно обґрунтований. Заходи щодо підвищення коефіцієнта потужності можна розділити на наступні групи [1, 3, 5]:

- а) зменшення споживання реактивної потужності приймачами електричної енергії без застосування компенсуючих пристроїв;
- б) застосування компенсуючих пристроїв.

Заходи по зменшенню споживання приймачами реактивної потужності повинні розглядатися в першу чергу, так як вони покращують $\cos\varphi$ і дозволяють розвантажити найбільшу кількість елементів мережі. Основні з них:

- а) заміна малозавантажених асинхронних двигунів двигунами меншої потужності;
- б) зниження напруги у двигунів, систематично працюють з малим навантаженням;
- в) обмеження холостий роботи двигунів і зварювальних трансформаторів;
- г) підвищення якості ремонту двигунів;
- д) заміна і перестановка малозавантажених трансформаторів;
- е) застосування найбільш доцільною силової схеми вентильного перетворювача;
- ж) впорядкування технологічного процесу, що веде до поліпшення енергетичного режиму обладнання;
- з) застосування синхронних двигунів замість асинхронних тієї ж потужності в випадках, коли це можливо за умовами технологічного процесу.

Ефективність даних методів незаперечна, але для їх впровадження потрібно всебічний спільний аналіз фахівцями технологами і електротехніками. Оскільки, впровадження даних заходів вимагає великих матеріальних витрат – все, що становить аналізу, повинні перевірятися при використанні тривалих реальних спостережень і завірятися точними розрахунками. Оскільки такий аналіз у більшості випадків неможливий силами підприємства, залишимо розгляд даних заходів фахівцям в галузі прикладної електротехніки.

Для компенсації реактивної потужності, споживаної електроустановками промислового підприємства, використовуються синхронні машини, конденсатори і спеціальні статичні джерела реактивної потужності [1, 3, 5].

1. Синхронні двигуни (СД) за певних умов можуть працювати як в режимі

генерування реактивної потужності (при збудженні СД), так і в режимі її споживання (при недозбудженні СД).

Втрати активної потужності в синхронних компенсаторах при їх повному завантаженні в залежності від номінальної потужності коливаються в межах 0,013-0,015 кВт/кВар, тобто досить значні.

Позитивними властивостями СД як джерел реактивної потужності є можливість плавного і автоматичного регулювання реактивної потужності, незалежність генерування реактивної потужності від напруги на їх шинях, залишкова термічна і електродинамічна стійкість обмоток під час короткого замкнення, можливість відновлення пошкоджених СД шляхом проведення ремонтних робіт.

Зміна реактивної потужності СД, яка генерується або споживається, здійснюється регулюванням його збудження. Її величина залежить від завантаження двигуна активною потужністю K_3 напруги, що підводиться, і технічних даних двигуна [3, 5]:

$$Q_{c.d.} = K_{п.р.м.} \frac{P_{ном} \operatorname{tg} \varphi_{ном.}}{\eta_{ном.}} = K_{п.р.м.} Q_{ном.},$$

де $P_{ном}$ – номінальна активна потужність двигуна;

$K_{п.р.м.}$ – коефіцієнт перевантаження по реактивній потужності (визначається по таблиці 1.1).

Додаткові активні втрати в двигуні, пов'язані з генеруванням реактивної потужності, визначаються за виразом

$$\Delta P = K_1 \frac{Q_{c.d.}^2}{Q_{ном.}^2} + K_2 \frac{Q_{c.d.}^2}{Q_{ном.}^2}, \quad (1.6)$$

где K_1, K_2 – розрахункові коефіцієнти, що залежать від потужності, ККД двигуна і приводяться в довідниках.

					ЦЗДВН 8.171.00.10.730 ПЗ	Лист
Изм.	Лист	№ докум.	Подпись	Дата		14

Таблиця 1.1 – Залежності коефіцієнта перевантаження по реактивній потужності синхронних двигунів $K_{прм}$ від напруги і коефіцієнта завантаження K_D [3, 5]

Серія, номінальне U і частота оборотів двигуна	U на затискачах двигуна	Коефіцієнт перевантаження по реактивній потужності $K_{прм}$ при коефіцієнті завантаження K_D		
		0,9	0,8	0,7
СДН, 6 і 10 кВ	0,95	1,31	1,39	1,45
	1,0	1,21	1,27	1,33
	1,05	1,06	1,12	1,17
СТД, 6 и 10 кВ, 3000 об/хвил.	0,95	1,3	1,42	1,52
	1,0	1,23	1,34	1,43
	1,05	1,12	1,23	1,31
	1,1	0,9	1,08	1,16

2. Конденсатори – спеціальні ємності, призначені для вироблення реактивної потужності. За своєю дією вони еквівалентні перезбудженню СД і можуть працювати лише як генератори реактивної потужності. Потужність конденсаторів в одному елементі становить 25-100 кВар. З таких елементів збираються батареї необхідної потужності [1, 5].

Конденсатори в порівнянні з іншими джерелами реактивної потужності мають ряд переваг: малі втрати активної потужності (0,0025-0,005 кВт/кВар); простота експлуатації (через відсутність обертань і тертя); простота виробництва монтажних робіт (мала маса, відсутність фундаментів); можливість використання для установки конденсаторів будь-якого сухого приміщення [1, 5].

До недоліків конденсаторів слід віднести залежність реактивної потужності від напруги, чутливість до спотворень напруги живлення і недостатню міцність, особливо при короткому замиканні і перенапруженнях.

Установки конденсаторів бувають індивідуальні, групові і централізовані. Індивідуальні установки застосовуються найчастіше при нарузі до 660 В. В цих випадках конденсатори приєднуються наглухо до затискачів приймача. Такий вид установки компенсуючих пристроїв має істотний недолік поганим використанням конденсаторів, так як з відключенням приймача відключається і компенсуюча

установка. При груповому встановленні конденсатори приєднуються до розподільних пунктів мережі. При цьому використання встановленої потужності конденсаторів декілька збільшується. При централізованій установці батарей конденсаторів вони приєднуються на стороні вищої напруги трансформаторної підстанції промислового підприємства. Використання встановленої потужності конденсаторів в цьому випадку виходить найбільш високим.

3. Синхронні компенсатори є СД полегшеної конструкції без навантаження на полегшеному валу. Висока питома вартість синхронних компенсаторів невеликих потужностей і великі втрати активної потужності в них обумовлюють застосування синхронних компенсаторів лише значних потужностей на великих підстанціях електропостачальних організацій і обмежує їх застосування промисловими підприємствами.

4. Поява потужних приймачів з різко змінним навантаженням (головні приводи безперервних і обтискних прокатних станів, дугові сталеплавильні печі і т.п.) привело до необхідності створення принципово нових джерел реактивної потужності. Основними елементами статичних компенсуючих пристроїв є конденсатор і дросель, накопичувачі електромагнітної енергії, і вентилі (тиристри), що забезпечують її швидке перетворення.

Далі розглянемо режими роботи компенсуючих пристроїв. Якщо засобами штучної компенсації є синхронний компенсатор або СД, що працюють в ємнісному режимі з перезбудженням, то це завдання досить просто вирішується за рахунок плавного регулювання вироблюваної реактивної потужності в компенсуючих пристроях.

Регулювання реактивної потужності, яка генерується, конденсаторами може вестися тільки ступенями шляхом ділення батарей на частини. Чим більше число таких частин, тим досконаліше регулювання, але тим дорожче капітальні витрати на установку апаратури, що перемикає, і апаратури, що захищає.

Робота батарей конденсаторів може проходити в режимі, коли одна її частина $Q_0/2$ включена 24 год. на добу, а друга включається за графіком навантаження. В даному випадку батарея стосовно графіка реактивного навантаження розділена на дві частини.

Облік електроенергії здійснюватися за допомогою електронних лічильників Indigo+ підключених через трансформатори струму і

					ЦЗДВН 8.171.00.10.730 ПЗ	Лист
Изм.	Лист	№ докум.	Подпись	Дата		16

трансформатори напруги до ввідних комірок кожної секції. Лічильники через модемні лінії зв'язку підключені до сервера. Опитування лічильників відбувається кожні 30 хвилин в інтерактивному програмному середовищі. Можливий перегляд графіків активної і реактивних потужностей, підрахунок споживання електроенергії за різні періоди і за різними групами лічильників.

Систематизуємо вимоги до системи.

Мета і призначення проекту: створення автоматизованої системи керування є підвищення техніко-економічних показників роботи системи компенсації реактивної потужності. При цьому ефективність управління досягається за рахунок застосування сучасних методів управління технологічними процесами, а також використання новітніх технічних засобів автоматизації.

Вимоги до системи: розподіл функцій автоматизованої системи керування повинно бути виконано з метою досягнення високої стійкості системи до відмов її структурних компонентів і можливо поєднуватися з централізацією функцій прийняття рішень з управління технологічним процесом і відображення результатів регулювання.

Вхідні впливи: вихідні ртутні реле електронних лічильників Indigo+ або імпульсні блоки лічильників СА і СР.

Вихідні сигнали: команди утримання реле подаються в схеми включення конденсаторів і аналогові сигнали подаються в тиристорні збудники синхронних двигунів.

Проектована автоматизована система керування повинна бути реалізована у вигляді структури, що складається з певної кількості функціональних підсистем і відбиває принципи декомпозиції як за технологічною ознакою, так і відповідно до ієрархії реалізованих задач управління.

1.2 Розробка, обґрунтування алгоритму функціонування і структурної схеми проекрованої системи

Виходячи з технічного завдання, побудуємо загальний алгоритм управління системою. Зчитуваючи значення з датчиків, пристрій згідно алгоритму вибирає позиції блоку статичних конденсаторів (БСК), які включаються, а потім по можливості встановлює збудження СД. Потім алгоритм повторює свою роботу для наступної з 12 секцій.

					ЦЗДВН 8.171.00.10.730 ПЗ	Лист
Изм.	Лист	№ докум.	Подпись	Дата		17

Загальна ініціалізація системи проводиться одноразово і повинна включати в себе скидання всіх змінних і початкову ініціалізацію всіх складових системи.

У графічній частині алгоритм має завершений блок тільки для зручності сприйняття. Насправді останній блок запускає другий і такий цикл нескінченно триває. Перезапуск алгоритму може в разі потреби проводитися скиданням живлення.

Між різними періодами роботи алгоритму має передаватися мінімум інформації. Всі опитування апаратури повинні проводитися кожен період у жорстко отведений час, що по ідеї зменшить кількість помилок. Кількість різних прапорів і проміжних байтів має бути мінімізовано.

Підпрограми запису і читання даних виділені в алгоритмі окремо. У зв'язку з великим просторовим розкидом датчиків і об'єктів управління в пристроях передачі і приймання інформації можуть виникати помилки передачі. Відповідно виникає необхідність введення надмірності в інформаційні повідомлення. З огляду на відносно невелику відповідальність проектованої системи надмірність реалізуємо контролем парності, що дозволить виявляти одноразові помилки введенням всього одного зайвого біта і невеликими апаратно-програмними витратами. Підпрограма запису повинна включати в себе введення надмірності, очікування відповіді від приймача про правильність передачі, підпрограма читання – контроль парності, перезапит в разі виявлення помилок (посилка відповіді про правильність передачі непотрібна в зв'язку з незалежним від алгоритму режимом роботи датчиків і виконавчими схемами об'єктів управління).

Блок виводу інформації на пристрій відображення вставлений перед початком режиму очікування. Перемикання на цій пристрій безумовно будуть віднімати ресурси основної частини системи, але з огляду на що вони будуть проводитися в найменш завантажений період – це не суттєво. Однак програмна заборона на перемикання під час роботи алгоритму необхідна.

З огляду на, що під алгоритмом функціонування розуміється програма центрального процесора його докладний опис зробимо при розробці програмного забезпечення.

За мову програмування розглянемо Assembler. Мова досить складна для реалізації великих програм, але дозволяє найбільш ефективно використовувати апаратні ресурси.

З огляду на обрану мову програмування і однобайтову арифметику більшої

					ЦЗДВН 8.171.00.10.730 ПЗ	Лист
Изм.	Лист	№ докум.	Подпись	Дата		18

частини МП виникає необхідність в розробці наступних часто використовуваних математичних підпрограм: додавання, віднімання множення і ділення двобайтових, а можливо трьохбайтових чисел.

Приступимо до розробки структурної схеми проектованої системи, враховуючи технічне завдання і алгоритм функціонування.

Проектування нової мікропроцесорної системи автоматизації і захисту енергетичних об'єктів зазвичай починається з опису її структури, що представляє собою модель МПС з точки зору програміста, тобто на підставі вже розробленого алгоритму.

Останнім часом найбільшого поширення набув принцип модульної організації обчислювальних систем. Серед способів організації зв'язку елементів усередині модулів і між модулями в системі можна виділити два: за допомогою довільних зв'язків, що реалізують принцип кожен з кожними, і за допомогою упорядкованих зв'язків (магістральний), що дозволяє мінімізувати число зв'язків. Найбільш поширеною є схема МПС, що має дві або три загальні магістралі, до яких під впливом пристрою управління можуть по черзі підключатися вузли, які входять до складу МПС. Така структура вимагає обмеженого числа зовнішніх контактів, але обмін інформацією між вузлами і блоками повинен здійснюватися в певній послідовності. Найбільш відповідною формою реалізації МПС є структура однокристалльної мікроЕОМ. Також можлива реалізація процесора у вигляді однієї (однокристалльний мікропроцесор) або декількох БІС (багатокристалльні мікропроцесор) [6, 8].

Для побудови інших блоків МПС використовуються спеціалізовані БІС або ІС середнього ступеня інтеграції. Основні типи ІС, застосовуваних при проектуванні даної МПС, можуть бути віднесені до однієї з трьох груп: однокристална мікроЕОМ; ІС пристроїв введення-виведення інформації в мікропроцесор (до них ставляться і пристрої зберігання інформації); ІС для зв'язку мікроЕОМ з об'єктами управління, датчиками і пристроями відображення інформації.

Відповідно до розробки спеціалізованих ІС для різних блоків проектована МПС структурна схема її може бути представлена як сукупність функціональних блоків (рисунок 3), з'єднаних між собою відповідно до вимог інтерфейсів. У наведеній структурній схемі обробку інформації здійснює мікроЕОМ, що синхронізується тактовими імпульсами пристрою синхронізації. Обмін

					ЦЗДВН 8.171.00.10.730 ПЗ	Лист
Изм.	Лист	№ докум.	Подпись	Дата		19

інформацією між мікроЕОМ; і інтерфейсними блоками здійснюється по системній шині.

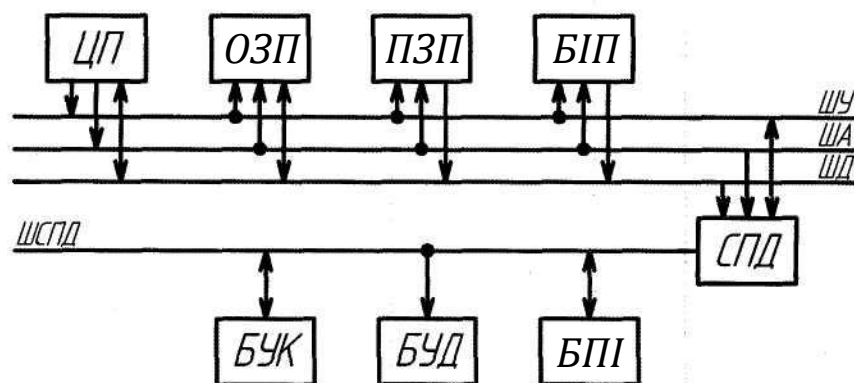


Рисунок 3 – Узагальнена структурна схема проектованої МПС: ЦП – центральний процесор на основі однокристалльної мікроЕОМ, ОЗП – оперативний запам'ятовувальний пристрій, ПЗП – постійний запам'ятовувальний пристрій, СПД – система передачі даних, БУК – блок управління конденсаторами, БУД – блок управління збудженням синхронним двигуном, БПІ – блок підрахунку імпульсів споживання енергії, БПІ – блок інтерфейсу користувача

Системна шина включає три магістралі даних, адресних та керуючих сигналів. Оброблювана інформація та результати обчислень передаються по магістралі даних (ШД). Магістраль адреси (ША) служить для передачі коду адреси, яким проводиться звернення до пристроїв введення-виведення та інших зовнішніх пристроїв, підключених до МП. По магістралі управління (ШУ) здійснюється передача керуючих сигналів на всі блоки МПС, налаштовуючи їх у потрібний режим роботи та виконання певних операцій.

Використання в мікроЕОМ трьох магістралей спрощує реалізацію, дає прийнятну швидкодію та дещо спрощує процес програмування. Можлива побудова МПС з двома або однією магістраллю, якими послідовно передаються код адреси та оброблювана інформація, але при цьому відповідно збільшується час виконання команди, ускладнюється апаратна реалізація та можливі проблеми сумісності з деякими інтерфейсними мікросхемами. Також є шина системи передачі для зв'язку з віддаленими пристроями.

1.3 Науково-дослідна робота

1.3.1 Вибір функції роботи пристрою та принципу регулювання.

У межах даної науково-дослідницької роботи розглянемо систему з погляду енергетики та програмування. Визначимо деякі важливі положення та принципи розробки самої системи та програмного забезпечення до неї. У завершальному розділі зробимо порівняльний аналіз ручного регулювання на підставі даних для режимних вимірювань з передбачуваним регулюванням за допомогою системи. Визначимо економічний ефект.

Для формулювання загального алгоритму управління системою необхідно, перш за все, вибрати в якій функції буде проводитися регулювання.

Автоматичне регулювання конденсаторних батарей може проводитись у функції: 1) напруги; 2) струму навантаження; 3) напрями реактивної потужності; 4) за часом доби (режим роботи має бути попередньо вивчений); 5) поєднаної за напругою та за напрямом реактивної потужності.

Автоматичне регулювання потужності конденсаторних установок із напруги на шинах підстанції застосовується у випадках, коли бажано одночасно забезпечити регулювання напруги. Автоматичне регулювання потужності конденсаторних установок струму навантаження застосовується для приймачів, які мають різко змінний графік споживання реактивної потужності. Два даних методу у принципі рівнозначні. Головна їхня перевага є простота фізичної реалізації. Керуючі пристрої працюють у даних функціях досить поширено для окремих БСК. Але слід враховувати, що компенсація реактивної потужності за цими функціями буде досить приблизною і для реалізації цих завдань в основному використовуються інші засоби (наприклад, перемикання відпайок силових трансформаторів або автотрансформаторів, яке при великих потужностях відбувається під навантаженням і керується відповідними автоматичними регуляторами). До того ж такі пристрої регулюють напругу або струм безпосередньо в точках підключення пристроїв, що компенсують, що для вступних точок розгалужених мереж сильно ускладнить реалізацію пристрою і алгоритму, які управляють, і дасть важко передбачувані режими у віддалених ділянках.

Автоматичне регулювання по суміщеній функції напруги та напрямку реактивної потужності застосовується для підтримки оптимального режиму

					ЦЗДВН 8.171.00.10.730 ПЗ	Лист
Изм.	Лист	№ докум.	Подпись	Дата		21

компенсації реактивної потужності і напруги. Дає найкращі енергетичні показники і рекомендується для впровадження. Однак, для його реалізації потрібно введення в систему датчика струму на кожен керований БСК, що приводить для значного подорожчання системи для великих підприємств. Автоматичне регулювання потужності конденсаторних установок у напрямку реактивної потужності застосовується на окремих звільнених тупикових підстанціях, тобто на більшості підприємств. Його і вибираємо як основу для реалізації алгоритму функції за напрямом реактивної потужності. Переваги: а) датчики потужності будуть вбудовані на вступних лічильниках електричної енергії, які є обов'язковими для всіх видів підприємств; б) економічна ефективність алгоритму безпосередньо пов'язана із зменшенням оплат за споживання та генерацію реактивної потужності з/в енергосистему та зменшенням втрат активної електроенергії в живильних лініях та трансформаторах. Недоліки: а) дещо розгалужена та протяжна система передачі даних до об'єктів управління; б) недостатній рівень компенсації у внутрішньозаводських мережах.

Наступне важливе питання – умова запуску алгоритму або тривалість періоду очікування.

Насамперед, вкажемо граничні частоти регулювання. Відповідно до "Правил технічної експлуатації електроустановок споживачів" після відключення силового конденсатора, наступне включення слід проводити з витримкою часу 5 хвилин та 1 хвилина для конденсаторів напругою 6-10кВ та 110 кВ відповідно. Цей пункт правил викликаний необхідністю розряду конденсаторів, т.к. дуже велика ймовірність включення залишково зарядженого конденсатора в протифазу мережі живлення на коротке замикання. Частота зміни збудження СД залежить від типу збудника.

Режим очікування загального алгоритму може бути реалізований у двох основних напрямках.

1. Вихід із режиму обурення, тобто за зміни значення реактивної потужності дасть найвищі економічні та енергетичні показники. Проте, електрична потужність таких великих системах величина непостійна і може коливатися зі значною амплітудою, що виникає при включенні вимкнення електроприймачів, що викликатиме постійну реакцію регулятора.

Це сильно ускладнює алгоритм компенсування (необхідність перерозподілу

					ЦЗДВН 8.171.00.10.730 ПЗ	Лист
Изм.	Лист	№ докум.	Подпись	Дата		22

генерування реактивної потужності між БСК та СД, необхідність тимчасового програмного блокування на включення вимкнених конденсаторів). Також така реакція не дуже бажана при компенсації реактивної потужності асинхронних двигунів засувки, насосів, що впорскують, кранових двигунів у зв'язку короткочасністю їх роботи і частотою комутацій. Така завантаженість регулятора звичайно не позначиться на центральному електронному вузлі, але викличе зайвий, небажаний знос комутуючої апаратури БСК, і небезпеку прийняття неправильних рішень щодо завантаження СД реактивною складовою струму.

2. Строго встановлений часовий проміжок періоду очікування. Після виходу з якого відбувається опитування датчиків середнього значення реактивної потужності за певний проміжок часу. Звичайно показники даного методу будуть нижчими. Компенсація буде також усередненою, а реакція відбуватиметься із запізненням. Але в той же час дана система дозволить знімати дані безпосередньо про споживання електричної енергії за певний проміжок часу прямо з лічильників електричної енергії та приводити їх до усередненої потужності простими арифметичними діями (тобто не потрібні додаткові датчики та спрощується програмна реалізація алгоритму).

При заданні проміжку, більшим за 5 хвилин, можна відмовитися від програмного блокування вимкнених конденсаторів.

Можна було б звичайно скористатися середнім варіантом, тобто періодичне регулювання комутацією БСК і до цього регулювання по обуренню збудженням СД. Але управління збудженням синхронних двигунів досить складне питання, яке буде розглянуто пізніше. Головне, що алгоритму для прийняття рішень з цього питання потрібна інформація про активну та реактивну потужність двигуна, яку з метою спрощення та уніфікації регулятора також передбачається отримувати з лічильників.

1.3.2 Вибір частоти регулювання. Необхідно вибрати тривалість періоду очікування, який одночасно буде періодом вимірювання потужності. Визначимо ряд аналізованих періодів вимірювання усередненої потужності 5 хв., 15 хв., 30 хв., 60 хв. Значення, що перевищують 60 хв. вважаємо недоцільними через низьку ефективність регулювання, менше 5 забороненими згідно з ПТЕ.

Для цього треба розглянути метод виміру потужності. Практично всі промислові електричні лічильники, що виготовляються, мають імпульсні виходи. Для електронних лічильників Indigo+ ці виходи програмуються в межах від 0,1 до

										Лист
										23
Изм.	Лист	№ докум.	Подпись	Дата						

500 Вар.год.×імпульс з дискретністю 0,05. Для отримання найбільшої точності вибираємо мінімальне значення 0,1. Для індукційних лічильників Gans і CP (реактивний лічильник) вага імпульсу постійна і становить 1 Вар.ч./імпульс. При розгляді цього питання лічильники Gans встановлені на СД не розглядатимемо у зв'язку з їх другорядною роллю. З урахуванням коефіцієнтів трансформатора струму (ТТ) рівним 3000/5 ампер і 1000/5 ампер для 8 і 4 введених лічильників відповідно і трансформаторів напруги (ТН) 6000/100 вольт для всіх лічильників отримуємо вираз:

$$\text{Вага первинного імпульсу} = \text{Вага вторинного імпульсу} \times K_{\text{ТТ}} \times K_{\text{ТН}} \quad (1.7)$$

$$0,1 \times 600 \times 60 = 3600 \text{ Вар.ч.} = 3,6 \text{ кВар.ч.}$$

$$0,1 \times 200 \times 60 = 1200 \text{ Вар.ч.} = 1,2 \text{ кВар.ч.}$$

Інструментальні похибки ТТ, ТН і лічильника для реактивної потужності сумарно рівні 2,5%, але так як дана похибка є постійною незалежно від періоду виміру, нею можна знехтувати. Основну частку похибки вимірювання становитиме вага першого та останнього в періоді вимірювання первинного імпульсу, яка в різних випадках даватиме від 0 до майже 200% від первинного імпульсу. Скоротити її при даному методі вимірювання неможливо, але зі збільшенням періоду вимірювання її роль буде знижуватися. Очевидно, що будь-які похибки зростає з коефіцієнтом ТТ, тому розрахунки будемо робити максимального коефіцієнта.

Похибка обчислення для середнього значення 100% чисельно дорівнює потужності отриманої з енергії і складатиме:

$$\varepsilon = \text{Вага первинного імпульсу} \times (1 \text{ год.} / t_{\text{вим}}) \quad (1.8)$$

где $t_{\text{вим}}$ – часовий період вимірювання в годинах.

Також слід врахувати, що зі збільшенням періоду виміру збільшується розрядність даних, що призводить до ускладнення схеми та алгоритму.

Максимальна розрядність буде обчислюватися наступним чином:

$$N = \lceil \log_2((20000/\text{Вага первинного імпульсу}) * ([1 \text{ год.}] / t_{\text{вим}})) \rceil \quad (1.9)$$

Результати розрахунків похибки та розрядності занесемо в таблицю 1.2. З таблиці 1.2 видно, що найменша похибка при періоді виміру 1 година. Розрядність, як виявилось, особливого значення не має, оскільки для всіх періодів становить 2 байти.

Зазначимо, що із зменшенням періоду вимірювання зменшується запізнення регулювання, тобто ефективність регулювання наближається до режиму

збудження. Розглядаючи рисунок 4, можна побачити, що коливання активних і реактивних потужностей не такі істотні протягом години для режиму, що заспокоївся.

Таблиця 1.2 – Розрахунки похибки та розрядності

$T_{вим}$ (хв.)	ε (кВар.ч.)	N (біт)
5	43,2	12
15	14,4	13
30	7,2	14
60	3,6	15

Для промислових підприємств, на яких відсутні генератори електричної енергії (величиною потужності, що має значення для енергорайону) і споживаною потужністю директивні матеріали з впровадження та розробки автоматизованих систем обліку електроенергії або управління енергогосподарством, що лежить у межах 5-50 МВт, рекомендують значення ітерацій у 30 хвилин.

Більшість енергетичних процесів вивчається і вимірюється часовими проміжками, тому оберемо 30 хв. як робочий проміжок. Також слід врахувати, що внутрішній таймер системи бажано прив'язати до схеми синхронізації часу для отримання найбільш наочних результатів його роботи. Для повної узгодженості роботи системи компенсації з автоматизованою системою комерційного обліку електроенергії є необхідність синхронізації при кожному виконанні алгоритму.

Підрахунок імпульсів має закінчуватися з початком роботи алгоритму та починатися після закінчення його роботи, але за сигналами внутрішнього таймера системи. Таким чином період вимірювання буде трохи менше 60 хвилин. Враховуючи, що час роботи алгоритму, хоча і малий в порівнянні з періодом вимірювання, але має кінцеве значення, більш точне число може бути обчислено тільки після повної розробки програмного забезпечення (ПЗ).

1.3.3. Принципи підбору переліку комутованих установок.

Включення/вимикання БСК або їх групи з метою найбільшого зменшення $Q_{ном}$ і Q_e є центральною частиною алгоритму. При розробці даного програмного блоку треба виходити із найбільшої ефективності алгоритму та з найбільшої простоти його реалізації.

Розглянемо основні засади формування алгоритму:

1. Розрядність вихідних даних Q_{nom} і Q_c необхідно розраховувати виходячи з найбільшої потужності секції рівної номінальної потужності однієї з обмоток трансформатора – 20000 кВт, і найбільшої номінальної потужності конденсатора рівної 900 кВар. З огляду на похибку обчислення рівною 7,2 кВар можна скоротити останні цифру, тобто перейти до одиниць виміру десятки кВар. Таким чином вихідні дані будуть двома байтовими, а ємності конденсаторів одnobайтовими, що дозволить спростити арифметичні операції та операції порівняння.

2. З метою уникнення помилок компенсації при включенні/вимкненні конденсаторів регулятор повинен мати зворотний зв'язок із виконавчими схемами комутаційних пристроїв конденсаторів. Це дозволить повторити виконання алгоритму при неспрацьовуванні комутатора або вимиканні конденсатора різним захистом. А також дасть можливість пріоритетних, ручних незалежних від алгоритму, включень конденсаторів у найбільш завантажених реактивною складовою підрозділах з метою найбільшого розвантаження всередині заводських мереж. Але у разі перекомпенсації за неможливості відсутності програмно включених конденсаторів програма має вищий пріоритет на вимикання вручну включених БСК.

3. З метою отримання найбільш достовірних відомостей про стан БСК незалежно від попереднього стану кожного періоду регулювання подаються команди на їх програмне включення та відключення, а потім перевіряється їх виконання. У разі помилки комутації має бути подана якась індикація для перевірки електромонтерами сполучних ланцюгів, пускової апаратури та самих конденсаторів. Спроба ввімкнути несправний конденсатор буде при програмній необхідності, можливо, вже в наступному періоді.

4. Враховуючи обраний метод вимірювання потужності, заснований на реєстрації імпульсів електроенергії, можлива ситуація, коли протягом одного періоду буде зареєстровано і споживання реактивної потужності, і її генерація. Ситуація може бути викликана різкими змінами стану споживачів. Враховуючи неможливість однозначного визначення напрямку реактивної потужності та її значення в даному періоді, регулювання компенсацією даної секції на даному періоді пропускаємо. Це слід врахувати при вимірюваннях наступним способом: сигнал на початок вимірювання слід формувати після отримання відповіді про включення конденсаторів, при обчисленні потужності з енергії вважати інтервал

					ЦЗДВН 8.171.00.10.730 ПЗ	Лист
Изм.	Лист	№ докум.	Подпись	Дата		26

вимірювання меншим на п'ять хвилин.

5. Спрощуючи роботу алгоритму із значеннями, що задають, у плані роботи зі знаками +/- необхідні його перетворення на повну споживану реактивну потужність. До включеної потужності БСК треба підсумовувати спожиту потужність або віднімати ту, яка генерується. Для позбавлення алгоритму від підпрограми оптимізації включених БСК (необхідність оптимізації обов'язково буде присутня при декомпенсаціях за відносними значеннями) програмно вважаємо, що всі конденсатори вимкнені.

6. Потужності конденсаторів повинні бути записані впорядкованим, спадаючим масивом в постійному запам'ятовувальному пристрої регулятора. Упорядкування дозволить отримати ступінчастий принцип регулювання. Причому завдання пріоритетів алгоритму при однакових номінальних потужностях на перше місце ставимо конденсатори, які встановлені найбільш потужних і стабільно завантажених підрозділах. А високовольтні конденсатори ГПП і ЦРП встановлюємо наприкінці переліку, щоб їхнє включення здійснювалося лише за браку потужності низьковольтних.

7. Вибір конденсатора буде реалізований простим перебором: по черзі проходимо низку конденсаторів; порівнюємо програмну залишкову потужність з елементів масиву конденсаторів; при виконанні умови, якщо значення потужності конденсатора менше залишкової потужності робимо його програмне включення та віднімання його потужності з залишкової програмної; далі перехід на наступний елемент масиву. При проході пропускаємо конденсатори, які включені вручну. Даний алгоритм є не оптимальним, зате найбільш зручним для програмування та подальшої реалізації на елементах мікропроцесорної техніки. Не оптимальність полягає в ситуації, коли включення двох конденсаторів меншої потужності краще за включення одного більшого (наприклад, при завданні 115 кВар краще включити 60 і 50 кВар, а алгоритм включить конденсатор на 100 кВар).

8. Усі об'єкти керування працюють в автономному режимі. Синхронізація не потрібна навіть при секціях, так як відомо, що струми як активні, так і реактивні при практично однакових опорах джерел розділяться приблизно рівномірно і отже регулятор окремо по кожній секції прийме правильні рішення. Але враховуючи можливі перетікання реактивної потужності з однієї обмотки трансформатора в іншу, при встановленій системі обліку необхідно принаймні

					ЦЗДВН 8.171.00.10.730 ПЗ	Лист
Изм.	Лист	№ докум.	Подпись	Дата		27

встановлення однакових напрямів реактивної потужності, що легко реалізувати запровадженням додаткових програмних прапорів.

Розвиток програмної частини алгоритму можна вести у двох напрямках:

1. Після програмного включення можна зробити оптимізацію включених конденсаторів. Перебором перевіряємо, чи є можливість вимкнути конденсатор більшої потужності, увімкнувши замість них два менші сумарною потужністю, яка менше або більше, ніж у першого. Цю операцію можна повторювати стільки, доки будуть знаходитися відповідні комбінації. Дана процедура дозволить отримати найвищу якість регулювання.

2. З метою уникнення помилки запізнення регулювання можна розробити програмний блок передбачення потужності на наступний період. Вважаючи чи наростає повна реактивна потужність або спадає протягом останніх 3-5 годин, можна додавати середню різницю між ступенями. Однак розробка даного блоку не така проста, маючи на увазі, що потужність може коливатися досить тривалий період.

1.3.4 Принципи дорегулювання за допомогою синхронного двигуна.

Перевантаження двигуна великими значеннями реактивного струму викличе зайву витрату активної енергії, небажаного підвищення напруги на затискачах двигуна і відбір корисної потужності від механізму (тобто від виконання його головного завдання).

Граничні умови: при коефіцієнті завантаження двигуна більшим 0,9 не використовуємо його як компенсатор, при менших керуємося таблицею, вибираючи потужність нижньої межі. Відключення двигуна по перевантаженню (у разі зростання потужності у періоді очікування) побоюватися не варто, так як при ймовірності виходу ротора з синхронізму схема керування тиристорним регулятором в даному випадку має вищий пріоритет.

Доведення генерування або споживання потужності до граничних значень можливе лише у разі нестачі компенсуючих потужностей конденсаторів. В інших режимах значення до регулювання передбачаються невеликими і будуть лежати в межах найменшої потужності конденсатора секції 30-120 кVar.

					ЦЗДВН 8.171.00.10.730 ПЗ	Лист
Изм.	Лист	№ докум.	Подпись	Дата		28

Таблиця 1.3 – Граничні значення компенсації реактивної потужності синхронних двигунів в залежності від коефіцієнта завантаження K_n

Серія, номінальна напруга, потужність та частота обертання двигуна	Граничні значення компенсації реактивної потужності (кВар) в залежності від коефіцієнта завантаження K_n		
	0,9	0,8	0,7
СДН, 6кВ 1500 кВт, 3000 об/мин	315	405	495
СТД, 6кВ 3150 кВт, 3000 об/мин	724	1071	1354
СТД, 6кВ 1250 кВт, 3000 об/мин	287	425	537

За наявності на секції кількох працюючих двигунів у кожен період регулювання спочатку вибираємо найменш завантажений активною енергією і використовуємо як докомпенсатор. У разі нестачі його можливостей компенсації використовуємо наступний.

Для розрахунку граничних значень необхідно стільки ж параметрів, що вимірюються, скільки і для вступних осередків секції, а саме 3. Виміри будуть проводитися підрахунком імпульсів з виходів індукційних лічильників електроенергії.

СД може використовуватися як генератор і споживач реактивної енергії, і отже СД може компенсувати реактивну потужність до нульового значення, але покриття потужності, генерованої БСК явно недоцільне. І правило споживання: генерація 3:1 на секціях з СД не застосовується.

Для отримання достовірних даних перед виконанням блоку вибору комутованих БСК необхідно підсумувати значення генерованої/споживаної реактивної потужності СД до реальної споживаної реактивної потужності.

Слід зазначити, що СД досить складні та дорогі механізми. Тому незважаючи на всілякі захисти, контроль з боку власної АСУ – ПЗ, що управляє його збудженням, має бути ретельно перевірено, потім постійно спостерігатися в роботі.

1.3.5 Порівняння цього алгоритму з ручним регулюванням. Будь-який алгоритм вимагає аналізу та порівняння з існуючим для визначення його доцільності. Алгоритму ручного регулювання описаний під час постановки

завдання практично немає.

Дані необхідні для аналізу наведені в додатку В.

На підставі цього додатка побудуємо графіки для кожної з секцій. Для аналізу необхідно побудувати 3 нижчезазначені функції від часу.

$$\begin{aligned} Q_{зад}(f) &= Q_{вкл.к.6кВ} + Q_{вкл.к.0,4кВ} + Q_{пот} - Q_{ген} + Q_{тран}, \\ Q_{р.р.}(f) &= Q_{вкл.к.6кВ} + Q_{вкл.к.0,4кВ}, \\ Q_{а.р.}(f) &= Q_{зад}(f - 1) \pm 5\% \end{aligned} \quad (1.10)$$

де $Q_{зад}$ – повна споживана реактивна потужність;

$Q_{пот}$ – споживана реактивна потужність (дані обліку);

$Q_{ген}$ – генерована реактивна потужність;

$Q_{тран}$ – реактивна потужність споживана силовим трансформатором;

$Q_{вкл.к.6кВ}$ і $Q_{вкл.к.0,4кВ}$ – потужність генерована конденсаторами 6 кВ і 0,4 кВ відповідно;

$Q_{рр}$ – потужність генерується конденсаторами при ручному регулюванні.

Для побудови $Q_{ар}$ використовуємо принципи реалізації алгоритму. Звичайно, неможливо говорити про повну відповідність даної кривої дійсності. Існує проблема відсутності потрібного ступеня, 10 кВар-а похибка обліку, що враховується 5-ти відсотковим розкидом.

Також скажемо, що на графіку наведено чітко налагоджений алгоритм. Тому програмований пристрій розроблений згідно з вищевказаними принципами вимагає певного періоду лабораторних та промислових випробувань.

Що ж до розробленого алгоритму, він показує свою явну перевагу на всіх 4 діаграмах, переконливість яких переконує у непотрібності додаткових математичних доказів.

Далі виникає необхідність проведення економічного аналізу ефекту застосування даної проекрованої системи. Як одиниці аналізу виберемо кіловати, економія яких є одним з найважливіших завдань енергетики і які легко перекладаються на економічний еквівалент.

Для аналізу необхідно побудувати 3 нижчезазначені функції від часу для кожної з 4 секції накопичувальним графіком:

$$\begin{aligned} \Delta P_{\text{экон.}} &= D_{\text{экв}} \times (Q_{\text{автом.рег.}} - Q_{\text{ручн.рег.}}) \\ \Delta P_{\text{транс.}} &= P_{\text{кз}} \times \left(\left(\frac{S_{\phi}}{\bar{P} + \bar{Q}_{\text{автом.рег.}}} \right) - \left(\frac{S_{\phi}}{\bar{P} + \bar{Q}_{\text{ручн.рег.}}} \right) \right) \\ \Delta P_{\text{внут.сет.}} &= \left(\left(\frac{P^2 + (Q_{\text{реаль.}} - Q_{\text{трансф.}})^2}{U^2} R \right) - \left(\frac{P^2 + (50\% - 75\%)(Q_{\text{реаль.}} - Q_{\text{трансф.}})^2}{U^2} R \right) \right), \quad (1.11) \end{aligned}$$

де $\Delta P_{\text{экон}}$ – прямий економічний ефект при використанні еквівалента кВар/кВт;
 $\Delta P_{\text{транс}}$ – ефект зниження активних втрат у силовому трансформаторі;
 $\Delta P_{\text{внут.сет}}$ – ефект від розвантаження на 25%-50% внутрішньозаводських мереж від реактивної потужності.

За графіками аналізу видно, що ефект від впровадження значний, однак і з'ясувалося, що регулювання із запізненням може призводити і до негативних результатів (для цього годинні коливання повинні бути значними якийсь проміжок часу).

Єдиним можливим напрямом модернізації алгоритму є введення додаткового блоку передбачання. Але це вже є темою іншої науково-дослідної роботи через складність математичної моделі, а також необхідність більш досконалого аналізу.

1.4 Розробка електричної функціональної схеми проектованої системи

На підставі структурної схеми проведемо аналіз функцій розв'язуваних окремими блоками системи.

ЦП – даний модуль є основою проектованої автоматизованої системи управління. До його завдань входить вибір та управління іншими модулями, завдання їм необхідних режимів робіт, прочитання та запис необхідної інформації, підрахунок 30 хв. часових інтервалів і нарешті виконання алгоритму пошуку оптимального положення вимикачів на підставі заданих програмних значень ємнісної потужності конденсаторів.

БП – даний блок повинен забезпечити індикацію функції $\cos\phi$ (з точністю 3 знаки після коми) та стан 64 вимикачів у чотирьох варіантах: 1) вимикач вимкнений; 2) вимикач включений за командою системи, що проектується;

3) вимикач включений вручну; 4) команда на включення була подана системою, але спрацьовування не відбулося (тобто несправність вимикача, або коротке замикання конденсатора або обрив керуючої лінії). Крім того, для вибору відображуваної секції за натисканням клавіші змінюється відображувана інформація.

СПД – дана система забезпечує двонаправлену передачу даних на блоки МПІ та БУК та односпрямовану на блок БСІ. Система виконує весь комплекс операцій з передачі даних: паралельно-послідовні та зворотні перетворення, посилення та адресація сигналів, а також захист від перешкод. Управління системою здійснюється з ЦП, тобто зворотна передача даних здійснюється за запитом з ЦП.

МПІ – даний блок повинен виконувати підрахунок імпульсів електроспоживання за трьома позиціями (активною, споживання та генерації реактивної електроенергії). Управління даним блоком: скидання, початок рахунку та передачу значення кількості підрахованих імпульсів на ЦП повинно здійснюватися за відповідною командою ЦП через СПД.

БУК – даний блок повинен забезпечувати прочитання стану вимикачів та завдання нових станів вимикачів спільно з стробуючою імпульсом запису по відповідній команді ЦП переданої через СПД. З метою спрощення системи цей модуль необхідно реалізовувати для роботи з груповим завданням/прочитанням режиму роботи вимикачів конденсаторів.

БСД – даний блок повинен забезпечувати перетворення цифрового сигналу ЦП, переданого через СПД, в аналоговий сигнал, який потім сприймається тиристорним перетворювачем.

На підставі вимог, встановлених у завданні, та більш детальному їх опрацюванні при описі структурної схеми приступимо до розробки функціональних схем груп блоків, що мають загальні властивості.

1.4.1 Розробка функціональної схеми центрального процесора.

Основним елементом модуля центрального процесора є мікроконтролер. Однак окремий МК не може виконати покладені на нього всі функції, тому потрібне опрацювання схем забезпечення.

МК виконує команди по машинним циклам, які у свою чергу виконуються за машинними тактами. Таким чином, необхідно пристрій, який генерує ці такти з певною частотою. Цим пристроєм є генератор тактових

					ЦЗДВН 8.171.00.10.730 ПЗ	Лист
Изм.	Лист	№ докум.	Подпись	Дата		32

імпульсів (ГТІ). У ГТІ також необхідно включити схему апаратного скидання МК у разі "зависання" програми. Обмін інформацією між МК та іншими пристроями організується за допомогою трьох магістралей: МА, МД і МУ, через малу здатність навантаження, а також обмежену кількість виводів. МК необхідно використовувати додаткові схеми для організації цих магістралей. Ці функції можуть взяти на себе двонаправлена восьмирозрядна буферна схема магістралі даних, шістнадцятирозрядний односпрямований буферний регістр магістралі адреси та 4-розрядна односпрямована буферна схема управління.

Потрібно враховувати різний підхід адресації при зверненні до запам'ятовувальних пристроїв та інших блоків системи, так як більшість програмованих мікросхем не можуть обробити адресу і отримати видати дані за один машинний цикл МК. Тому крім апаратної обробки необхідна можливість програмної реалізації режиму завдання адреси і прочитання запису даних.

Також для вибору якогось конкретного блоку необхідний дешифратор адреси, який виконує функцію вибору блоку. Розрядність дешифратора має бути не менше восьми, тому що різні блоки можуть бути поділені на підблоки на етапі розробки принципової схеми.

Крім того, враховуючи велику різноманітність сигналів керування для різних типів інтерфейсних мікросхем до магістралі керування буде підключено кілька погоджуючих інтегральних мікросхем.

Таким чином, з отриманих функціональних блоків можна скласти функціональну схему центрального процесора (рисунок 4)

1.4.2 Розробка функціональних блоків ПЗП та ОЗП. Блоки ПЗП та ОЗП призначені для розширення пам'яті центрального процесора. Об'єм пам'яті обох блоків повинен становити не менше 2 кБ. Режим адресації та запису отримання даних байтовий. Крім того, ПЗП має бути репрограмованим у зв'язку з необхідністю періодичної зміни інформації. Для стирання програмування передбачається використовувати спеціалізовані пристрої – програматори.

					ЦЗДВН 8.171.00.10.730 ПЗ	Лист
Изм.	Лист	№ докум.	Подпись	Дата		33

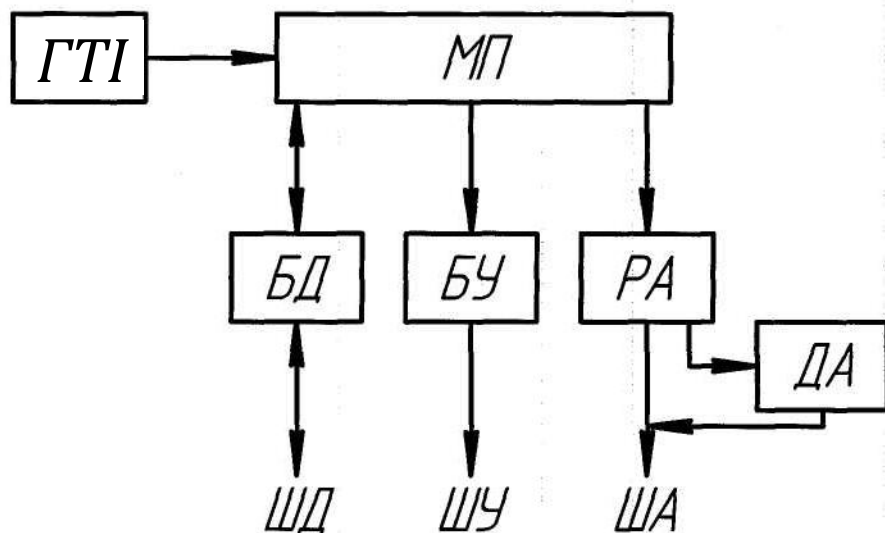


Рисунок 4 – Структурна схема центрального процесора

Також дуже важливим питанням є спосіб звернення до ЗП, бо це є найчастіше використовуваною операцією програми, і від неї досить сильно залежить можливість збільшення швидкодії ЦП і самої системи, і полегшення її створення. Під час розробки принципової схеми необхідно забезпечити найбільшу узгодженість ЗП з ЦП. Функціональну схему блоків ОЗП та ПЗП представимо на (рисунок 5).

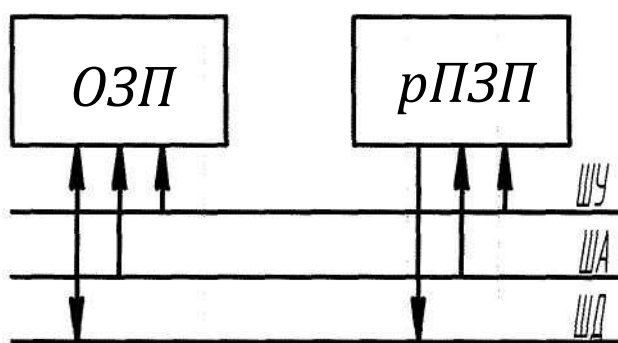


Рисунок 5 – Функціональна схема блоків ПЗП и ОЗП (рПЗП – репрограмований постійний запам'ятовуючий пристрій)

1.4.3 Розробка функціональної схеми модуля блоку інтерфейсу користувача. Відповідно до вимог поставлених під час розробки структурної схеми необхідно розробити блок відображення інформації з такими характеристиками:

кількість клавіш у клавіатурі – 12 (вибір секції, що відображається);

кількість десяткових індикаторів – 4 (1 знак до та 3 знаки після коми).

кількість двійкових індикаторів – 64 двоколірних (64 біт завдання по даним ЦП і 64 біта відповіді за результатами опитування, блок відображення інформації повинен забезпечувати введення інформації з клавіатури та виведення інформації на індикатори. Виконання цих функцій має взяти на себе програмований інтерфейсний пристрій (ППІ).

Для узгодження навантаження ІС ППІ з індикаторами і клавіатурою будуть потрібні відповідні буферні схеми. Для почергового виведення на індикатори та опитування клавіш потрібен дешифратор.

Також для видачі з пам'яті ППІ двійково-десятькового коду на семисегментний індикатор необхідно використовувати спеціалізований дешифратор. З огляду на великий обсяг інформації використовуємо два ППІ. Перша ІС забезпечує роботу двійкових індикаторів та клавіатури (має складатися з двох функціонально автономних частин: клавіатурної та дисплейної). Друга забезпечує роботу семисегментних індикаторів. Таким чином отримуємо функціональну схему (рисунок 6):

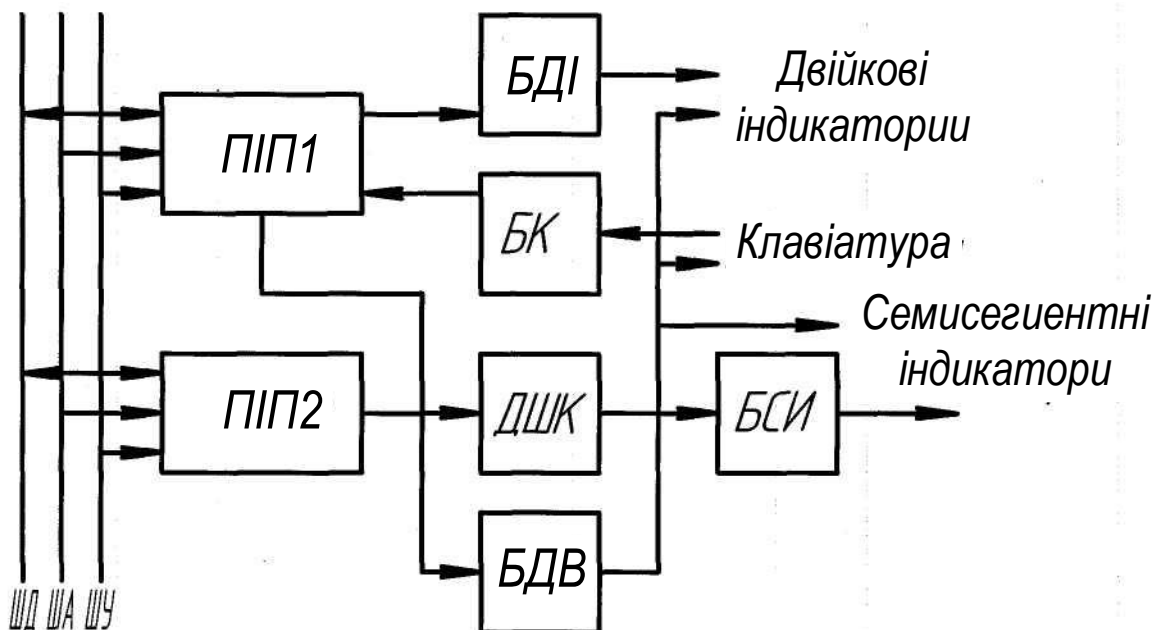


Рисунок 6 – Функціональна схема БВІ: ППІ1 и ППІ2 – програмовані інтерфейсні пристрої; БДІ – буфер двійкових індикаторів; БК – буфер клавіатури; БСИ – буфер семисегментних індикаторів; ДШК – дешифратор коду; ДШВ – дешифратор відображення

1.4.4 Розробка функціональних схем СПД, БП, БУК, БУД. Відповідно до вимог поставлених при розробці структурної схеми необхідно розробити модуль СПД, який забезпечуватиме двонаправлену передачу даних від центральної частини системи до кінцевих блоків. Як канал даних найбільш прийнятними були б телефонні лінії наявні у великій кількості. У цій роботі обмежимося лише розробкою апаратури, що уніфікує сигнали центрального та кінцевих блоків. Одне з важливих вимог до СПД або висока швидкість передачі, або можливість завдання широкомовного адреси для запису інформації.

Кількість віддалених кінцевих пристроїв було обумовлено при розробці структурної схеми: 25 програмованих блоків підрахунку імпульсів з лічильників, 13 цифроаналогових перетворювачів керування тиристорним перетворювачем синхронних двигунів та 96 блоків керування комутацією конденсаторів. Всього 134 блоки, для вибору яких необхідно використання 8-розрядного дешифруючого блоку, що дозволяє адресувати максимально 256 сигналів.

Також потрібне використання двонаправленої буферної схеми даних.

Для спрощення роботи з кінцевими блоками в СПД необхідно направити основні сигнали ШУ і вільні розряди ША.

Розробку структурної схеми БП визначимо одним програмованим пристроєм, що включає 3 незалежних лічильника.

Процес підрахунку імпульсів цифрових сигналів однакової амплітуди та тривалості для підрахунку часових інтервалів або швидкості протікання будь-якого процесу з метою подальшого інтегрування за часом призводять до необхідності розробки рахункових пристроїв. Основне завдання рахункових пристроїв – зберігання слова інформації та виконання над ним операції рахунку (операція рахунку полягає у зміні стану лічильника на 1). В даний час розроблено кілька програмованих рахункових пристроїв. Режим обміну інформацією встановлюється програмно та може бути змінено у процесі виконання програми. Технологія ВІС дозволяють створювати універсальні багатофункціональні інтерфейсні пристрої, призначені для підрахунку імпульсів у реальному масштабі часу. Такі пристрої можуть бути програмованими та застосовуватись у різних режимах рахунку. Обмін даними здійснюється шляхом звернення процесора до пристрою рахунку як до зовнішнього пристрою. Таким чином, інтерфейсні пристрої рахунку імпульсів дозволяють розвантажити центральний процесор від виконання даних арифметичних операцій і здійснювати звернення до нього тільки

					ЦЗДВН 8.171.00.10.730 ПЗ	Лист
Изм.	Лист	№ докум.	Подпись	Дата		36

у разі прочитання даних підрахунку та встановлення значення, що підраховується, завдання режимів і параметрів рахунку. Таким чином, досягається найбільш раціональне використання часу роботи блоку процесора.

Перейдемо до розробки БУК. Під час розробки структурної схеми було поставлено завдання розробити модуль управління конденсаторами. Даний модуль здійснює видачу цифрового сигналу постійної напруги 12В для запуску реле в схемі управління конденсатором (низький рівень – конденсатор вимкнений, високий – включений), а також прочитання сигналу такої ж форми з проміжних реле, що характеризують стан конденсатора.

З метою зменшення загального часу опитування/завдання положення вимикачів та уніфікації сигналів із центральним блоком підблоку об'єднуватимемо у восьмирозрядні групи паралельно включеним адресним входом (викликаних однією адресною командою та записом/читанням однією байтною командою даних).

Основним функціональним модулем вузла читання є аналоговий ключ сигналів, входи якого закорочені на напругу, що управляє, а виходи на відповідний сигнал. Для керування цим ключем використовуємо регістр зберігання інформації. Основним функціональним вузлом блоку читання є також оптрон, що дозволяє перетворити високий сигнал 12 В до рівня сигналу, сумісного з сигналами автоматизованої системи управління. Так як оптрони не мають керуючих входів, що відключають, то з метою захисту шини системи передачі даних необхідно використовувати проміжні буферні схеми з управлінням по виходу.

В основі блоку управління двигуном знаходиться цифро-аналоговий перетворювач. В його функції входить перетворення цифрового сигналу центрального блоку в аналоговий сигнал, який після відповідного підсилення можна подати на тиристорний перетворювач управління синхронним двигуном.

Найбільш функціональні ЦАП дозволяють відмовитися від регістрових схем на вході і від пристроїв вибірки та зберігання операційних підсилювачів на виході. Основні показники ЦАП такі, як час встановлення, лінійна похибка і споживана потужність для даної задачі не мають критичної важливості. Тому перевагу можна віддати ЦАП з меншою кількістю джерел живлення та опорної напруги і максимальною розрядністю. Крім того, на кожному кінцевому блоці необхідно передбачити блоки живлення на відповідну напругу.

Таким чином, отримуємо функціональну схему (рисунку 7).

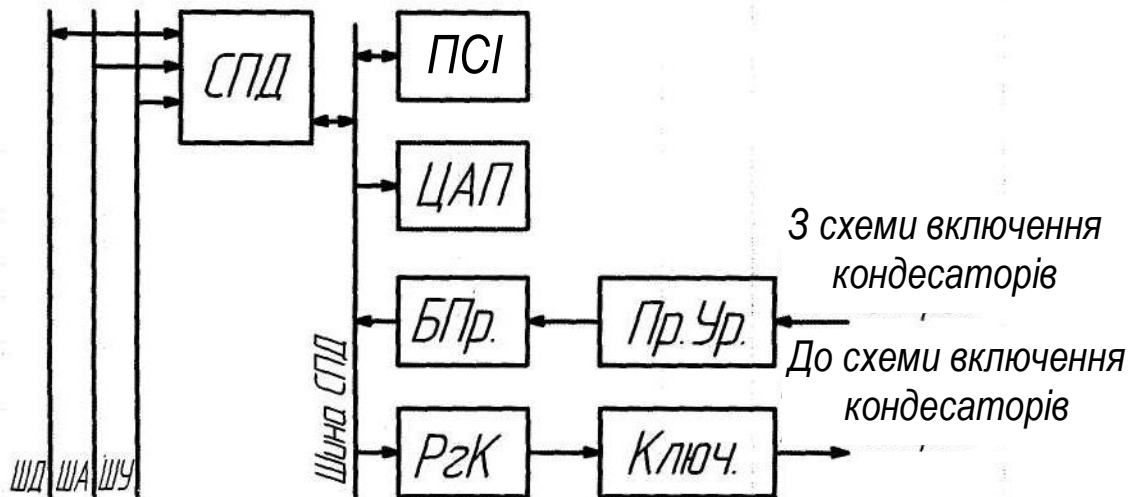


Рисунок 7 – Функціональна схема СПД, БПІ, БУК, БУД: СПД – система передачі даних; ЦАП – цифро-аналоговий перетворювач; Пр.Рв. – перетворювач рівня; Ключ – аналогові ключі; БПр – буфер перетворювача рівня, РгК – регистр ключей

1.5 Розробка та розрахунок принципів електричних схем вузлів та блоків проектованої системи

1.5.1 Вибір елементної бази. Усі ІС за принципом побудови електронного ключа можна поділити на транзистор-транзисторна логіку (ТТЛ), емітер-пов'язана логіка (ЕПЛ) і на основі МДН структур [6, 10, 11].

ІС ЕПЛ мають високу швидкодію. Однак їм притаманні такі недоліки: низька завадостійкість і велике споживання енергії, тому вони дуже рідко застосовуються, і тільки для побудови надшвидкодійних пристроїв та систем.

ІС на основі МДН структур бурхливо розвиваються. Основною їх перевагою є низька споживана потужність і висока стійкість до перешкод. По швидкодії ці серії стають порівнянними з елементами ТТЛ. Однак серії ІС, що випускаються на основі МДН структур, мають обмежений набір елементів і в більшості випадків несумісні з найпоширенішими ТТЛ за рівнем напруги.

ІС ТТЛ знайшли найширше застосування при розробці та виробництві різної апаратури. У складі окремих серій типу ТТЛ є десятки мікросхем різних типів. Крім того, ІС ТТЛ мають цілком прийнятні значення споживання енергії і

перешкодостійкість.

Виходячи з того, що для побудови автоматизованої системи керування не потрібна висока швидкодія (до 10 МГц) і велике споживання енергії не є критичним, у даному випадку можна використовувати будь-яку із серій з сумісним рівнем до рівня сигналів ТТЛ.

Аналіз характеристик показує, що найбільш прийнятним за різними групами параметрів є мікропроцесорний комплект Intel 8285 (мікропроцесор Intel 8085A) або мікроконтролер сімейства MCS-51, а для реалізації допоміжних блоків ІС серії 74ALS [6, 7, 8, 9].

Мікропроцесорний комплект Intel 8285 призначений для побудови широкого класу цифрових пристроїв, контролерів та мікропроцесорних систем різного призначення. Його відмінні риси: велика функціональна насиченість, досить висока швидкодія, середня споживана потужність, фіксована восьмирозрядність і спеціальна система команд [6, 8].

Удосконалені технології дозволило освоїти новий вид мікросхем ТТЛ із діодами Шотки. ІС серії 74ALS мають високу швидкодію, що дозволяє їх вважати доцільною заміною високошвидкісних видів логічних схем серій ЕЗЛ, мале споживання потужності конкурує із серіями КМОП і, що найважливіше, вони сумісні зі стандартними серіями ТТЛ.

1.5.2 Розробка принципової схеми центрального процесора. Одним із основних критеріїв при виборі МП або МК є швидкодія. Так як до проектованої системи не висуваються високі вимоги, то можна вибрати мікроконтролер із середньою швидкодією. Виберемо однокристальний мікроконтролер Intel 8051A. Обраний однокристальний МК (далі МК51) є одним з найпоширеніших, що дозволяють створювати ефективні інформаційно-керуючі обчислювальні пристрої, орієнтовані на реалізацію завдань пристроїв управління, для яких достатньо коротких програм, невеликого обсягу інформації для змінних та задовільні умови по введенню-виведенню даних. Крім того, МК51 дозволяє без узгоджувальних перетворювачів підключати інтерфейсні схеми, розширювачі інтерфейсів, однієї з найпоширеніших і досить широкої серії Intel 82XX.

МК виконаний на основі високорівневої МОП технології та випускається в корпусі ВІС, що має 40 зовнішніх виводів. Цоколівка корпусу МК51 та найменування виводів наведено у таблиці 1.4. До роботи МК51 потрібно одне джерело електроживлення +5В [6, 10].

					ЦЗДВН 8.171.00.10.730 ПЗ	Лист
						39
Изм.	Лист	№ докум.	Подпись	Дата		

Таблиця 1.4 – Цоколівка корпусу МК51 та найменування виводів [6, 10]

Вивід	Позначення	Тип виводу	Функціональне позначення виводу
39-32	P0.0-P0.7	Входи/Виходи	Восьмирозрядний двонаправлений порт
1-8	P1.0-P1.7	Входи/Виходи	Восьмирозрядний квазідвонаправлений порт
21-28	P2.0-P2.7	Входи/Виходи	Восьмирозрядний квазідвонаправлений порт
10-17	P3.0-P3.7	Входи/Виходи	Восьмирозрядний квазідвонаправлений порт
31	EA/VPP	Вхід	Відключення резидентної пам'яті програм
30	ALE/PROG	Вихід	Використовується для звернення до зовнішньої пам'яті
29	PSEN	Вихід	Строб під час читання із зовнішньої пам'яті програм
10	RXD	Вхід	Приймач послідовного порту
11	TXD	Вихід	Передавач послідовного порту
12,13	INT0, INT1	Входи	Запит переривання
14, 15	TO, T1	Входи	Таймер-лічильник
16	WR	Вихід	Строб під час запису у зовнішню пам'ять даних
17	RD	Вихід	Строб під час читання із зовнішньої пам'яті даних
9	RST/VPD	Вхід	Сигнал ініціалізації мікроконтролера
18,19	XTAL1, XTAL2	Вхід	Використовується для підключення резонатора
20	GND	–	Загальний
40	Vcc	–	Напруга живлення +5В±5%

Оснoву МК51 утворює внутрішня двонаправлена восьмибітна шина, яка пов'язує між собою всі основні вузли та пристрої: резидентну пам'ять, АЛП, блок реєстрів спеціальних функцій, пристрій керування та порти введення/виведення. Восьмибітне АЛП може виконувати арифметичні операції додавання, віднімання, множення, поділу, логічні операції І/АБО, "Виключне АБО", а також операції циклічного зсуву, скидання, інвертування і т.п. Важлива властивість АЛП – можливість оперувати чотирма типами інформаційних об'єктів: булевським (1 біт), цифровим (4 біти), байтовим (8 біт), адресним (16 біт) [6, 10].

Резидентна пам'ять програм (РПП) об'ємом 4 Кбайт необхідна для зберігання команд, констант. РПП має 16-розрядну шину адреси. Резидентна пам'ять даних (РПД) обсягом 128 байт адресується одним байтом. Крім того, до адресного простору РПД примикають адреси реєстрів спеціальних функцій. РПД і РПП розміщені на кристалі МК51, але можуть бути розширені до 64 Кбайт шляхом підключення зовнішніх ВІС. Під впливом зовнішніх електричних сигналів РПП може бути запрограмована електрично. Стирання інформації проводиться витримкою під ультрафіолетовим джерелом світла. Акумулятор є джерелом операнда та місцем фіксації результату при виконанні арифметичних,

логічних та низки операцій передачі даних. Крім того, з використанням акумулятора можуть бути виконані операції зсувів, перевірки на нуль, формування ознаку паритету [6, 10].

Кварцовий резонатор з тактовою частотою до 12,5 МГц підключається до зовнішніх висновків XTAL1, XTAL2 і керує роботою внутрішнього генератора, який формує сигнали синхронізації і які складають машинний цикл рівний 12 періодам резонатора. Більшість команд МК51 виконуються за цикл. Команди, що оперують з адресами, виконуються за два машинні цикли. Команди множення та ділення вимагають чотирьох циклів [6, 10].

Чотири програмовані порти призначені для побайтного введення/виведення. Порт $\epsilon 0$ – двонаправлений, порти 1, 2, 3 – квазідвонаправлені. Кожна лінія портів може бути використана незалежно для введення/виведення інформації. Вихідні лінії портів 1, 2, 3 можуть бути навантажені однією ТТЛ схемою кожна. Лінії порту 0 можуть бути навантажені на дві ТТЛ схеми кожна. Вхідні сигнали для МК51 можуть формуватися ТТЛ або n-МОП схемами [6, 10].

Розширена система пріоритетних переривань дозволяє використовувати два входи переривань від зовнішніх пристроїв і два входи таймера/лічильника зовнішніх подій. Система команд МК51 містить 111 базових команд, які зручно поділити на п'ять груп: команди передачі даних, арифметичні операції, логічні операції, передачі управління та операції з бітами. Використовується пряма, безпосередня, непряма та неявна типи адресації. Результат виконання операнда потрапляє слово стану програми, що включає чотири ознаки: перенесення, допоміжного перенесення, переповнення та паритету [6, 10].

З огляду малої навантажувальної здатності магістралей МК в схемі необхідно використовувати буферні елементи. Для ША виберемо ІС Intel 8282 восьмирозрядний адресний регістр-"засувку" без інверсії і з трьома станами на виході, призначений для зв'язку МК з системною шиною. Найменування виводів наведено у таблиці 1.5. Оскільки в системі, що розробляється, використовується 16-розрядна адреса, то кількість таких ІС. Використання регістрів для ША пояснюється тим, що для молодшого байта адреси і для байта даних використовується один порт МК, а більшість ЗП не має внутрішніх регістрів [6, 8, 9].

Для ШД і ШУ виберемо двонаправлений 8-розрядний шинний формувачі без інверсії та з трьома станами на виході ІС Intel 8286, призначений для обміну даними між МК та системною шиною, що володіє підвищеною здатністю

					ЦЗДВН 8.171.00.10.730 ПЗ	Лист
Изм.	Лист	№ докум.	Подпись	Дата		41

навантаження. Найменування виводів наведено у таблиці 1.6. Взагалі для ШУ можливе використання односпрямованого буфера, але з метою уніфікації застосування ІС в системі використовуємо двоспрямовану.

Таблиця 1.5 – Найменування виводів Intel 8282 [6, 10]

Вивід	Позначення	Тип виводу	Функціональне призначення виводу
9	OE	Вхід	Дозвіл передачі (управління 3-м станом)
11	STB	Вхід	Стробуючий сигнал
1-8	D0-D7	Входи	Інформаційна шина
12-19	Q0-Q7	Виходи	Інформаційна шина
10	GND	-	Загальний
20	Vcc	-	Напруга живлення +5В±5%

Таблиця 1.6 – Найменування виводів Intel 8286 [6, 10]

Вивід	Позначення	Тип виводу	Функціональне призначення виводу
9	OE	Вхід	Дозвіл передачі (управління 3-м станом)
11	T	Вхід	Вибір напруму передачі
1-8	A0-A7	Входи/ виходи	Інформаційна шина
12-19	B0-B7	Входи/ виходи	Інформаційна шина
10	GND	-	Загальний
20	Vcc	-	Напруга живлення +5В±5%

Для виборки мікросхем потрібний дешифратор адреси. Як дешифратор адреси виберемо інвертуючий восьмирозрядний дешифратор SN74ALS139N. Функціональне призначення виводів даної ІС в таблиці 1.7 [10, 11].

Таблиця 1.7 – Найменування виводів SN74ALS139N [10, 11]

Вивід	Позначення	Тип виводу	Функціональне призначення виводу
1, 15	EC1, EE2	Входи	Управління передачею даних
3, 2, 13, 14	1X1,1X2 2X1,2X2	Входи	Канал адреси
4-7, 12-9	1Y1-1Y4. 2Y1-2Y4	Виходи	Канал вибору мікросхем
18	GND	-	Загальний
16	Vcc	-	Напруга живлення +5В±5%

Також ЦП слід передбачити допоміжну логічну ІС SN74ALS00, яка містить чотири логічних елементи 4АБО для перемноження різних сигналів.

Таким чином, у схему ЦП входять мікроконтролер Intel 8051A, буфери ШД, ША та ШУ і дешифратор адреси.

Розробку схеми почнемо з визначення з'єднання МК Intel 8051A з схемами синхронізації та живленням. Як схему ГТІ використовуємо стандартну схему включення наведену в технічній документації на МК51. Два конденсатори К10-175-Н90-30 пФ±20% паралельно включені кварцовому резонатору РК-12,5 МГц. Стандартну схему установки нуля містить конденсатор К50-35-25В-10мкФ, паралельно включені резистори С2-23В-0,25-1 кОм±5% і нормально розімкнутого перемикача. Кварцовий резонатор підключається до виводів XTAL1 та XTAL2, Схема встановлення нуля підключається до входу RST. Вхід U_{cc} підключаємо до шини живлення U1 (+5В±5%), вхід GND до нульової шини U0.

Шина управління складена з сигналів запису P3.6 -WR, читання P3.7 -RD і строба запису адреси ALE мікроконтролера. Для забезпечення двох режимів роботи забезпечимо блокування сигналу ALE його подачею з сигналом P3.0 через виводи MCA і VBA на IC SN74ALS00. Даний вузол дозволяє видачу ALE за низьким рівнем P3.0 і блокує при високому рівні. Результат множення подаємо на вивід VCA. Для забезпечення необхідної здатності навантаження підключаємо їх через проміжні виводи BWR, BCR і VCA до входів A0, A1 і A2 Intel 8286 буфера шини управління. На вхід дозволу -OE подаємо сигнал логічного 0 (дозвільний). Входи U_{cc} і GND підключаємо до шини живлення U1 (+5±5%) і нульової шини U0 відповідно. Таким чином, отримуємо шину управління, що складається з стробу запису CW, стробу читання CR і стробу запису адреси CA. Також за допомогою IC SN74ALS00 подачею на входи 1 і 2 стробів CR і CW, отримуємо строб CWR, що вказує на наявність запису або читання. Входи IC SN74ALS00 U_{cc} і GND підключаємо до шини живлення U1 (+5±5%) і нульової шини U0 відповідно.

Двонаправлений порт 0 буде суміщеним з молодшим байтом ША та ШД мікроконтролера. Підключаємо виходи МК51 P0.0-P0.7 через шину BAD0-BAD7 до ввідів A0-A7 Intel 8286 та до ввідів D0 – D7 першої Intel 8282. На дозволяючий вхід Intel 8286 -OE подаємо сигнал CWR з ШУ. Напрямок передачі Т визначатиметься сигналом CR з ШУ (при низькому рівні напрямок передачі шина даних – мікроконтролер, при високому мікроконтролер – шина даних). Виходи B0-B7 Intel 8286 через шину D0-D7 будуть шиною даних системи.

Квазидвонаправлений порт 2 буде старшим байтом шини адреси. Підключаємо виводи МК51 P2.0-P2.7 через шину BA8-BA15 до ввідів D0-D7

					ЦЗДВН 8.171.00.10.730 ПЗ	Лист
Изм.	Лист	№ докум.	Подпись	Дата		43

другої Intel 8282. На дозвільні входи -OE1 і -OE2 обох IC Intel 8282 подаємо сигнал логічного 0 (дозвільний), на входи зберігання STB сигнал CA (який забезпечуватиме зберігання при переході з високого рівня в низький). Входи Ucc і GND підключаємо до шини живлення U1 (+5±5%) і нульової шині U0 відповідно. Виходи Q0-Q7 обох IC через шину A0-A15 будуть магістраллю адреси.

На входи 1X1, 1X2, 2X1 дешифратора адреси подано розряди A11, A12, A13 старшого байта ША. На виходах Y1-Y5 SN74ALS139N через шину S1-S5 логічний 0 для обраної IC і логічні 1 для інших. На -EC (дозволяючий вхід дешифратора) подано логічний 0. Входи Ucc і GND підключаємо до шини живлення U1 (+5В+5%) і нульової шині U0 відповідно.

Розподілимо стани дешифратора згідно таблиці 1.8 [10, 11].

Таблиця 1.8 – Стани дешифратора SN74ALS139N [10, 11]

Входи 1X1, 1X2, 2X1 (A11-A13)	Виходи Y1-Y5 (S1-S5)	Обраний модуль
000	01111	ОЗП
001	10111	ПЗП
010	11011	БП1
011	11101	БП2
100	11110	СПД

Принципи звернення до зовнішньої пам'яті та інших блоків докладно розглянемо при розробці блоків ОЗП і ПЗП.

Також при розробці ЦП визначимо правила розташування конденсаторів, які захищають від перешкод по лінії живлення. Для IC мікропроцесорного комплекту Intel 82XX низькочастотні перешкоди ланцюга живлення необхідно блокувати конденсатором з розрахунку 0,1 мкФ на кожну IC, включеної між шинами +5В і GND безпосередньо на початку шини +5В. Високочастотні перешкоди необхідно блокувати конденсатором ємністю 0,015-0,022 мкФ, включеним між кожним виводом +5В IC та шиною GND у безпосередній близькості від мікросхем (не далі 5 мм). Для допоміжних мікросхем серії SN74ALS низькочастотні перешкоди блокуються аналогічно, а для блокування високочастотних встановлюються ємності, що розв'язують, (не менше 0,002 мкФ на одну IC) розміщені по площі плати з розрахунку один конденсатор на групу не більше ніж 10 IC.

1.5.3 Розробка принципової схеми блоків ОЗП та ПЗП.

У мікроконтролерних системах, побудованих на основі МК51, можливе

використання оперативної пам'яті даних (ОПД). Доступ до ОПД забезпечується керуючими сигналами -RD та -WR, які формуються в лініях P3.7 та P3.6 при виконанні портом 3 альтернативних функцій. Доступ до ОПД можливий із використанням 16-бітної адреси або 8-бітної адреси. У будь-яких випадках використання 16-бітної адреси старший байт адреси фіксується (і зберігається незмінним протягом одного циклу запису або читання) в регістрі-засувці порту P2. Якщо черговий цикл зовнішньої пам'яті слідує не відразу ж за попереднім циклом зовнішньої пам'яті, то незмінний вміст регістру-засувки порту P2 відновлюється в наступному циклі. Якщо не використовується 8-бітна адреса, то вміст регістру-засувки порту P2 залишається незмінним на його зовнішніх виводах протягом всього циклу зовнішньої пам'яті.

Через порт P0 МК51 в режимі часового мультиплексування здійснюється видача молодшого байта адреси і передача байта даних. Сигнал ALE має бути використаний для запису байта адреси у зовнішній регістр. Потім у циклі запису байт даних, що виводиться, з'являється на зовнішніх виводах порту P0 тільки перед появою сигналу -WR. У циклі читання байт даних, що вводиться, приймається в порт P0 по фронту стробуючого сигналу -RD.

Часові діаграми на рисунку 8 ілюструють роботу з ОПД у режимах читання та запису відповідно. Основні часові параметри, що характеризують роботу IC 2716 фірми Intel і TC5516 фірми Toshiba в режимах читання запису наведені в таблиці 1.9 та таблиці 1.10 відповідно [10, 11].

Таблиця 1.9 – Часові параметри IC 2716 фірми Intel [10, 11]

Часові параметри	t
Час виборки адреси t_{AA} , нс	≥ 450
Затримка вихідної інформації відносно -CE t_{CE} , нс	≥ 450
Затримка вихідної інформації відносно -OE t_{OE} , нс	≥ 120
Час встановлення високого імпедансу на виході t_{DE} , нс	≤ 100
Час встановлення адреси t_{AS} , мкс	≥ 2
Час встановлення сигналу -OE t_{OES} , мкс	≥ 2
Час встановлення вхідної інформації t_{OS} , мкс	≥ 2
Час затримки адреси t_{AH} , мкс	≥ 2
Час затримки сигналу -OE t_{OEH} , мкс	≥ 2

Таблиця 1.10 – Часові параметри ІС TC5516 фірми Toshiba [10, 11]

Часові параметри	t
Час циклу зчитування (запису) t_{CR} (t_{CW}), нс	≥ 260 (≥ 300)
Час виборки дозволу t_{AC} , нс	≥ 190
Тривалість сигналу -CS t_{CS} , нс	≥ 190
Тривалість сигналу WE t_w , нс	80-120
Час зсуву -CS відносно адреси f_{CSA} , нс	≥ 50
Час зсуву -WE відносно DI t_{ws} , нс	≥ 20
Час зсуву -CS відносно WE t_{csw} , нс	≥ 20
Час збереження адреси після -CS t_{CHA} , нс	≥ 60
Час збереження -WE після CS f_{CHW} , нс	≥ 30

Що стосується МК51, то кварцовий резонатор, що підключається до зовнішніх виводів X1 і X2 корпусу МК51, керує роботою внутрішнього генератора, який формує сигнали синхронізації. Пристрій управління МК51 на основі сигналів синхронізації формує машинний цикл фіксованої тривалості, що дорівнює 12 періодам резонатора або шести станам первинного керуючого автомата (S1-S6). Кожен стан автомата, що управляє, містить обидві фази (P1, P2) сигналів резонатора. У фазі P1, як правило, виконується операція S6 АЛП, а у фазі P2 здійснюється міжрегістрова передача. Весь машинний цикл складається з 12 фаз, починаючи з фази S1P1 та закінчуючи фазою S6P2, як показано на рисунку 8 а). Як видно з часової діаграми, сигнал САВП формується двічі за один машинний цикл (S1P2-S2P1 та S4P2-S5P1) і використовується для керування процесом звернення до зовнішньої пам'яті.

У розвитку РПЗУ існує два основних напрямки: з електричним програмуванням та електричним стиранням інформації та з електричним програмуванням та ультрафіолетовим стиранням інформації. Перші відрізняються меншою потужністю споживання, другі швидшим часом вибірки адреси і набагато більшим часом зберігання даних 25000 годин проти 5000. Останнє вважаємо основним чинником, і як рПЗП вибираємо по заданій ємності ІС Intel 2716.

Мікросхеми зі стиранням ультрафіолетом є рПЗП на основі лавинно-інжекційних МДП-транзисторів з плаваючим затвором, в яких запис інформації здійснюється електричним способом, а для стирання інформації потрібно опромінення ультрафіолетовим випромінюванням [10, 11].

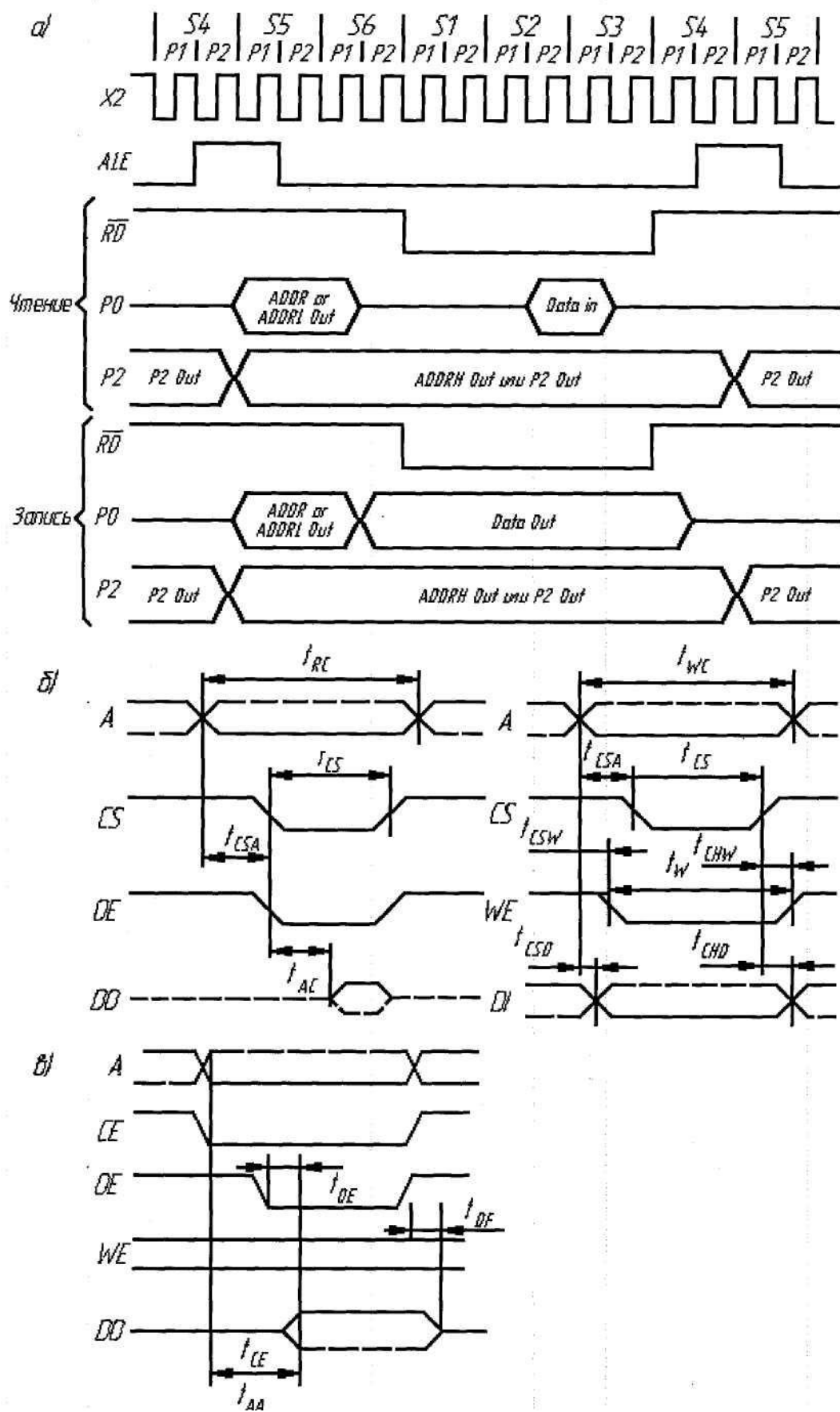


Рисунок 8 – Часові діаграми роботи с ОПД [8, 9]

Изм.	Лист	№ докум.	Подпись	Дата

ІС Intel 2716 виконана на основі ЛПЗ/МОП-технології, являють собою ПЗП з ультрафіолетовим стиранням та електричним записом інформації, яка зберігається тривалий час при включеному або відключеному напрузі живлення [7]. Місткість ІС Intel 2716 становить 16 Кбіт в обсязі 2048 8-розрядних комірок пам'яті. Характерні особливості даної ІС: 1) наявність інформаційних виводів мультиплексування для вхідної та вихідної інформації; 2) інформація зчитується у тому самому коді, в якому записується; 3) виводи мікросхеми можуть перебувати в трьох станах з низьким рівнем напруги, з високим рівнем напруги і у стані вибору мікросхеми з високим вихідним опором. Функціональне призначення виводів ІС Intel 2716 наведено таблиці 1.11 [10, 11].

Як ВІС ОЗП краще вибрати пристрої статичного типу. Вони прості в експлуатації, мають високу стійкість до перешкод, не вимагають складних систем обслуговування і головне можуть необмежено довго зберігати інформацію при включеному живленні.

Таблиця 1.11 – Функціональне призначення виводів ІС Intel 2716 [10, 11]

Вивід	Позначення	Тип виводу	Функціональне призначення виводів
8-1, 23,22,19	A0-A10	Вхід	Адресні входи
9-11,13-17	D0-D7	Вихід	Виходи даних
18	CE	Вхід	Вибір мікросхеми
20	OE	Вхід	Дозвіл виводу
21	WE	Вхід	Режим запису
24	Vcc	–	Напруга живлення +5В
12	GND	–	Загальний

Як ОЗП вибираємо за заданою ємністю ІС TC5516 фірми Toshiba. Статичні ЗП з довільною вибіркою будуються на тригерах із безпосередніми зв'язками [4]. Наведемо деякі особливості TC5516. Дешифратор рядків виконаний двоступінчастим, що дозволило зменшити паразитні вузлові ємності і скоротити час дешифрації. Схема вихідного буфера розрахована на три стани. Відмінною особливістю схеми вихідного буфера є наявність біполярного n-p-n транзистора, який суттєво підвищує здатність навантаження мікросхеми. Під час звернення до кристала ІС (рівень сигналу на входах -CS1 і -CS2 – низький) адресний код A0-A11 запам'ятовується в регістрі адреси і залежить від стану зовнішніх адресних шин. Функціональне призначення висновків ІС TC5516 наведено у таблиці 1.12.

1.5.4. Розробка принципової схеми блоку інтерфейсу користувача.

У мікропроцесорному комплекті серії Intel 82XX багатofункціональним інтерфейсним пристроєм, що програмується, є ВІС Intel 8279. Вона призначена для введення та виведення інформації в системах, виконаних на основі мікропроцесорів Intel 8085 та 8086. Функціональне призначення виводів ВІС Intel 8279 наведено у таблиці 1.13 [8, 9].

Мікросхема складається з двох частин: клавіатурної та дисплейної. Клавіатурна частина забезпечує введення інформації в мікросхему через "лінії повернення" RET7-RET0 з клавіатури, а також введення по стробуючому сигналу. Для зберігання інформації, що вводиться в мікросхемі передбачена додаткова пам'ять – оперативний запам'ятовуючий пристрій ємністю 8 байт. Останній працює за принципом "перший увійшов – перший вийшов" [8, 9].

Таблиця 1.14 – Функціональне призначення виводів ВІС Intel 8279 [10, 11]

Вивід	Позначення	Тип виводу	Функціональне призначення виводів
8,7,6,5,2,1,39,38	RET7-RET0	Вхід	Входи ліній повернення
36	SH	Вхід	Сигнал зсуву
37	V/-STB	Вхід	Сигнал управління
10	R	Вхід	Сигнал читання
11	W	Вхід	Сигнал запису
21	NS/-D	Вхід	Управління записом/читанням
22	CS	Вхід	Вибір мікросхеми
3	CLK	Вхід	Тактові імпульси
9	CLR	Вхід	Встновлення в вихідний стан
19,18,17,16,15,14,13,12	D ₇ -D ₀	Вхід/ Вихід	Канал даних
24-27	DSPA,-DSPA _n	Вихід	Канал А
28-31	DSPB ₃ -DSPB _n	Вихід	Канал В
23	BD	Вихід	Гасіння відображення L-рівня
35,34,33,32		Вихід	Сканування клавіш клавіатури або набору датчиків та дисплея
4	INT	Вихід	Переривання
40	Ucc	–	Напруга живлення +5В
20	GND	–	Загальний

Дисплейна частина може сполучатися з 8- та 16-розрядними цифровими або

алфавітно-цифровими дисплеями. Вивід інформації відбувається двома 4-розрядними каналами DSPA3-DSPA0 і DSPB3-DSPB0 у вигляді двійкового коду. Для зберігання інформації, що підлягає відображенню, у мікросхемі є ОЗП відображення об'ємом 16 комірок по 8 розрядів.

Мікросхема забезпечує формування кодованих або дешифрованих інтерфейсних сигналів сканування S3-S0 клавіатури і дисплея, а також сигналу для міжрозрядного гасіння -BD інформації на дисплеї.

Застосування IC Intel 8279 у системах дозволяє повністю звільнити МП від операції сканування клавіатури та регенерації відображення.

Навантажувальну здатність виходів DSPA3-DSPA0 і DSPB3-DSPB0 необхідно підвищити, оскільки семисегментний дисплей складається з чотирьох індикаторів, у яких однойменні виводи А-Н об'єднані, а двійкові ключі об'єднані в 16 груп по чотири світлодіоди. Для цього ці виводи підключаються до відповідних виводів ППУ через буфер SN74ALS244N (односпрямований восьмирозрядний буфер). Функціональне призначення виводів IC SN74ALS244N наведено у таблиці 1.14. Крім цього, необхідно обмежити струм через сегменти, для цього послідовно виходам буфера SN74ALS244N включаються опори величиною 220 Ом.

Для перетворення двійково-десятькового коду в семисегментний використовуємо дешифратор MDS047. Функціональне призначення висновків IC MDS047 наведено у таблиці 1.15 [10, 11].

Включення конкретного індикатора, одного з чотирьох семисегментних, одного з 64 двійкових, 8 клавіш з 12, буде виконуватися за допомогою дешифратора 3→8. Його 4 перші виходи в залежності від коду на виходах ППУ S0-S2 включатимуть відповідні індикатори подачею на виходи 0-15 напруги живлення. Як такий дешифратор можна використовувати 74ALS138N. Мікросхема має чотири входи та шістнадцять виходів. Функціональне призначення висновків IC 74ALS138N наведено у таблиці 1.16 [10, 11].

Якщо виходи даного дешифратора безпосередньо через буфери SN74ALS244N підключити до анодів індикаторів, то індикатори, володіючи досить великою потужністю для серії ТТЛ, можуть вивести з ладу IC буферів.

Схема включення окремого індикатора має витримувати прямий струм 20 мА. Як таку схему можна використовувати транзисторний ключ, що підключає напругу живлення до анода індикатора. Кожен ключ керуватиметься одним із чотирьох виходів дешифратора.

					ЦЗДВН 8.171.00.10.730 ПЗ	Лист
						51
Изм.	Лист	№ докум.	Подпись	Дата		

Як такі ключі, що витримують необхідний струм, можна взяти ІС К564КТЗ. Мікросхема складається із чотирьох ключів. Управління ключем здійснюється на вході СН. За наявності на вході СН низького рівня напруги ключ закритий, інакше – відкритий. ІС К564КТЗ призначена для комутації цифрових та аналогових сигналів зі струмом комутації до 30 мА. Функціональне призначення виводів ІС К564КТЗ наведено у таблиці 1.17 [10, 11].

Тепер перейдемо до розробки клавіатури модуля інтерфейсу користувача. Оскільки клавіатура складається з 12 клавіш, вона має бути розбита на дві частини по 8 та 4 клавіші. Для посилення сигналів із клавіш необхідно використовувати буфер. Виберемо при цьому ІС SN74ALS244N. Для вибору однієї з двох частин клавіатури використовуємо виходи дешифратора 74ALS138N [10, 11].

Таблиця 1.14 – Функціональне призначення виводів ІС SN74ALS244N [10, 11]

Вивід	Позначення	Тип виводу	Функціональне призначення виводів
1, 19	ED0, ED1	Входи	Управління передачею даних
2,4,6,8, 11, 13,, 15, 17	A0-A3 A0-A3	Входи/ Виходи	Канал даних
18, 16, 14, 12 3,5,7,9	B0-B3, B0-B3	Входи/ Виходи	Канал даних
10	GND	–	Загальний
20	Ucc	–	Напруга живлення +5В±5%

Таблиця 1.15 – Функціональне призначення виводів ІС MDS047 [10, 11]

Вивід	Позначення	Тип виводу	Функціональне призначення виводів
5.1,2,4	1,2, 4, 8	Вхід	Входи двоично-десятичного коду
10, 11, 13, 12, 7, 8, 9	A, B, C, D, E, F, G	Вихід	Виходи семисегментного коду
14	Ucc	–	Напруга живлення +5В±5%
6	GND	–	Загальний

Таблиця 1.16 – Функціональне призначення виводів ІС 74ALS138N [10, 11]

Вивід	Позначення	Тип виводу	Функціональне призначення виводів
23-20	1, 2, 4, 8	Вхід	Входи адреси
1-11, 13-17	0-15	Вихід	Виходи дешифратора
18, 19	C1,C2	Вхід	Дозвіл виводу
12	Ucc	–	Напруга живлення +5В±5%

24	GND	–	Загальний
----	-----	---	-----------

Таблиця 1.17 – Функціональне призначення виводів ІС К564КТЗ [10, 11]

Вивід	Позначення	Тип виводу	Функціональне призначення виводів
1, 4, 8, 11	1, 2, 3, 4	Вхід	Входи ключа
2, 3, 9, 10	1, 2, 3, 4	Вихід	Виходи ключа
13, 5, 6, 12	СН1-СН4	Вхід	Дозвіл введення
14	U _{сс}	–	Напруга живлення +5В±5%
7	GND	–	Загальний

Як двійкові індикатори дисплея виберемо світлодіодні індикатори АЛС331А. Індикатор АЛС331А має два р-п переходи із загальним каналом, 1 – анод зелений колір свічення, 2 – анод червоний колір свічення, силу світла 0,6 мкд, постійна пряма напруга $U_{пр} = 2,5$ В, постійний прямий струм $I_{пр} = 20$ мА [10, 11].

Як семисегментні індикатори дисплея виберемо світлодіодні індикатори АЛС324А. Індикатор АЛС324А має червоний колір свічення, силу світла 0,15 мкд, постійна пряма напруга $U_{пр} = 2,5$ В, постійний прямий струм $I_{пр} = 20$ мА [10, 11].

Клавіатуру можна виконати з урахуванням клавішних механічних датчиків типу ПКН125. Кожен із клавішних датчиків повинен мати підживлення від $U_1 = 5$ В через опір 15 кОм. Кнопка RESET підключається до ГТІ.

Шина даних МПС підключається до входів D0-D7 обох ІС Intel 8279. До входів -RD та -WR підключаємо відповідні шини управління. До входів -CS першої та другої ІС підключаємо сигнали S3 та S4. На обидві ІС Intel 8279 необхідно подати сигнали CLK (тактові імпульси), на вхід RES (апаратне скидання) – сигнал системи RES. Управління входом INSD здійснюється сигналом А10 з ША.

Перша Intel 8279 виводами DSPA3-DSPA0 і DSPB3-DSPB0 через шину DA0-DA7 подає сигнали на перший буфер SN74ALS244, потім через резистори і шину Ka1-Ka8 на катоди 32 груп двійкових світлодіодів по 4 В кожної. Сигнали з клавіш через третій і четвертий буфери SN74ALS244 потім через шину K0-K7 подаються на входи RET0-RET7 мікросхеми. Виходи S0-S3 підключаємо через шину SS0-SS3 до входів 1, 2, 4, 8 дешифратора. Також на роздільні входи C1 і C2 подаємо дозвільний сигнал. З виходів дешифратора 0-15 отримуємо сигнал

сканування, що подається на шину SD1-SD16. Сигнали SD1, SD2 подаємо на D1, D2 входи третього і четвертого буфера клавіатури SN74ALS244. Сигнали SD1-SD16 по черзі підключаємо до роздільних входів CH1-CH4 чотирьох ключів K564КТЗ, входи якого закорочені на землю U0, а виходи через шину A1-A16 підключені до анодів 32 груп двійкових світлодіодів. Аналогічно сигнали SD1-SD4 через п'ятий ключ, шину A17-A20 підключені до анодів семисегментних індикаторів. Друга Intel 8279 виводами DSPA3-DSPA0 через шину Db0-Db4 подає сигнали дешифратор коду MDS047 через шину на другий буфер SN74ALS244, потім через резистори і шину Kb1-Kb8 на катода А-Г К семисегментних індикаторів. Для відображення коми на вход Н першого індикатора подана логічна 1.

До входів Ucc і GND всіх вищевказаних ІС підключається живлення U1 і земля U0 відповідно до цоколювань корпусів зазначених у таблицях 1.14-1.17. Безпосереднє підключення Intel 8279 здійснюється через роз'єм ГРПМ61.

Опишемо порядок роботи з блоком інтерфейсу користувача з погляду програміста. Оскільки ІС Intel 8279 здійснює управління всім підключеним обладнанням автономно, порядок роботи з блоком визначається управлінням ІС.

Завдання режиму роботи однієї з двох мікросхем Intel 8279 відбувається в такий спосіб. Блокування ALE (P3.1) встановлюється в 1. На P2 центрального процесора видається слова "X.X.lns/D.S1/S2.0.0.X.X", де X – байдужий стан, lns/D (1/0) – вибір каналу ІС інструкції/дані, S1/S2 (0/1) – вибір першої чи другої ІС блоку. Для запобігання непередбачуваних результатів на P0 центрального процесора видається "0.0.0.0.0.0.0", а потім скидається блокування ALE (P3.1). Дані дії встановлюють систему в режим зв'язку P0.0-P0.7 МК51 – D0-D7 8279. Обмін інформацією відбувається за допомогою команди звернення до будь-якої адреси зовнішньої "короткої" пам'яті або безпосереднім виведенням/зчитуванням на P0. Причому в першому випадку напрямок передачі здійснюється автоматично, а в другому доведеться програмно встановлювати прапори запису -WR (P3.6) і читання -RD (P3.7).

1.5.5. Розробка принципової схеми системи передачі. Частина система передачі, яка розробляється у цій роботі, є група з десяти дешифраторів 74ALS138N. Мікросхема має чотири входи та шістнадцять виходів. Функціональне призначення виводів ІС 74ALS138N наведено у таблиці 1.16. Причому перший дешифруватиме молодший зошит байта адреси, решта шість

					ЦЗДВН 8.171.00.10.730 ПЗ	Лист
Изм.	Лист	№ докум.	Подпись	Дата		54

старших за роздільними сигналами першого. На входи 1, 2, 4, 8 першого дешифратора подаємо сигнали А0-А3 шини адреси, на входи наступних дев'яти А4-А7. Дозвільні входи С1, С2 першого дешифратора підключений до S5 (Вибір СПД), що дозволяють працювати входам С1, С2 наступних дев'яти до виходів 0-8 першого. Виходи 0-15 дев'яти дешифраторів другого тетради через шину FS1-FS144 підключаємо до контактів FS1-FS14A роз'єму системи передачі даних, що дозволить здійснювати вибір одного зі 144 кінцевих блоків.

Також для введення/виведення в шину СПД необхідно передавати байт даних. Для розв'язування шини СПД від ШД використовуємо двонаправлений буфер SN74ALS244. Функціональне призначення виодів IC SN74ALS244 наведено у таблиці 1.17 [10, 11].

Таблиця 1.18 – Функціональне призначення виодів IC SN74ALS244 [10, 11]

Вивід	Позначення	Тип виводу	Функціональне призначення виводу
19	OE	Вхід	Дозвіл передачі (управління 3-м станом)
1	T	Вхід	Вибір напрямку передачі
2-9	A0-A7	Входи/ Виходи	Інформаційна шина
18-11	B0-B7	Входи/ Виходи	Інформаційна шина
10	GND	–	Загальний
20	U _{cc}	–	Напруга живлення +5В±5%

Входи А0-А7 буфера підключаємо до D0-D7 ШД. Виходи В0-В7 через шину FDO-FD7 підключаємо до контактів FD0-FD7 роз'єму системи передачі даних. Вхід -ЕО, який дозволяє передавання, підключений до S5 (вибір СПД), а вхід Т напрямку передачі підключений до сигналу СW ШУ.

До входів U_{cc} та GND десяти IC дешифраторів та IC буфера підключається живлення U1 та земля U0 згідно з цоколювкою корпусів зазначених у таблицях 1.16, 1.17 [10, 11].

Також на роз'єм системи передачі даних для видачі додаткової інформації та спрощення управління кінцевими блоками подаємо на роз'єм А0-А2 СПД сигнали А8-А10 ША і на роз'єм FCW і FCW сигнали СW і СR. Живлення кінцевих блоків передбачаємо здійснювати місцевими блоками живлення. Як було зазначено при розробці функціональної схеми, розробка системи передачі

даних у даному проекті не здійснюється. Тому тут вона представлена у вигляді двох роз'ємів з однойменними виводами, припускаючи, що система передачі даних представлена між ними.

Опишемо порядок роботи із системою передачі даних. Завдання режиму роботи СПД відбувається в такий спосіб. Блокування ALE (P3.1) встановлюється 1. На P2 центрального процесора видається слова "FA0. FA1. FA2.1.0.0.X.X", де X – байдужий стан; FA0-FA2 – виконавчі адресні данні, номер кінцевого блоку визначається видачею на P0 центрального процесора його адреси (1-144), а потім скидається блокування ALE (P3.1). Дані дії встановлюють систему в режим зв'язку P0.0-P0.7 МК51 – D0-D7 8279. Обмін інформацією відбувається за допомогою команди звернення до будь-якої адреси зовнішньої "короткої" пам'яті або безпосереднім виводом/зчитуванням на P0. Причому в першому випадку напрямок передачі здійснюється автоматично, а в другому доведеться програмно встановлювати прапори запису -WR (P3.6) і читання -RD (P3.7).

1.5.6 Розробка принципової схеми блоку рахунку імпульсів. При виборі пристрою підрахунку імпульсів основним критерієм є наявність декількох незалежно керованих каналів. У мікропроцесорному комплекті серії Intel 82XX триканальним програмованим таймером є IC Intel 8253. Вона призначена для підрахунку часових інтервалів чи зовнішніх подій у мікропроцесорних системах в режимі реального часу.

Програмований таймер IC Intel 8253 реалізований у вигляді трьох незалежних 16-розрядних каналів із загальною схемою управління. Кожен канал може працювати в шести режимах переривання термінального рахунку, мультівібратора, що чекає, генерації частоти, генерації меандра, програмного формування одиночного строба, апаратного формування одиночного строба. Програмування режимів роботи каналів здійснюється у довільному порядку шляхом введення керуючих слів у регістри режимів каналів, а в лічильники запрограмованого числа байтів. Можливі два типи рахунку: двійковий і двійково-десятковий.

Призначення виводів IC Intel 8253 наведено в таблиці 1.18 [10, 11].

Найбільш підходящий режим роботи 0 (переривання термінального рахунку) полягає в наступному: на вході каналу формується напруга високого рівня після відліку числа завантаженого в лічильник. Сигнал СЕп забезпечує початок рахунку, його переривання та продовження. Часові діаграми лічильника у цьому режимі вказані на рисунку 9.

					ЦЗДВН 8.171.00.10.730 ПЗ	Лист
Изм.	Лист	№ докум.	Подпись	Дата		56

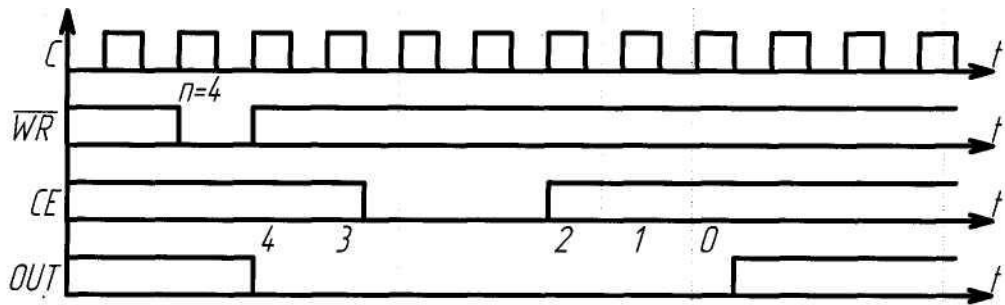


Рисунок 9 – Часові діаграми роботи Intel 8253 в режимі 0 [8, 9]

Таблиця 1.19 – Функціональне призначення виводів IC Intel 8253[10, 11]

Вивід	Позначення	Тип виводу	Функціональне призначення виводу
1-8	D0-D7	Входи/ Виходи	Канал даних
9, 15, 18	CLK0, CLK1, CLK2	Входи	Синхронізація каналів 0-2
10, 13, 17	OUT1 OUT2, OUT3	Виходи	Сигнали каналів 0-2 відповідно
11, 14, 16	CE, CE1, CE2	Входи	Управління
12	GND	–	Загальний
19, 20	A0,A1	Виходи	Адреса
21	-CS-	Вхід	Вибір мікросхеми
22	-RD	Вхід	Читання
23	-WR	Вхід	Запис
24	Vcc	–	Напруга живлення+5В±5%

Таким чином правильно включений Intel 8253 є повністю закінченою схемою МПІ. Підключаємо канал даних Intel 8253 D0-D7 до D0-D7 магістралі СПД. Керуючі входи -RD,-WR,-A0,-A1 до відповідних шинок магістралі СПД FCR, FCW, FA0, FA1. На вхід вибору IC -CS та закорочені входи CE0, CE1, CE2 подаємо інвертовані через IC SN74ALS04 сигнали S1-S25 дешифратора адреси СПД. Таким чином, при виборі IC, рахунок імпульсів заборонено і навпаки (що треба врахувати при створенні алгоритму). Рахункові входи C1-C3 підключаємо до імпульсних виходів роз'єму МПС 11, 12, 13. Прийнемо маркування імпульсних входів наступне: 11, 12, 13 – імпульси споживання активної, споживання реактивної та генерації реактивної енергії відповідно. Входи Vcc і GND підключаємо до шини живлення U1 (+5±5%) і нульової шини U0 відповідно.

Враховуючи, що дана робота не передбачає кінцевого сполучення кінцевих блоків безпосередньо з обладнанням зауважимо, що величина імпульсів споживання енергії, які формуються в релейних схемах, має бути сумісними зі стандартом ТТЛ.

Завдання режиму роботи БСІ відбувається в такий спосіб. Блокування ALE (P3.1) встановлюється 1. На P2 центрального процесора видається слова "FA0.FA1.X.1.0.0.X.X". де X – байдужий стан, FA0-FA1 – вибір каналу даних (0, 1, 2) або керуючого слова (3). Номер кінцевого блоку визначається видачею на P0 центрального процесора його адреси (1-25), а потім скидається блокування ALE (P3.1). Дані дії встановлюють систему в режим зв'язку P0.0-P0.7 МК51 – D0-D7 Intel 8253. Обмін інформацією відбувається за допомогою команди звернення до будь-якої адреси зовнішньої "короткої" пам'яті або безпосереднім виводом/зчитуванням на P0. Причому в першому випадку напрямок передачі здійснюється автоматично, а в другому доведеться програмно встановлювати прапори запису -WR (P3.6) та читання -RD (P3.7).

1.5.7 Проектування блоку керування конденсаторами. З функціональної схеми приступимо до розробки принципової схеми. З метою уніфікації всієї системи як ІС блоку виберемо вже раніше використані ІС в інших блоках. Як регістр зберігання станів конденсаторів використовуємо ІС Intel 8282. Функціональне призначення виводів ІС Intel 8282 наведено у таблиці 1.5. Для буфера прочитання станів конденсаторів використовуємо ІС Intel 8286. Функціональне призначення висновків ІС Intel 8286 наведено у таблиці 1.6 [10, 11].

Як аналоговий ключ виберемо чотириканальний ключ КР564КТЗ, виготовлений за КМДП технологією. Управління здійснюється окремо кожним каналом рівнями ТТЛ. Схема включає чотири нормально розімкнені ключі. Характеристики ІС: струм $I_{ком} = 20$ мА, що комутується, максимальна напруга на розімкненому ключі $U_{роз} = 15$ В, опір розімкнутого контакту $R_{роз} = 100$ Ом, час перемикання $t_{вкл} = 0,15$ мкс. Функціональне призначення виводів КР564КТЗ наведено у таблиці 1.15.

Як оптрон виберемо оптопару К262КП1Б, виготовлену за напівпровідниковою технологією. К262КП1Б з діодною оптопарою на вході та з інтегральним підсилювачем на виході призначена для передачі логічних сигналів з гальванічною розв'язкою при необхідності забезпечити рівень сигналів необхідний для запуску ТТЛ мікросхем. Характеристики ІС: вхідний струм логічної 1 – $I_{вх1} = 10$

					ЦЗДВН 8.171.00.10.730 ПЗ	Лист
Изм.	Лист	№ докум.	Подпись	Дата		58

мА, вхідна напруга логічної 1 – $U_{вх1} = 1,7В$, час перемикання $t_{вкл} = 0,35$ мкс. Функціональне призначення виводів К262КП1Б наведено у таблиці 1.19 [10, 11].

Таблиця 1.19 – Функціональне призначення виводів К262КП1Б [10, 11]

Вивід	Позначення	Тип виводу	Функціональне призначення виводу
1, 2	$U_{вх}$	-	Вхідний сигнал
8	$U_{вых}$	-	Вихідний сигнал
7	GND	-	Загальний
3	+U	-	Напруга живлення +5В

Схема з'єднань блоку керування конденсатором виглядає так. Підключаємо входи D0-D7 регістру та входи А0-А7 проміжного буфера до шини СПД D0-D7. Виходи В0-В7 проміжного буфера через виводи DR1-DR8 до виходів 8 восьми оптронів. Входи 1 восьми оптронів через узгоджений опір $R = 1050$ Ом підключаємо через виводи К1І-К8І до однойменних портів роз'єму. Виходи регістру Q0-Q7 через виводи DW0-DW7 підключаємо по черзі до керуючих входів СН1-СН4 двох аналогових ключів. Входи 1-4 двох аналогових ключів замикаємо на керуючу напругу U_0 з контакту роз'єму. На вхід напругу передачі Т буфера подаємо логічну 1, що означає напрямок передачі блок – СПД. На вхід дозволу видачі інформації -OE буфера подаємо логічну суму сигналів SC (вибір блоку) і SRD (режим читання). На вхід дозволу на видачу інформації -OE регістру подаємо логічну 1. На вхід управління зберіганням інформації STB регістру подаємо логічну суму сигналів SC (вибір блоку) і SWR (режим читання), що після закінчення запису по негативному зрізу закладає інформацію в регістрі. Входи $U_{сс}$ та GND регістру, буфера, оптрона, аналогових ключів та логічного суматора підключаємо до шини живлення $U_1 (+5 \pm 5\%)$ та нульової шині U_0 відповідно.

Враховуючи, що дана робота не передбачає остаточного сполучення кінцевих блоків безпосередньо з обладнанням обмовимо, що величина керувальної напруги повинна бути в межах 15В, а струм комутації не більше 10 мА, що цілком відповідає параметрам малопотужних реле або транзисторів середньої потужності. Така ж постійна напруга 15 В повинна бути використана як сигналізуючий стан вимикачів, так як більша може вивести з ладу оптрони. Це завдання вирішено введенням у головний ланцюг включення струмового реле.

Завдання режиму роботи БУК відбувається в такий спосіб. Блокування АLE (P3.1) встановлюється 1. На P2 центрального процесора видається слово

"X.X.X.1.0.0.X.X", де X – байдужий стан. Номер кінцевого блоку визначається видачею на P0 центрального процесора його адреси (38-134), а потім скидається блокування ALE (P3.1). Дані дії встановлюють систему режим зв'язку P0.0-P0.7 МК51 – D0-D7 Intel 8253. Обмін інформацією відбувається за допомогою команди звернення до будь-якої адреси зовнішньої "короткої" пам'яті або безпосереднім виводом/зчитуванням на P0. Причому в першому випадку напрямок передачі здійснюється автоматично, а в другому доведеться програмно встановлювати прапори запису -WR (P3.6) і читання -RD (P3.7).

1.5.8 Розробка принципової схеми блоку керування двигуном. Як було сказано при описі функціональної схеми, даний блок передбачається побудувати на основі одного ЦАП, тому при його виборі керуємося максимальною багатофункціональністю. Найбільш функціональні ЦАП дозволяють відмовитися від регістрових схем на вході та від пристроїв вибірки та зберігання операційних підсилювачів на виході. Основні показники ЦАП, такі як час установки, лінійна похибка та споживана потужність у даному завданні не мають критичної важливості. Тому перевагу можна віддати ЦАП з меншою кількістю джерел живильної і опорної напруги, а також максимальною розрядністю.

Всім вищезгаданим вимогам відповідає ІС DAC9377. Мікросхема являє собою 15 розрядний цифро-аналоговий перетворювач, що множить. ІС виконує операції двох і чотирикватратного множення в поєднаннях з операціями запису та зберігання цифрової інформації в регістрах. ІС має додатковий знаковий розряд та здійснює перетворення коду вихідного аналогового сигналу в діапазоні -10...+10 В. Рівні входної напруги подаються у форматі ТТЛ і не вимагають додаткових погоджень. Функціональне призначення висновків ІС DAC9377 наведено у таблиці 1.20 [10, 11].

Таким чином правильно включений DAC9377 є повністю закінченою схемою БУД. Підключаємо канал цифрового коду DAC9377 1-14 послідовно до D0-D7, D0-D5 магістралі СПД. На керуючий вхід коефіцієнта подаємо логічний 0 (що відповідає множенню вихідного сигналу на порядок). На керуючий вхід +/- подаємо логічну 1 (що відповідає додаванню знаковості). На входи керування регістрами RG1, RG2 подаємо результат логічного підсумовування сигналів шини СПД вибору блоку -CS та додаткової адреси FA0, FA1 відповідно. З входу U₀ знімаємо аналоговий сигнал (-10+10В). Входи Uref+, Uref-, +15U, -15U, 5U, #0V, 0V підключаємо до відповідних шин живлення і до відповідних нульових шин.

					ЦЗДВН 8.171.00.10.730 ПЗ	Лист
						60
Изм.	Лист	№ докум.	Подпись	Дата		

Таблиця 1.20 – Функціональне призначення висновків IC DAC9377 [10, 11]

Вивід	Позначення	Тип виводу	Функціональне призначення виводу
3, 5, 6, 2, 10-17, 9, 8	1-14	Входи	Канал цифрових даних
7	K	Вхід	Коефіцієнт множення
4	+/-	Вхід	Коефіцієнт знаку
1, 19	RG1, RG2	Входи	Управління регістрами 1 і 2
25	U ₀	Вихід	Вихід ОП
26	R	Вихід	Вихід ОС
36	Uref	–	Опорна напруга +10В
31	Uref	–	Опорна напруга -10В
38, 28, 21	+15V	–	Напруга живлення +15В±5%
40, 23	-15V	–	Напруга живлення -15В±5%
33, 37	–	–	Вільні (зовнішньо замкнуті)
39,24	FC	–	Корегування
34,35	OV	–	Аналогова земля
20	#OV	–	Цифрова земля
18	Ucc	–	Напруга живлення +5В±5%

Враховуючи, що дана робота не передбачає кінцевого сполучення кінцевих блоків безпосередньо з обладнанням обмовимо, що вихідний аналоговий сигнал ЦАП постійної напруги $-10 \div +10$ В повинен бути перетворений для подачі в тиристорний перетворювач в сигнал постійної напруги 0-100 В.

Опишемо порядок роботи з блоком керування двигуном з погляду програміста. Оскільки БУД представлений однією IC DAC9377 порядок роботи з блоком визначається її керуванням.

Завдання режиму роботи БУД відбувається в такий спосіб. Блокування ALE (P3.1) встановлюється 1. На P2 центрального процесора видається слово "FA0.FA1.X.1.0.0.X.X", де X – байдужий стан, FA0 -FA1 – вибір записуваного регістру (01, 10) або режиму перетворення (11). Номер кінцевого блоку визначається видачею на P0 центрального процесора його адреси (26-38), а потім скидається блокування ALE (P3.1). Дані дії встановлюють систему в режим зв'язку P0.0-P0.7 МК51 – D0-D7 Intel 8253. Обмін інформацією відбувається за допомогою команди звернення до будь-якої адреси зовнішньої "короткої" пам'яті або безпосереднім виводом/зчитуванням на P0. При чому в першому випадку напрямок передачі

здійснюється автоматично, а в другому доведеться програмно встановлювати прапор запису -WR (P3.6).

1.5.9 Розрахунок надійності проекрованої системи і споживаної потужності. Під надійністю виробу розуміється властивість останнього зберігати свою якість за певних умов експлуатації протягом заданого проміжку часу, тобто надійність – якість, розгорнута в часі.

Один із найзручніших кількісних показників надійності виробів з електроніки – інтенсивність відмов λ , (1/г). Її використовуємо для аналізу надійності. У таблиці 1.20 наведено розрахунки надійності системи поблочно та загалом.

Визначимо можливість безвідмовної роботи $P(t)$ і можливість відмови $Q(t)$:

$$\begin{aligned} P(t) &= e^{-t \times \lambda} = e^{-t \times 6 \times 10^4} \\ Q(t) &= 1 - P(t) = 1 - e^{-t \times 6 \times 10^4} \end{aligned} \quad (1.12)$$

Розрахунок енергоспоживання зробимо виходячи з потужностей ІС, так як втрати в інших елементах схеми незначні і їх можна знехтувати. Для ІС беремо максимальні значення споживання, бо це буде враховано під час розробки блоку живлення.

Загальна споживана потужність системи складає 101 Вт.

Таблиця 1.20 – Розрахунок надійності проектованої системи

Найменування елемента	Інтенсивність відмов, 1/год.	Кількість, шт.
<i>Центральний блок</i>	$6,61 \times 10^{-6}$	1
Цифрові кремнієві мікросхеми	$2,5 \times 10^{-7}$	22
Резистор постійний	5×10^{-8}	2
Конденсатор постійний	1×10^{-7}	10
Штепсельний з'єднувач	$3,9 \times 10^{-9}$	2
Паяння зануренням	1×10^{-10}	1
<i>Блок інтерфейсу користувача</i>	$1,02 \times 10^{-5}$	1
Цифрові кремнієві мікросхеми	$2,5 \times 10^{-7}$	6
Аналогові кремнієві мікросхеми	$4,5 \times 10^{-7}$	5
Резистор постійний	5×10^{-8}	28
Конденсатор постійний	1×10^{-7}	2
Світлодіод	5×10^{-8}	96
Перемикач	3×10^{-9}	12
Штепсельний з'єднувач	$3,9 \times 10^{-9}$	1
Паяння зануренням	1×10^{-10}	1
<i>Блок управління конденсаторами</i>	6×10^{-6}	96
Цифрові кремнієві мікросхеми	$2,5 \times 10^{-7}$	3
Аналогові кремнієві мікросхеми	$4,5 \times 10^{-7}$	10
Резистор постійний	5×10^{-8}	9
Конденсатор постійний	1×10^{-7}	3
Паяння зануренням	1×10^{-9}	1
<i>Блок управління двигуном</i>	$8,54 \times 10^{-7}$	12
Цифрові кремнієві мікросхеми	$2,5 \times 10^{-7}$	1
Аналогові кремнієві мікросхеми	$4,5 \times 10^{-7}$	1
Резистор постійний	$0,5 \times 10^{-8}$	1
Конденсатор постійний	1×10^{-7}	1
Штепсельний з'єднувач	$3,9 \times 10^{-9}$	1
Паяння зануренням	1×10^{-10}	1
<i>Блок відліку імпульсів</i>	$7,04 \times 10^{-7}$	25
Цифрові кремнієві мікросхеми	$2,5 \times 10^{-7}$	2
Конденсатор постійний	1×10^{-7}	2
Штепсельний з'єднувач	$3,9 \times 10^{-9}$	1
Паяння зануренням	1×10^{-10}	1
Загальна надійність системи	6×10^{-4}	

Таблиця 1.21 – Розрахунок енергоспоживання проектованої системи

Найменування ІС	Споживана потужність, мВт	Кількість, шт.
<i>Центральний блок</i>	3202	1
Intel 8051A	650	1
Intel 8279	450	2
SN74ALS154	5	10
TC5516	100	1
Intel 2716	250	1
Intel 8286	300	2
Intel 8282	320	2
SN74ALS245	4	1
SN74ALS139	5	1
SN74ALS00	3	1
<i>Блок інтерфейса користувача</i>	7164	1
SN74ALS138	4	1
SN74ALS244	5	4
MSD047	0,03	1
SN74ALS138	5	4
АЛ331А	80	64
АЛС324А	500	4
<i>Блок управління конденсаторами</i>	823,1	96
Intel 8286	300	1
Intel 8282	320	1
КР564КТ3	0,05	2
К262КП1Б	25	8
SN74ALS00	3	1
<i>Блок управління двигуном</i>	88	13
DAC9377	85	1
SN74ALS08	3	1
<i>Блок відліку імпульсів</i>	403	25
Intel 8253	400	1
SN74ALS04	3	1
Загальна споживана потужність	100602,6	

1.6 Розробка програмного забезпечення проектованого пристрою

Насамперед опишемо загальні відомості про систему команд. Система команд МК51 містить 111 базових команд, які зручно поділити за

функціональною ознакою на п'ять груп: команди передачі даних, арифметичних операцій, логічних операцій, передачі управління та операцій з бітами [6, 9].

Система команд МК51 досить потужна і широка до її складу входять команди множення, поділу, віднімання, операцій над бітами, операцій зі стеком та розширений набір команд передачі управління.

Опишемо карту розподілу зовнішньої пам'яті.

000Н-7FFН – оперативний запам'ятовувальний пристрій;

000Н-005Н – зберігання 2-х байтових даних про споживання активної, реактивної та генерації реактивної потужності 1 секції ГПП-1;

006Н-00ВН – зберігання 2-х байтових даних про споживання активної, реактивної та генерації реактивної потужності 2 секції ГПП-1;

006Н-035Н – зберігання 2-х байтових даних про споживання активної, реактивної та генерації реактивної потужності 11 СД;

800Н-FFFН – репрограмований постійний запам'ятовувальний пристрій;

800Н-807Н – зберігання 64 бітових програмно заданих станів конденсаторів 1 секції ГПП-1;

808Н-80FN – зберігання 64 бітових програмно заданих станів конденсаторів 2 секції ГПП-1;

857Н-85FN – зберігання 64 бітових програмно заданих станів конденсаторів 4 секції ГПП-4;

860Н-867Н – зберігання 64 бітових прочитаних станів конденсаторів 1 секції ГПП-1;

868Н-86FN – зберігання 64 бітових прочитаних станів конденсаторів 2 секції ГПП-1;

8В7Н-8ВFN – зберігання 64 бітових прочитаних станів конденсаторів 4 секції ГПП.

У внутрішній пам'яті є вільними для використання адреси 20Н-2FN (саме у цій області пам'яті допустима бітова адресація).

Опишемо докладніше алгоритм функціонування.

1. Первинна ініціалізація мікро-ЕОМ:

а) обнулення програмованого таймера, перенесення з пам'яті програм пам'ять банних значення потужностей встановлених БСК;

б) Ініціалізація програмованих ІС. Встановлює режим роботи лічильника (обнулення його внутрішніх регістрів і запуск його в роботу). Скидання режиму

та внутрішньої пам'яті УОІ.

2. Прочитання інформації з лічильників:

а) прочитання з програмованого лічильника підрахованої кількості імпульсів;

б) запуск нового періоду рахунку;

в) Приведення лічених даних до стандартизованої форми (інвертування даних, тому що можливий лише зворотний рахунок, поєднання споживання та генерації енергії в одне число додаванням знаковості).

3. Визначення нового переліку вільних конденсаторів із переліку. Основна частина алгоритму використовує результати підрахунку та визначає нову таблицю станів конденсаторів з метою максимальної компенсації реактивної потужності. Завдання програмно визначеним конденсаторам відповідних комутацій. Прочитання їхнього стану. Передбачає запис на блок управління конденсаторами результатів роботи алгоритму та подальше їх прочитання у циклі.

4. Перевірка правильності комутацій. Найбільш простий спосіб це логічне множення результатів роботи програми та прочитання станів конденсаторів в результаті в байті повинні бути всі 1. Якщо ні, то не спрацював конденсатор, відзначається як несправний і пошук найкращого результату повторюється.

5. Декомпенсація за допомогою СД та завдання його збудження:

а) визначається найменш завантажений двигун;

б) недокомпенсована потужність розраховується до рівня збудження двигуна;

в) отримані результати задаються блоку керування двигуном.

6. Перевірка оброблена чи остання секція, якщо ні, то алгоритм повторюється для наступної секції.

7. Результати роботи виводяться на блок відображення інформації. Причому так як кількість світлодіодів та обсяг пам'яті пристрою відображення інформації обмежений. За командою клавіатури повинні вироблятися переривання і відбуватися зміна секції, що відображається.

8. Режим очікування. У цьому режимі система не діє. Вихід з режиму має відбуватися через переривання внутрішнього таймера.

Підпрограми запису та читання даних виділені в алгоритмі окремо. У зв'язку з великим просторовим розкидом датчиків і об'єктів управління СПД можуть виникати помилки передачі. Відповідно, виникає необхідність введення

					ЦЗДВН 8.171.00.10.730 ПЗ	Лист
Изм.	Лист	№ докум.	Подпись	Дата		66

надмірності в інформаційні повідомлення. Враховуючи відносно невелику відповідальність системи, надмірність реалізуємо контролем парності, щоб дозволити виявляти одноразові помилки, введенням всього одного зайвого біта та невеликими апаратно-програмними витратами. Підпрограма запису повинна включати введення надмірності, очікування відповіді від приймача про правильність передачі. Підпрограма читання – контроль парності, перепитування у разі виявлення помилок (надсилання відповіді про правильність передачі не потрібно у зв'язку з незалежним від алгоритму режимом роботи датчиків та виконавчими схемами об'єктів управління).

Блоку виведення інформації на пристрій відображення перед початком режиму очікування. Перемикання на даний пристрій безумовно будуть забирати ресурси основної частини системи, але враховуючи, що вони будуть проводитися в менш завантажений період – це не значно. Однак програмна заборона перемикання під час роботи алгоритму необхідна.

Крім того, з метою спрощення програмування та подальшого налагодження необхідна розробка невеликих допоміжних підпрограм: додавання 2 байтових чисел; множення 2 байтових чисел; збільшення на одиницю значення регістру В; обчислення квадратного кореня 2 байтового числа;

Наведемо деякі частини з лістингу програми в додатку В.

					ЦЗДВН 8.171.00.10.730 ПЗ	Лист
Изм.	Лист	№ докум.	Подпись	Дата		67

2 ТЕХНІКО-ЕКОНОМІЧНА ЧАСТИНА

2.1 Методи розподілу непрямих статей калькуляції

За способом перенесення витрат за собівартість продукції при її калькулюванні витрати групуються на прямі і непрямі (непрямі). Прямі витрати пов'язані з виробництвом лише цього виду виробу і можуть бути розраховані безпосередньо (прямо) з обсягу виробленої продукції. Найбільш характерними статтями цього виду витрат є основні матеріали, покупні комплектуючі вироби, основна зарплата основним виробничим робітникам. Непрямі (непрямі) витрати, як правило, пов'язані з виробництвом декількох видів продукції (наприклад, загальновиробничі та адміністративні витрати). Їх облік у собівартості цієї продукції здійснюється непрямо: вони беруться у відсотковому відношенні від прямих видів витрат, як би накладаючись на них. Невипадково непрямі витрати називають ще й накладними, а прямі – основними. Базою розподілу непрямих витрат можуть бути різні витрати. Вибір способу розподілу має відповідати максимальному наближенню результатів до фактичних витрат на цей вид продукції [14].

Підприємствам необхідно знати, що немає ідеальної бази розподілу накладних витрат, але є коректніша база розподілу кожному для окремого підприємства. Некоректний розподіл накладних витрат може призвести до невідповідності ринкового попиту співвідношенню цін на окремі вироби, необґрунтованого зниження обсягів випуску деяких продуктів, неправильної оцінки діяльності підрозділу підприємства. Вибір бази розподілу визначається з урахуванням специфіки підприємства, його галузевих особливостей, співвідношення окремих витрат у структурі загальних витрат підприємства. Порядок розподілу накладних витрат має враховуватись при прийнятті управлінських рішень щодо оцінки рентабельності підрозділів.

Щоб мати можливість розраховувати непряму статтю витрат, необхідно спочатку визначити відсотковий коефіцієнт, яким пов'язана стаття з будь-якої базою розподілу. У загальному вигляді цей розрахунок виглядає так [14]:

$$C_n = \alpha_n \times C_b,$$

де C_n – величина накладної статті, що розраховується;

α_n – процентний коефіцієнт, яким накладна стаття пов'язана з базою розподілу;

					ЦЗДВН 8.171.00.10.730 ПЗ	Лист
Изм.	Лист	№ докум.	Подпись	Дата		68

C_6 – величина бази розподілу для даного виду продукції.

Приклад. Величина цехових витрат встановлюється у відсотку (185%) від величини основної заробленої плати виробничих робітників, яка для цього виробу становить 80 грн. Отже, цехові витрати даного виробу дорівнюють $80 \times 1,85 = 148$ грн.

Таким чином, визначення накладних витрат за кожним виробом є нескладним завданням, якщо відомий вищезгаданий процентний коефіцієнт. Набагато складніше розрахувати величину самого коефіцієнта. Як правило, при відносно стабільній роботі цеху він розраховується один раз на рік економістами цеху і встановлюється єдиним на всі вироби, що випускаються в цеху. За значної зміни виробничих умов шуканий коефіцієнт може перераховуватися, коригуватися частіше. Базою для встановлення відсоткового коефіцієнта є фактичний кошторис накладних витрат (величина складових витрат, які входять до цієї накладної статті собівартості за попередній період, наприклад минулий рік).

Розрахунок процентного коефіцієнта може бути представлений наступною формулою [14]:

$$\alpha_n = \sum C_i / C_6$$

де α_n – відсотковий коефіцієнт, яким накладна стаття пов'язані з базою розподілу;

C_i – величина i -ї складової витрат, які входять у цю накладну статтю;

C_6 – база розподілу, тобто сума витрат, що становлять величину основної статті, за якою буде проводиться розрахунок цієї накладної статті щодо собівартості одиниці виробленої продукції.

Наприклад, необхідно визначити процентний коефіцієнт для розрахунку накладної статті "загальновиробничі витрати", якщо база розподілу – "Основна зарплата основних виробничих робітників", загальні витрати за якою попереднього року становили 288 тис. грн. У тому ж році сумарні витрати за видами витрат, що формують статтю "Загальновиробничі витрати", склали: $C_m = 34$ тис. грн., $C_e = 120$ тис. грн., $C_z = 145$ тис. грн., $C_c = 56$ тис. грн., $C_a = 177$ тис. грн.

Розрахунок процентного коефіцієнта за загальновиробничими витратами проводимо за вихідною формулою:

$$\alpha_n = (C_m + C_e + C_z + C_c + C_a) / C_6,$$

$$\alpha_n = (34 + 120 + 145 + 56 + 177) / 288 = 1,85$$

або 185%. Саме цей коефіцієнт використовується для розрахунку величини цехових витрат по всіх виробках, що випускаються в цеху.

					ЦЗДВН 8.171.00.10.730 ПЗ	Лист
Изм.	Лист	№ докум.	Подпись	Дата		69

2.2 Розрахунок повної собівартості і ціни проектованої системи

2.2.1 Розрахунок повної собівартості системи, що розробляється.

Собівартість продукту – це виражені в грошовій формі поточні витрати підприємства на його виробництво й збут [14, 15]. Видатки на виробництво утворюють виробничу (заводську) собівартість, а видатки на виробництво й збут - повну собівартість. Розрахунок собівартості продукту по статтях витрат називається калькуляцією.

Калькулювання собівартості здійснюється відповідно до "Типових положень щодо планування, обліку та калькулювання собівартості продукції (робіт, послуг) у промисловості". Витрати пов'язані з виробництвом і збутом (реалізацією) системи, що розробляється, групуються за такими статтями:

- матеріали й комплектуючі;
- основна заробітна плата;
- додаткова заробітна плата;
- соціальні відрахування від заробітної плати;
- оренда машинного часу або видатки на утримання й експлуатацію встаткування;
- загальновиробничі видатки;
- адміністративні видатки;
- видатки на збут (реалізацію) продукту.

Видатки на основну заробітну плату (Z_o). Основна заробітна плата розраховується по наступній формулі:

$$Z_o = \sum_{i=1}^n TC \cdot Ч, \quad (2.1)$$

де $TC = 40$ – тарифна ставка робітника, що задіяний у виробництві устрою, грн./година;

$Ч = 80$ – витрачений робітником час на виробництво й налагодження пристрою;

$n = 3$ – кількість працівників задіяних у виробництві.

Таким чином, використовую вираз (2.1),

$$Z_o = \sum_{i=1}^3 40 \cdot 80 = 3 \cdot 40 \cdot 80 = 9600 \text{ грн.}$$

					ЦЗДВН 8.171.00.10.730 ПЗ	Лист
Изм.	Лист	№ докум.	Подпись	Дата		70

Додаткова заробітна плата (Z_{∂}). Видатки на додаткову заробітну плату звичайно становить від 10% до 30% від основної:

$$Z_{\partial} = Z_o \frac{K_{\partial} \%}{100}, \quad (2.2)$$

де K_{∂} – відсоток додаткової заробітної плати.

Приймаючи $K_{\partial} = 30\%$, по формулі (2.2) знаходимо

$$Z_{\partial} = 9600 \cdot \frac{30\%}{100} = 2880 \text{ грн.}$$

Соціальні відрахування від заробітної плати (V_{cv}). Дані відрахування складаються з відрахувань від суми основної й додаткової зарплат відповідно до встановлених ставок:

- на обов'язкове державне пенсійне страхування;
- на державне страхування від нещасних випадків;
- на обов'язкове державне соціальне страхування на випадок безробіття;
- у зв'язку з тимчасовою втратою працездатності й витратами, обумовленими народженням дитини і похоронами;

$$V_{cv} = (Z_o + Z_{\partial}) \cdot \frac{36,3\%}{100}. \quad (2.3)$$

Підставляючи у вираження (2.3) значення Z_o й Z_{∂} ,

$$V_{cv} = (9600 + 2880) \cdot \frac{36,3\%}{100} \approx 4530 \text{ грн.}$$

Видатки на матеріали й комплектуючі. Матеріали й комплектуючі вироби розглядаються виходячи з відомостей на матеріали, сировину, що комплектують, кооперацію, що доводяться на одну одиницю випуску (таблиця 2.1).

Так як друковані плати в даній випускній роботі не розробляються визначимо її приблизний розмір: 350×300 – основний блок (мм); 200×300 – блок інтерфейсу користувача (мм); 100×150 – кінцеві блоки у кількості 135 штук (мм).

Друковані плати виготовляються спеціалізованими організаціями, тому для виробництва заданої системи необхідно замовляти вищезазначені плати.

Виготовлення 1 дм² друкованої плати коштує в середньому 26,17 грн., таким чином виготовлення всієї друкованої плати коштуватиме:

$$\frac{(350 \times 300) + (300 \times 200) + 135 \times (150 \times 100)}{10^4} \times 26,17 \approx 5731 \text{ грн.}$$

					ЦЗДВН 8.171.00.10.730 ПЗ	Лист
Изм.	Лист	№ докум.	Подпись	Дата		71

Таблиця 2.1 – Видатки на матеріали й комплектуючі

Найменування	Вартість, грн.	Кількість, (шт.)	Вартість загальна, (грн.)
Intel 8051A	56,00	1	56,00
Intel 8279	35,00	2	70,00
TC5516	30,00	1	30,00
Intel 2716	30,0	1	30,00
DAC9377	20,00	13	260,00
Intel 8253	20,00	25	500,00
Intel 8286	20,00	98	1960,00
Intel 8282	20,00	98	1960,00
MSD047	25,00	1	25,00
SN74ALS32	15,00	1	15,00
SN74ALS245	18,00	1	18,00
SN74154	10,00	11	110,00
KP564KT3	5,00	197	985,00
K262КП1Б	5,00	768	3840,00
SN74ALS04	6,00	25	150,00
SN74ALS08	6,00	13	78,00
SN74ALS244	7,0	4	28,00
MSD047	25,00	1	25,00
АЛС331А	2,00	64	128,00
АЛС324А	4,00	4	16
Інші елементи (конденсатори, резистори, перемикачі, роз'єднувачі, проводники, припій)			400,00
Виготовлення друкованих плат			5731
Сума (грн.):			16415,00

Видатки на утримання і експлуатацію встаткування (ВУЕ). Вважається, що встаткування перебуває на балансі підприємства. Видатки на утримання й експлуатацію встаткування рівняються відсотку ВУЕ від основної заробітної плати. Відсоток ВУЕ визначається з відомостей по аналізу повної собівартості продукту (у середньому 120-150%):

$$BUE = 3_o \cdot \frac{BUE\%}{100}, \quad (2.4)$$

або з обліком (2.4), приймаючи $BUE = 140\%$, одержуємо

$$BUE = 9600 \cdot \frac{140\%}{100} = 13440 \text{ грн.}$$

Загальвиробничі видатки (B_3). Являють собою витрати, пов'язані з керуванням підрозділом (цехом), витрати на службові відрядження працівників підрозділу (цеху), амортизаційні відрахування від вартості основних фондів загальцехового призначення й т.д. Загальвиробничі видатки B_3 визначається з відомостей по аналізі повної собівартості продукту (у середньому можуть становити 130-250%). Загальвиробничі видатки рівняються відсотку B_3 виробничих видатків від основної зарплати:

$$B_3 = 3_o \cdot \frac{B_3\%}{100}. \quad (2.5)$$

Отже, з урахуванням $B_3 = 180\%$ з вираження (2.5) можна визначити

$$B_3 = 9600 \cdot \frac{180\%}{100} = 17280 \text{ грн.}$$

Виробнича собівартість C_6 включає видатки на виробництво пристрою (таблиця 2.2, сума пп. 1-6):

$$C_6 = 9600 + 2880 + 4530 + 16415 + 13440 + 17280 = 64145 \text{ грн.}$$

Адміністративні видатки (B_a). Адміністративні видатки можуть містити в собі: витрати, пов'язані з керуванням виробництва; витрати на службові відрядження адміністрації підприємства; витрати на пожежну охорону й охорону підприємства; витрати, пов'язані з підготовкою й перепідготовкою кадрів; витрати на перевезення працівників до місця роботи й назад; витрати на виплату відсотків за фінансові, товарні й комерційні кредити; витрати, пов'язані з оплатою відсотків за користування матеріальними цінностями, узяними в оренду (лізинг); витрати, пов'язані з оплатою послуг комерційних банків і інших кредитно-фінансових організацій. Адміністративні видатки B_a визначаються з відомостей по аналізі повної собівартості продукту (середньому можуть становити 140-200%). Адміністративні видатки рівняються відсотку адміністративних видатків від основної зарплати:

$$B_a = 3_o \cdot \frac{B_a\%}{100}. \quad (2.6)$$

					ЦЗДВН 8.171.00.10.730 ПЗ	Лист
Изм.	Лист	№ докум.	Подпись	Дата		73

Таким чином, приймаючи $B_a = 140\%$, з виразу (2.6) слідує

$$B_a = 9600 \cdot \frac{140\%}{100} = 13440 \text{ грн.}$$

Позавиробничі (комерційні) видатки B_n включають видатки на рекламу й передпродажну підготовку продукту. Орієнтовно ці видатки визначаються в розмірі 5-10 % від виробничої собівартості:

$$B_n = C_v \cdot \frac{B_n \%}{100}. \quad (2.7)$$

Отже, приймаючи $B_n = 5\%$, з вираження (2.7) можна визначити

$$B_n = 64145 \cdot \frac{5\%}{100} \approx 3207 \text{ грн.}$$

Повна собівартість C виробленого продукту обчислюється як

$$C = C_v + B_a + B_n,$$

тобто з урахуванням знайдених значень $C_v = 64145$ грн., $B_a = 13440$ грн. і $B_n = 3207$ грн. одержуємо

$$C = 64145 + 13440 + 3207 = 80792 \text{ грн.}$$

Калькуляція собівартості продукту зведена в таблицю 3.2.

Таблиця 2.2 – Калькуляція собівартості системи

Найменування статей калькуляції	Значення, грн.
1. Основна заробітна плата	9600
2. Додаткова заробітна плата	2880
3. Відрахування від заробітної плати	4530
4. Матеріали й комплектуючі вироби	16415
5. Видатки на утримання й експлуатацію встаткування	13440
6. Загальновиробничі видатки	17280
Виробнича собівартість:	64145
7. Адміністративні видатки	13440
8. Позавиробничі (комерційні) видатки	3207
Повна собівартість:	80792

2.2.2 Розрахунок ціни проектованої системи. У ринковій економіці існують різні методи ціноутворення: собівартість плюс прибуток, забезпечення фіксованого обсягу прибутку, залежно від рівня попиту [14, 15]. Розрахунок оптової ціни продукту провадимо за схемою "собівартість плюс прибуток":

$$C_{opt} = C + P, \quad (2.8)$$

де C – собівартість продукту;

Π – величина прибутку.

Прибуток Π визначається виходячи з нормативу (показника) рентабельності R виробництва продукції, установлюваного підприємством:

$$R = \frac{\Pi}{C} \cdot 100\% , \quad (2.9)$$

Рентабельність R продукту береться в розмірі до 35%.

Тоді з формул (3.8) і (3.9) оптова ціна продукту визначається як

$$C_{opt} = C + \frac{R \cdot C}{100} , \quad (2.10)$$

а роздрібна ціна з урахуванням ПДВ, що становить 20%,

$$C_{роз} = 1,2 \times C_{opt} . \quad (2.11)$$

Застосовуючи вираження (2.10) і (2.11) з урахуванням $R = 15\%$, знаходимо значення оптової ціни

$$C_{opt} = 80792 + \frac{15\% \cdot 80792}{100} \approx 92910 \text{ грн.}$$

і значення роздрібною ціни

$$C_{роз} = 1,2 \times 92910 \approx 111493 \text{ грн.}$$

Таким чином, наведена орієнтовна оцінка собівартості розробленої системи, а також розрахована роздрібна ціна за схемою "собівартість плюс прибуток", що дозволяє судити про приблизну економічну вигоду застосування продукту. Позитивні сторони даної методики обумовлюються в її простоті, комплексній очевидності такої функції ціни як відшкодування витрат на виробництво й забезпечення прибутковості від створення й реалізації продукту. Недолік даної методики ґрунтується в тому, що вона слабо враховує ринкові фактори ціноутворення й, насамперед, попит [14, 15]. Однак у реальній перехідній економіці існують ситуації, коли підприємствам доцільно її застосовувати: в умовах відсутності конкуренції (монополії), при обмеженні рентабельності продукції з боку держави, виконанні одноразових замовлень, виготовленні оригінальної продукції.

Розроблена система компенсації електроенергії є одиничним екземпляром, тому порівняльну характеристику вартості з аналогічними виробами провести неможливо. Але є можливість зниження вартості даної системи шляхом зменшення виробничих та позавиробничих витрат. Також значно можна зменшити

вартість системи, якщо скоротити виготовлення (оскільки термін виготовлення в чотири місяці взятий умовно). Це дає можливість знизити витрати на заробітну плату та, відповідно, відрахування до різних фондів. Якщо буде попит на цей виріб та налагоджено його виробництво, то буде можливість зменшити позавиробничі витрати, оскільки потреба в рекламі дещо спаде.

					ЦЗДВН 8.171.00.10.730 ПЗ	Лист
Изм.	Лист	№ докум.	Подпись	Дата		76

ВИСНОВОК

У рамках даної кваліфікаційної роботи магістра розроблено систему компенсації реактивної енергії, призначену для застосування на промислових підприємствах з розгалуженою схемою.

Переваги використання цієї системи:

1. Значне зниження втрат активної потужності в силових трансформаторах, що живлять.
2. Розвантаження внутрішніх мережі від реактивної потужності і цим зменшення втрат в них.
3. Зведення тарифної плати за споживання та генерацію реактивної енергії практично до нуля.
4. Автономність роботи системи дозволить спростити завдання оперативного персоналу підприємства, які обслуговують енергомережу підприємства.

Головне завдання системи – підтримки рівня компенсації реактивної енергії за найбільш оптимальною схемою, чого неможливо досягти ніякими іншими способами, крім використання мікропроцесорної техніки.

У цій роботі проведено докладний аналіз енергетичної проблеми компенсації реактивної потужності. Зокрема її фізичний зміст, загальний принцип компенсації та проблеми, що виникають при надмірних її перетоках. Також було проведено розгляд різних джерел реактивної потужності, режим їх роботи та способи автоматичного управління.

У наступних розділах на підставі вивчених фактів було розроблено загальний алгоритм запропонованого мікропроцесорної системи регулятора реактивної потужності. Детально опрацьовано принципи програмного виконання основних блоків алгоритму (підбору установки, що включається/відключається, принципи регулювання за допомогою СД), розглянуті питання представлення даних та загальної функції регулювання. Примітність алгоритму в тому, що відсутня будь-яка прив'язка до конкретних умов і застосування його можливе у будь-яких тупикових підстанціях промислових підприємств. При незначній переробці алгоритму його застосування також можливе і в міських та сільських мережах. Також були розроблені структурна, функціональні та принципові схеми та опрацьовано блоки, що входять до їх складу.

					ЦЗДВН 8.171.00.10.730 ПЗ	Лист
Изм.	Лист	№ докум.	Подпись	Дата		77

Також було здійснено порівняльний аналіз компенсації в ручному режимі з передбачуваною компенсацією в автоматичному. Потім було визначено економічний ефект. Програмне забезпечення було розроблено не повністю, але основні напрямки та найважливіші підпрограми були визначені. Мікропроцесорна система реалізована на базі мікроконтролера Intel 8051A і включає наступні блоки: блок центрального процесора; блок пристроїв, що запам'ятовують; блок підрахунку імпульсів; блок керування конденсаторами; блок керування двигуном; блок відображення інформації, частково було розроблено систему передачі.

Підключення керованих вимикачів конденсаторів до цієї системи вимагає розробки кінцевих блоків спряження на підставах вимог, що пред'являються системою. У цій роботі воно не реалізовано через велику різноманітність комутаційних апаратів. При внесенні змін в електричну схему конденсаторів необхідно перепрограмування рПЗУ.

Система не потребує постійного контролю і повністю автоматизована. Індикація режиму роботи проекрованої системи дозволить оптимізувати схеми увімкнення під алгоритм пристрою. Включення вручну БСК на місці її встановлення буде враховано при наступному 60-ти хвилинному коригуванні.

Також були розглянуті питання інформації з економічної точки зору та розраховано оптову та роздрібну ціну заданої системи.

					ЦЗДВН 8.171.00.10.730 ПЗ	Лист
Изм.	Лист	№ докум.	Подпись	Дата		78

СПИСОК ЛІТЕРАТУРИ

1. Мілих В.І. Електропостачання промислових підприємств: Підручник для студентів електромеханічних спеціальностей / В.І. Мілих, Т.П. Павленко. – Харків: ФОП Панов А. М., 2016. – 272 с.

2. Panos Konstantin. The Power Supply Industry: Best Practice Manual for Power Generation and Transport, Economics and Trade / Panos Konstantin, Margarete Konstantin. – Springer, 2018. – 399 p.

2. Харченко В.Ф. Електропостачання міст і промислових підприємств: Конспект лекцій для спеціальності 6.090600, 7.090603, 8.090603 (6.050701) "Електротехнічні системи електроспоживання" / В.Ф. Харченко. – Харків: ХНАМГ, 2009. – 168 с.

3. ДСТУ-Н Б В.2.5-80:2015 Настанова з проектування систем електропостачання промислових підприємств.

4. Кабацій В.М. Основи електротехніки та електропостачання / В.М. Кабацій, С.П. Денисюк, І.П. Радиш. – Кондор, 2018. – 216 с.

5. Сегеда М.С. Електричні мережі та системи: підручник / М.С. Сегеда. – Львів: Видавництво НУ "Львівська політехніка", 2018. – 488 с.

6. Микушин А.В. Цифровые устройства и микропроцессоры: учебное пособие / А.В. Микушин, А.М. Сажнев, В.И. Сединин. – СПб.: БХВ-Петербург, 2010. – 832 с.

7. Водовозов А.М. Микроконтроллеры для систем автоматики: учебн. пособие / А.М. Водовозов. – Вологда: ВоГУ, 2015. – 164 с.

8. Мікропроцесорна техніка: навчальний посібник з дисципліни для всіх форм навчання та студентів іноземців напряму підготовки 6.050701 "Електротехніка та електротехнології"/ Уклад. В.В. Кирик. – К.: ІВЦ "Видавництво "Політехніка", 2014. –183 с.

9. Кушков В.М. Мікропроцесорна техніка: Курс лекцій для студ. напряму 6.050202 "Автоматизація та комп'ютерно-інтегровані технології" ден. та заоч. форм навч. – К.: НУХТ, 2011. – 148 с.

10. <http://www.texnic.ru/data/ims-sprav.htm>. Справочник микросхем. Подборка справочной документации на отечественные и зарубежные, цифровые и аналоговые микросхемам (оновлено 2018 р.).

					ЦЗДВН 8.171.00.10.730 ПЗ	Лист
Изм.	Лист	№ докум.	Подпись	Дата		79

11. Платт Чарльз. Энциклопедия электронных компонентов. Том 2. Тиристоры. Аналоговые и цифровые микросхемы. Светодиоды. ЖК-дисплеи. Источники звука / Чарльз Платт, Фредерик Янссон. – СПб: ВHV, 2016. – 368 с.

12. The TTL Data Book. Texas Instruments, 2010.

13. Економіка підприємства: Підручник / За заг. ред. д.е.н., проф. Л.Г. Мельника. – Суми: ВТД "Університетська книга", 2004. – 648 с.

14. Економіка підприємства: Підручник. – В 2 т. / За ред. С.Ф. Покропивного. – К.: Вид-во "Хвиля-Прес", Донецьк: МП "Пошук", 2015. – 280 с.

15. Типове положення з планування, обліку і калькулювання собівартості продукції. Затверджено КМУ від 26 квітня 1996 № 473 // Бізнес. – № 32-35.

					ЦЗДВН 8.171.00.10.730 ПЗ	Лист
Изм.	Лист	№ докум.	Подпись	Дата		80

ДОДАТОК А
ЛІСТИНГ ПРОГРАМИ

Загальна ініціалізація

M0V PSW#00000000B

Ініціалізація програмованого таймера

Запис рядів керувальних каналів 0, 1, 3

M0V P1,#0110100B

M0V P3, #0110000B

M0V P3, #01110000B

M0V P3, #10110000B

Завантаження каналів 0, 1, 3 максимальним значенням

M0V P1, #00000100B

M0V P3, #FFH

M0V P3, #FFH

M0V P1, #00010100B

M0V P3,#FFH

M0V P3, #FFH

M0V P3, #00100100B

M0V P3, #FFH

M0V P3, #FFH

M0V P1, #01000000B дозвіл рахунку

Читання результатів підрахунку каналів 0, 1, 3

M0V P1, #00000000B,- заборона рахунку

.Запис керуючих слів каналів 0, 1, 3

M0V P1, #00110100B

M0V P3, #00110000B

M0V P3, #01110000B

M0V P1, #01000000B

Завантаження каналів 0, 1, 3 максимальним значенням

M0V P1, #00001000B

M0V 7BH,.P3

M0V 7AH,P3

M0V P1, #00101100B

M0V 7DH, P3

					ЦЗДВН 8.171.00.10.730 ПЗ	Лист
Изм.	Лист	№ докум.	Подпись	Дата		81

M0V 7CH, P3

M0V P1, #00101100B

MOV 7FH.P3

MOV 7EH.P3

Перерахунок значень в електричну потужність

M0V B,#7F

M0V A,@B

CPL A

CLR C

MUL A

M0V @B,A

DEC B

M0VA,@B

CPL A

RLC A

M0V@B,A

Визначення напрямку реактивної потужності

CLR PSW.7

CJNE R2,#00H,stminsetend:

RL A

M0V R2, #00H

M0V A, B

RRC A

XCH A, R2

RLC A

XCH A, R2

RRC A

XCH A,R2

RLC A

XCH A, R2

M0V R1, A

ADD A,#24H

					ЦЗДВН 8.171.00.10.730 ПЗ	Лист
Изм.	Лист	№ докум.	Подпись	Дата		82

XCH R2,A
MOV R1,A
RL A
SJMP stminset

Встановлення станів конденсаторів

MOV B,#15
stset-
CLR A
MOV R2,#00H
MOV A,B
RRC A
XCH A,R2
RLC A
XCH A,R2
RRC A
XCH A,R2
RLC A
XCH A,R2
MOV P1,A
ADD A.#24H
XCH R2,A
MOV R1,A
MOV A,@R2
sfminsef-
CJNE R2,#00H,stminsetend
RL A
RL A
SJMP stminset
stminsetend
MOP P3,A
DJNZ B,stset

MOV B,#15

```

stset
CLR A
MOV R2,#00H
MOV A,B
RRC A
XCH A,R2
RLC A
XCH A,R2
RRC A
XCH A,R2
RIC A
XCH A,R2
MOV P1,A
ADD A,#24H
XCH R2,A
MOV R1,A
MOV A,@R2
stminseh
CJNE R2#00H,stminsetend:
RL A
RL A
SJMP stminset
stminsetend:
MOP P3,A
DJNZ B,stset

```

Підпрограма зменшення В на константу в R3

```

DEC BC:
PUSH OE0H
MOV A,B
CLR C
SUBB B, A
MOV B,A
POP OE0H

```

Підпрограма опитування станів вимикачів

M0V B#7

Strd:

M0AV A,B

RR A

RR A

ADD A,B

M0V P1, A

NOP

M0V A,P2

XCHD A

M0V A,P1

CIR C

SUBB #100B

M0V P1, A

NOP

ADD A, P2

M0V R1, A

M0V A, B

RR A

ADD A, #28

M0V @A, R1

M0V R3,#2

DECBC

CJNE B,#0strd

%M0V A, P2

XCHD A

M0V A, P1

CLR C

SUBB #100B

M0V P1, A

NOP

ADD A, P2

M0V R1, A

					ЦЗДВН 8.171.00.10.730 ПЗ	Лист
Изм.	Лист	№ докум.	Подпись	Дата		85

MOV A,B
 RR A
 ADD A, #28
 MOV @A,R1
 MOV R3,#2
 DECBC
 Основний алгоритм
 CLR PSW.7
 CJNE R2,#00H,stminsetend:
 RL A
 MOV R2,#00H
 MOV A B
 RRC A
 MOV R2,#00H
 MOV A B
 RRC A
 XCH A,R2
 MOV A,@R2
 stminset-
 CJNE R2,#00Hstminsetend
 RL A
 RL A
 SJMP stminset
 stminsetend
 MOP P3,A
 DJNZ B,stset
 MOV R2,#00H
 MOV A,B '
 MOV A,@R2
 stminset'
 CJNE R2,#00H,stminsetend
 RL A
 RL A
 SJMP stminset

stminsetend
MOV @A, R1
MOV R3#2
DECBE
CJNE B#0strd
MOV A,P2
XCHD A
MOV A, P1.

Підпрограма втсновлення станів вимикачів

MOV B,#7
Strd
MOAV A,B
RR A
RR A
ADD A,B
MOV P1,A
NOP
MOV A, P2
XCHD A
MOV A,P1
CLR C
SUBB #100B
MOV P1,A
NOP
ADD A,P2
MOV R1,A
MOV A,B
RR A
ADD A,#28
MOV@ A,R1
MOV R3,#2
DECBC
CJNE B,#0,strd

					ЦЗДВН 8.171.00.10.730 ПЗ	Лист
Изм.	Лист	№ докум.	Подпись	Дата		87

Підпрограми виведення на пристрій відображення
 Початкова ініціалізація системи
 MOV P1,00000100B
 MOV P3,#FFH
 MOV P3,#FFH
 MOV P1,#00010100B
 MOV P3,#FFH
 MOV P3,#FFH
 MOV A,P2
 Послідовний вивід на індикатори
 XCHD A
 MOV A,P1
 CLR C
 SUBB #100B
 MOV P1,A
 NOP
 ADD A,P2
 MOV R1,A
 MOV A,B
 RR A
 ADD A,#28
 MOV @A, R1
 MOV R3,#2
 DECBC

					ЦЗДВН 8.171.00.10.730 ПЗ	Лист
Изм.	Лист	№ докум.	Подпись	Дата		88