

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
СУМСЬКИЙ ДЕРЖАВНИЙ УНІВЕРСИТЕТ

Кафедра електроніки, загальної
та прикладної фізики

Кваліфікаційна робота магістра

**ПРИЛАДОВО-ТЕХНОЛОГІЧНЕ МОДЕЛЮВАННЯ ТРАНЗИСТОРНИХ
СТРУКТУР НА ОСНОВІ ВУГЛЕЦЕВИХ НАНОМАТЕРІАЛІВ**

Магістрант гр. ЕП.м-02

А.О. Головня

Науковий керівник,
д-р фіз.-мат. наук, професор

Л.В. Олександров

Завідувач кафедри ЕЗПФ,
д-р фіз.-мат. наук, професор

І.Ю.Проценко

Суми 2021

РЕФЕРАТ

Об'єктом дослідження кваліфікаційної роботи є транспорт носіїв заряду структур польових транзисторів з каналами у вигляді вуглецевих наноматеріалів.

Мета роботи полягає у дослідженні впливу масштабування та температури на продуктивність польових транзисторів з каналами у вигляді одностінних вуглецевих нанотрубок.

Робота складається із вступу, трьох розділів основної частини та висновків. У першому розділі наведено огляд характеристик транзисторних структур з каналами у вигляді одностінних вуглецевих нанотрубок та ін. та базових моделей транспорту заряду. У другому розділі розглядається методика моделювання польових транзисторів із затвором GAA (Gate-All-Around) в рамках технології SOI (Silicon-On-Insulator) та їх характеристик за допомогою програмного пакету Silvaco TCAD. У третьому розділі були спроектовані тривимірні структури та досліджені на вплив масштабування та температури на їх продуктивність, отримані результати свідчать про більш високу термостійкість польових транзисторів із каналами на основі вуглецевих нанотрубок, ніж для транзисторів із каналами у вигляді нанодротів кремнію.

Робота викладена на 40 сторінках, у тому числі включає 15 рисунків, 5 таблиць, список цитованої літератури із 42 джерел.

КЛЮЧОВІ СЛОВА: КОАКСІАЛЬНА ТРАНЗИСТОРНА СТРУКТУРА, ОДНОСТІННА ВУГЛЕЦЕВА НАНОТРУБКА, НАНОДРІТ, ТЕМПЕРАТУРНІ ЕФЕКТИ

ЗМІСТ

ВСТУП	5
РОЗДІЛ 1. ХАРАКТЕРИСТИК ПОЛЬОВИХ ТРАНЗИСТОРІВ З ТРИВИМІРНОЮ СТРУКТУРОЮ	6
1.1 Польові транзистори із каналом у вигляді нанодроту.....	6
1.2 Транзисторні структури із каналом у вигляді вуглецевої нанотрубки....	9
1.3 Чисельне моделювання транспорту носіїв заряду.....	11
РОЗДІЛ 2. МЕТОДИКА І ТЕХНІКА ЕКСПЕРИМЕНТУ	14
2.1 Методика проектування в Silvaco TCAD	14
2.2 Проектування вертикальних структур польових транзисторів та їх характеристик	17
РОЗДІЛ 3. РЕЗУЛЬТАТИ ТА ЇХ ОБГОВОРЕННЯ	20
3.1 Транзистори з каналом у вигляді нанодроту деформованого кремнію...	20
3.2 Багатоканальні структури.....	25
3.3 Транзистори із каналом у вигляді одностінної вуглецевої нанотрубки..	29
ВИСНОВКИ	35
СПИСОК ВИКОРИСТАНИХ ДЖЕРЕЛ	36

ВСТУП

Масштабування елементів забезпечується удосконаленням комплементарних CMOS (Complementary Metal-Oxide-Semiconductor) транзисторних структур, що насамперед пов'язано з розвитком технологій їх виготовлення [1]. TCAD (Technology Computer-Aided Design) системи автоматизованого проєктування електронних приладів та пристроїв становлять основу для розробки надвеликих інтегральних схем, сенсорів, тощо [2-5]. Вони дозволяють вивчати технології та досліджувати характеристики планарних або вертикальних транзисторів. Слід відмітити, що TCAD системи забезпечують як проєктування окремих елементів інтегрованих мікросхем так і сприяють візуалізації фізичних і електронних процесів в них.

Робота базового функціонального елемента інтегральної схеми – польового транзистора заснована на дрейфі електронів та дірок у каналі. При зменшенні розмірів останнього транспорт носіїв носить квазібалістичний або балістичний характер. Актуальним залишається компактне моделювання транзисторних структур з каналом у вигляді нанодротів та вуглецевих нанотрубок та дослідження їх транспортних властивостей, температурних та нанорозмірних ефектів.

Поряд з загальновідомими вертикальними транзисторами FinFET (Fin Field Effect Transistor) великий інтерес мають структури з каналом у вигляді нанодротів (NW FET) або вуглецевих нанотрубок (CNT FET) із затвором GAA (Gate-All-Around), зокрема дослідження їх передавальних та перехідних характеристик, короткоканальних ефектів, температурних та концентраційних залежностей, тощо [1-5].

Мета роботи полягає в дослідженні впливу масштабування та температури на ефективність і продуктивність функціонування польових транзисторів з каналами у вигляді одностінних вуглецевих нанотрубок.

РОЗДІЛ 1

ХАРАКТЕРИСТИКИ ПОЛЬОВИХ ТРАНЗИСТОРІВ З ТРИВИМІРНОЮ СТРУКТУРОЮ

1.1. Транзистори з каналом у вигляді нанодроту

Лінійні розміри пристроїв CMOS (Complementary Metal-Oxide-Semiconductor) з планарними транзисторами зменшувалися на 30% приблизно кожні два роки [1,6]. З появою транзисторів з металевим затвором і високою діелектричною проникністю підзатворного діелектрика та інших, ця закономірність ускладнилася. Після того як були представлені тривимірні структури польових транзисторів із вертикальним затвором [7] розвиток виробничих технологій став набагато ширшим. Відомо, що FinFET's як базові елементи функціональної електроніки широко використовуються у промисловості, сенсориці [8] і медичному обладнанні [9].

Практичний інтерес [10,11] має формування каналу транзистора, в якому відстань між атомами (як мінімум в напрямку витік-стік) не дорівнює параметру кристалічної решітки ($a_{Si} = 0,5431$ нм). Насамперед він пов'язаний із застосуванням нанодротів, нанолистів або нанотрубок як каналів тривимірних транзисторів [12]. Поряд з цим залишається необхідністю вдосконалення продуктивності короткоканальних приладів [13,14]. Експериментальні дослідження мікроструктури та електрофізичних властивостей функціональних матеріалів наноелектроніки у вигляді багатокомпонентних та багат шарових плівок [15-16] певною мірою сприяють вирішенню таких проблем.

Нанодроти можна отримати двома методами: електрохімічного осадження або методом молекулярно-променевої епітаксії Ge на підкладці Si. При використанні першого способу, речовина осаджується всередині пористої мембрани [17]. Польовий транзистор із вбудованим каналом у вигляді нанодроту може бути сформований молекулярно-променевою епітаксією на підкладці Si при осадженні шару Ge або Si/Ge/...Si/Ge/П (П-підкладка) плівкових структур. У

випадку формування однокомпонентного нанодроту з Ge, решітки Ge і Si будуть спряженими. У площині контакту утворюються тверді розчини [18]. При пошаровій молекулярній епітаксії двокомпонентного нанодроту, який в транзисторній поліструктурі буде виконувати роль вбудованого керованого каналу, у ньому будуть утворюватись тверді розчини атомів германію в кремнії Ge(Si) і навпаки атомів кремнію в германії Si(Ge) залежно від атомних концентрацій окремих компонентів [18].

Поряд з цим, окрім можливості подальшого масштабування, польові транзистори із вбудованими керованими каналами у вигляді нанодротів мають значно кращу керованість затвором, стійкість до т.зв. короткоканальних ефектів [13,14,19-21], тощо. Як приклад у роботі [22] спроектовано компактні моделі 5-канальних польових транзисторів з вертикальною структурою, порівняно їх робочі характеристики залежно від умов експлуатації. Авторами показано, що транзистори із вбудованим керованим каналам у вигляді нанодроту мають кращі робочі, ніж типові Fin-канальні [4], проаналізовано концентраційні та інші залежності.

Авторами роботи [23] було представлено уніфіковані моделі польових транзисторів з вбудованими керованими каналами на основі нандротів та нанолістів, виконаних за технологією 3 нм. Показано більш високу швидкодію та менші енергоспоживання таких транзисторів, порівняно з Fin-канальними.

Поряд з цим в роботах [19,20] було проведено аналіз транзисторів із вбудованими керованими каналами у вигляді нандротів із затвором DMG (Dual-Metal Gate) в рамках багатьох аспектів компактного моделювання – від технологічних процесів їх виготовлення до таких специфічних тем, як вплив орієнтації текстури росту та розподілу окремих компонент в затворі на величину ефективної роботи виходу (W_{eff}) [24]. Користуючись експериментальними даними про величину W_{eff} окремих металевих компонент затвора можна провести розрахунок даної величини згідно т.зв. концентраційної залежності [25]:

$$W_{eff} = \sum_i^n c_i \cdot W_{effi}, \quad (1.1)$$

де W_{effi} and c_i - ефективна робота виходу та концентрація окремих компонент затвора

Концентрація індивідуальних компонент визначається як:

$$c_i = \frac{\rho_i d_i \mu_i^{-1}}{\sum_{i=1}^n \rho_i d_i \mu_i^{-1}}, \quad (1.2)$$

де ρ_i , d_i та μ_i - густина, товщина та молярна маса окремих компонент.

Автором роботи [26] експериментально доведено, що поєднання матеріалів з низькою та високою величиною W_{eff} відображається на загальних електрофізичних властивостях електроду. Структура TiN(10)/Ta(10) (n-type) характеризується низькою величиною W_{eff} 4,35 і 4,40 eV до і після відпалу 500°C відповідно, тоді як у системі TiN(5)/Ni(10)/Ta(2) (p-type) зафіксовано збільшення W_{eff} на 0,4 eV перед відпалом, тобто 4,75 eV, і майже таким же значенням після відпалу при 500 °C, тобто 4,74 eV [26]. Дослідження структури та електрофізичних властивостей плівкових матеріалів для виготовлення термостійких затворів залишаються актуальними.

Постійно зростаючі вимоги щодо збільшення продуктивності, зменшення енергоспоживання та розширення областей застосування польових транзисторів із вбудованим керованим каналам у вигляді нанодроту обумовлюють необхідність досліджень особливостей їх структури, робочих характеристик, тощо [19-21]. На сьогодні перспективним напрямком вважається застосування як каналів нанодротів з Si, Si(Ge), GaAs, ZnO та інших. Поряд з цим найбільш перспективними для створення наступних поколінь транзисторів залишаються вуглецеві наноматеріали. Вони мають унікальні властивості та придатні для подальшого наномасштабування пристроїв. Провідні вуглецеві нанотрубки використовуються для міжз'єднань, а напівпровідникові - як канали транзисторів, тощо.

1.2. Транзистори з каналом у вигляді вуглецевої нанотрубки

Низьке енергоспоживання, більш висока швидкість перемикавання, мінімізація впливу короткоканальних ефектів, висока рухливість носіїв заряду, тощо обумовлюють необхідність вивчення роботи польових транзисторів з каналами у вигляді вуглецевих нанотрубок. Ефективність таких пристроїв в цілому залежить від цілого ряду параметрів, які задаються при моделюванні. Поряд з цим геометрія нанотрубок має значний вплив на транспортування носіїв, їх діаметр може знаходитися в інтервалі від одиниць до сотень нанометрів. З одного боку вони стають більш провідним при збільшенні діаметра, з іншого – це погіршує керуючу здатність затвора. Крім того, при цьому збільшується струм витoku i , отже, споживання електроенергії, також відбувається зменшення ширини забороненої зони та зменшення порогової напруги транзистора [13].

Як відомо вуглецева нанотрубка являє собою згорнутий графеновий лист уздовж певного напрямку. Напрямок, у якому лист графену прокатується, визначається як хіральність нанотрубки. Залежно від індексів хіральності (n,m) вуглецеву нанотрубку можна зробити або провідною, якщо $(n-m)$ ділиться на 3, або напівпровідниковою, якщо $(n-m)$ не ділиться на 3. У вуглецевих нанотрубках розташування хіральних атомів визначає їх типову хіральну структуру (n,m) , “крісло” (n,n) або “зигзаг” $(n,0)$. Напівпровідникові вуглецеві нанотрубки з однаковою хіральністю мають однакову щільність станів і подібні інші властивості.

Ширина забороненої зони вуглецевої нанотрубки переважно залежить від її діаметра. Це суттєво вподальшому впливає на електричні характеристики польових транзисторів. Ширину забороненої зони (E_g) вуглецевої нанотрубки можна обчислити як [13]:

$$E_g = \frac{2a_0 E_{pi}}{D_{CNT}}, \quad (1.3)$$

де a_0 – відстань між атомами карбону, E_{pi} – енергія зв'язку атомів карбону, D_{CNT} – діаметр вуглецевої нанотрубки.

У роботі [27] досліджено польові транзистори із каналом у вигляді вуглецевої нанотрубки коаксіальної геометрії, яка має зигзагоподібну структуру. Розглянуто вплив індексів хіральності (n,m) та концентрацій легування витоку/стоку на струм стоку, вольт-амперні характеристики при різних температурних умовах. Останнє дає уявлення про рух електронів в цьому пристрої при зміні температури. Крім того, проведено аналіз впливу довжини нанотрубки, напруги коаксіального затвора та товщини затвора на вольт-амперні характеристики, а також вплив high-k матеріалів на ці характеристики. Показано, що зі зменшенням довжини нанотрубки струм стоку зростає. Як приклад кращі ВАХ спостерігаються для нанотрубок довжиною 5 нм, ніж для нанотрубок довжиною 7 нм і 9 нм.

У роботі [28] відмічено, що польові транзистори з каналом у вигляді вуглецевих нанотрубок мають значні струми витоку у вимкненому стані. Це призводить до збільшення потужності витоку та потенційно неправильної логічної функціональності. Авторами експериментально продемонстровано модель з т.зв. асиметричними вентилями побудованих на основі вуглецевих нанотрубок, яка дозволяє зменшити струм витоку у вимкненому стані більше ніж у 60 разів при тій самій напрузі зміщення.

Авторами [29] спроектовано польовий транзистор з тунельним каналом у вигляді вуглецевої нанотрубки з т.зв. електростатичним легуванням (ED-Tunnel CNTFET). Додаткові електроди навколо витоку і стоку виключають відповідне легування домішками цих областей, що дозволяє уникнути ряду проблем.

Робота [30] присвячена дослідженню електропровідності з урахуванням квантового тунельного опору полімерних нанокомпозитів на основі одно- та двостінних вуглецевих нанотрубок з різною хіральністю. Невизначеність геометричних параметрів та точок перетину останніх моделювалась методом Монте-Карло. Показано, що вплив тунельних ефектів був найбільш очевидним для коротких та багатостінних CNT довжиною близько 5 мкм. Для більш довгих одностінних CNT довжиною близько 15 мкм та мереж на їх основі, тунельні ефекти відіграють незначну роль, якою можна знехтувати.

1.3. Чисельне моделювання транспорту носіїв заряду

Розглянемо елементи теорії покладеної в основу чисельного моделювання польових транзисторів з вертикальною структурою. У цьому випадку базовими є рівняння Пуассона, рівняння безперервності та транспортні рівняння.

Електростатичний потенціал пов'язаний з просторовою густиною заряду, як зазначено в рівнянні Пуассона [12-14]:

$$\nabla^2 \varphi = -\frac{\rho}{\varepsilon_a} \quad (1.4)$$

де φ , ε_a та ρ – електростатичний потенціал, абсолютна діелектрична проникність та об'ємна густина електричного заряду.

Наступне рівняння встановлює зв'язок між напруженістю електричного поля електричним потенціалом (жирним шрифтом позначені векторні величини):

$$\mathbf{E} = -\nabla\psi. \quad (1.5)$$

Рівняння неперервності визначають швидкості зміни концентрації носіїв заряду:

$$\frac{\partial n}{\partial t} = \frac{1}{q} \operatorname{div} \mathbf{J}_n + G_n - R_n, \quad (1.6)$$

$$\frac{\partial p}{\partial t} = \frac{1}{q} \operatorname{div} \mathbf{J}_p + G_p - R_p, \quad (1.7)$$

де \mathbf{J}_n та \mathbf{J}_p , G_n та G_p , R_n та R_p , q – вектор густини струму електронів та дірок, коефіцієнти генерації для електронів та дірок, коефіцієнти рекомбінації для електронів та дірок, заряд електрона.

Подальше рішення задачі пов'язують із визначенням коефіцієнтів дифузії. Для цього використовують відомі статистики Больцмана та Фермі-Дірака. Слід відмітити, що остання більш придатна, коли моделюються області з високим

легуванням та об'єкти малих розмірів.

Рівняння Ейнштейна для коефіцієнтів дифузії в рамках статистики Больцмана:

$$D = \frac{kT_L}{q} m, \quad (1.8)$$

де k , T_L – постійна Больцмана, температура решітки

Рівняння Ейнштейна для коефіцієнтів дифузії в рамках статистики Фермі-Дірака для електронів (подібні вирази використовуються для дірок):

$$D = \frac{\left(\frac{kT_L}{q} m_n\right) F_{1/2} \left\{ \frac{1}{kT_L} [e_{F_n} - e_c] \right\}}{F_{-1/2} \left\{ \frac{1}{kT_L} [e_{F_n} - e_c] \right\}} \quad (1.9)$$

$$e_{F_n} = -q\phi_n = -\frac{kT_L}{q} \ln \left(\frac{n}{n_{ie}} \right), \quad (1.10)$$

де F_α , ε_c , ε_{F_n} , ϕ_n та n_{ie} – інтеграл Фермі-Дірака порядку α , енергія зони провідності, квазі-Фермі енергетичний рівень, квазі-Фермі потенціал та ефективна концентрація власних носіїв.

Поточні рівняння дрейф-дифузійної моделі для електронів та дірок [13]:

$$J_n = qD_n \nabla n - qn\mu_n \nabla \psi - \mu_n n (kT \nabla (\ln n_{ie})), \quad (1.11)$$

$$J_p = -qD_p \nabla p - qp\mu_p \nabla \psi + \mu_p p (kT \nabla (\ln n_{ie})), \quad (1.12)$$

де q – заряд електрона, D_n та D_p – коефіцієнт дифузії для електронів та дірок, n та p – концентрація електронів та дірок, μ_n та μ_p – рухливість електронів та дірок, ψ – хвильова функція, k – постійна Больцмана, T – температура Дебая, n_{ie} – ефективна внутрішня концентрація.

У нанодротовому каналі носії обмежені в одному напрямку. Це впливає на радіальну густину зарядів, а також на густину станів. Квантові ефекти можуть бути змодельовані в рамках самоузгодженої моделі Пуассона-Шредінгера (англ.

Self-Consistent Coupled Schrodinger Poisson Model), але вона не може самостійно вирішити усі транспортні проблеми. Тому останню використовують у поєднанні з розв'язанням просторових моделей дрейф-дифузійної (англ. Drift-Diffusion Mode-Space Method) або з використанням нерівноважної функції Гріна (англ. Mode Space Non-Equilibrium Green's Function Approach) [12-14]. Для моделювання електрофізичних властивостей нанодіодних пристроїв розв'язується рівняння Шредінгера в циліндричних координатах [14].

Поряд з цим квантові ефекти включені шляхом зміни рівнянь транспортних моделей. Зокрема може розглядатися врахування квантового потенціалу Бома (англ. Bohm Quantum Potential – BQP). У такому випадку поточні рівняння (1.11) та (1.12) матимуть вигляд [13,14]:

$$J_n = qD_n \nabla n - qn\mu_n \nabla(\psi - Q) - \mu_n n (kT \nabla(\ln n_{ie})), \quad (1.13)$$

$$J_p = -qD_p \nabla p - qp\mu_p \nabla(\psi - Q) + \mu_p p (kT \nabla(\ln n_{ie})), \quad (1.14)$$

У рівняннях (1.13) та (1.14) додатковий член Q представляє квантовий потенціал Бома, який визначається як [13,14]:

$$Q = -\frac{\hbar^2}{2} \frac{\gamma \nabla[M^{-1} \nabla(n^\alpha)]}{n^\beta}. \quad (1.15)$$

де \hbar – постійна Планка, M – ефективна маса, n – концентрація (електронів/дірок), γ та α – параметри підгонки.

Модель BQP має ряд можливостей та переваг перед іншими підходами моделювання. Значення параметрів підгонки γ та α визначається умовою квантового обмеження. Як приклад в роботі [14] значення γ та α відповідно становили 1,4 та 0,3.

РОЗДІЛ 2 МЕТОДИКА І ТЕХНІКА ЕКСПЕРИМЕНТУ

2.1. Методика проектування в Silvaco TCAD

Для проектування напівпровідникових приладів широко використовують програмні засоби, які називаються TCAD [31-35]. Зазвичай TCAD складаються з двох частин, перша з яких дозволяє описати і змодельовати технологічний процес формування структури, а друга - змодельовати її електрофізичні властивості.

Проектування базується на основі результатів експериментальних досліджень. На рис. 2.1. наведено типовий алгоритм роботи в TCAD.

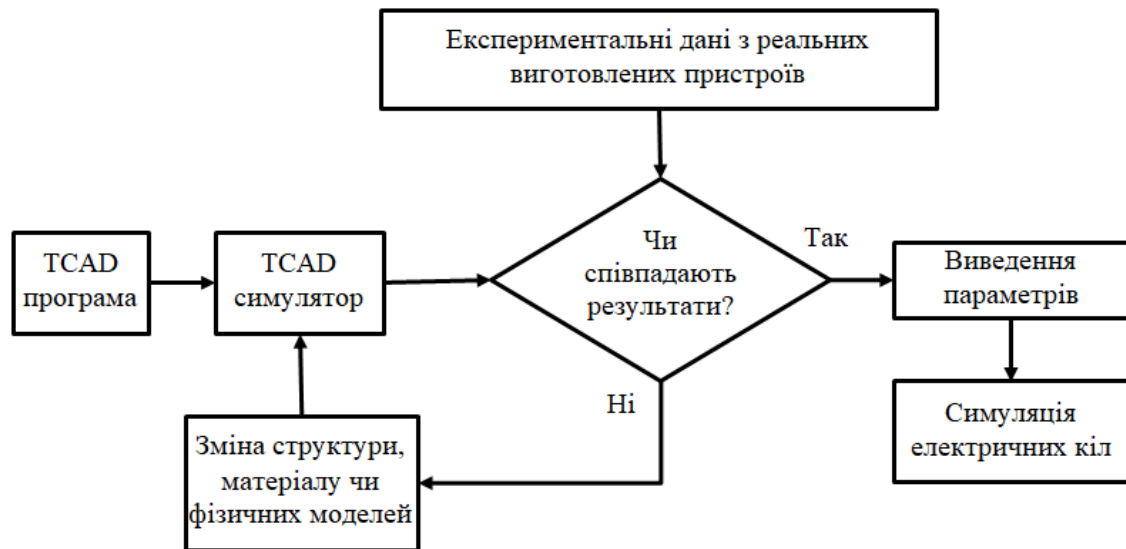


Рис. 2.1. Алгоритм проектування в TCAD [32]

Silvaco TCAD являє собою набір програм які пов'язані між собою. Взаємозв'язок останніх можна зобразити у вигляді блок-діаграми (рис.2.2). Слід відміти, що структура бібліотек моделей універсальна, один і той самий модуль може бути використаний у всіх її програмах. В Silvaco використовується власний інтерпретатор C-Interpreter [25]. Його створено спеціально для отримання оптимізованих машинних кодів виходячи з вхідного описання структури. Вбудований в C-Interpreter інтерфейс відлагодження кодів дозволяє користувачу зосередитись на розробці проекту та одночасно бачити результат

зроблених вимірювань, не витрачаючи час на етап компіляції. Код отриманий за допомогою C-Interpreter, виконується набагато швидше коду, отриманого стандартними компіляторами [25].

Основною є DeckBuild [31], оскільки в ній створюються і виконуються командні файли, задається порядок виконання дій, запуск інших програм та їх координування. Наступними по важливості є симулятор пристроїв ATLAS [32] та засіб візуалізації TonyPlot. ATHENA [33] дозволяє моделювати стандартні технологічні процеси, але створення структури пристрою можливе і іншими засобами – за допомогою DevEdit (має користувацький інтерфейс лише в Unix-подібних ОС), за допомогою команд симулятора ATLAS та сторонніми засобами, які підтримують формат файлів структур [34].

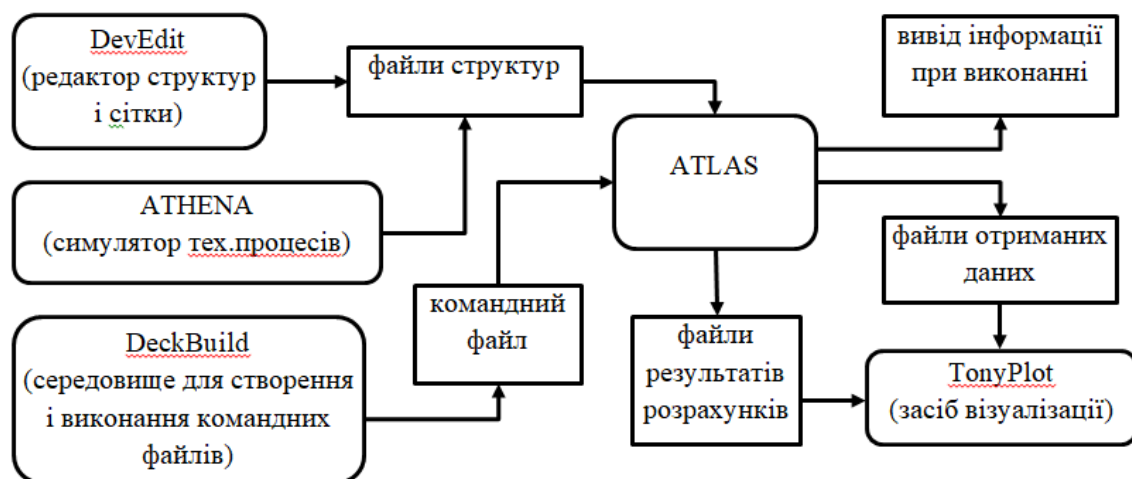


Рис. 2.2. Блок-схема засобів Silvaco TCAD [26,32]

Процес створення структури можна реалізувати різними шляхами. Для відносно простих структур зазвичай використовують DevEdit, але дана програма в операційній системі Windows може бути запущена лише у режимі командного рядку [25].

Задати структуру можна командами в ATLAS, але цей спосіб несе ряд обмежень і незручностей, зокрема складність (всі параметри записуються текстом в командний файл) створення областей складної форми, завдання профілів легування, переходів між областями провідності, завдання сітки

тощо [35]. Для задання більш складних структур використовуються засоби ATHENA та VICTORY (тривимірний симулятор технологічних процесів, наявний у версії TCAD для Unix-подібних ОС).

Числове моделювання робочих характеристик та структурних елементів здійснюється за допомогою симулятора пристроїв ATLAS [32]. Більшість моделей останнього використовують два типи вхідних даних. Перший - це програмний код (ASCII), який містить необхідні для виконання команди, другий – це файл геометрії, який визначає дво або тривимірну структуру пристрою, її області та профілі легування. У симуляторі Atlas генерується три типи вихідних даних. Перший - звіт ходу виконання програми, який інформує про етапи виконання коду і повідомлення про помилки та попередження під час моделювання. Візуально це окрема область вікна, де відображаються вищевказані дані, які також зберігаються в тимчасовий файл звіту. Другий - це файл журналу, який містить всі величини термінальних напруг та сил струмів від аналізу роботи пристрою. Він створюється за допомогою команд Solve або Extract і зазвичай має розширення “.log” або “.dat”, кожен з них являє собою ASCII код записаний у таблицю даних. Третій - файл рішення або файл структури “.str”, що зберігає графічні дані, які пов'язані зі значеннями змінних у визначених точках.

При створенні командного файлу для виконання слід дотримуватися синтаксису коду середовища DeckBuild (синтаксис та команди детально описані у керівництві користувача [31]) та наступної послідовності команд ATLAS [32]:

- специфікація структури (MESH, REGION, ELECTRODE, DOPING);
- специфікація матеріалів та моделей (MATERIAL, MODELS, CONTACT, INTERFACE);
- вибір числового методу для обчислень (METHOD);
- специфікація розрахунку (LOG, SOLVE, LOAD, SAVE);
- аналіз результатів (EXTRACT, TONYPLOT).

Слід відмітити, що симулятор технологічних процесів ATHENA [32] дозволяє моделювати напilenня, дифузії, окислення, травлення і т.п. для 2D структур. Задання та налаштування останніх зручно виконувати за допомогою генератора команд DeckBuild [31].

2.2. Проектування вертикальних структур польових транзисторів та їх характеристик

Послідовність розробки транзисторних структур в Silvaco TCAD може складатися з наступних етапів [35]:

- створити командний ".in"-файл у робочій директорії програми DeckBuild;
- задати сітку (ATLAS) початкової тривимірної структури та область підкладки кремнію, поверхня якої покрита шаром оксиду;
- у командному файлі додати команди для збереження та відображення ".str"-структури в TonyPlot3D; на основі даних про сітку та візуалізації TonyPlot3D виконати спрощення сітки в областях підкладки за допомогою команд Eliminate;
- створити затвор FET-структури; при багатошарових рішеннях слід враховувати порядок задання областей – спочатку зовнішні, потім внутрішні;
- створити канал GAA NW FET транзистору – аналогічно багатошаровим структурам затвору спочатку створюються області зовнішніх шарів діелектриків, потім канал; слід зазначити, що в Atlas можна створювати лише області у вигляді прямокутних паралелепіпедів, тому для створення областей складної форми використано додаткові алгоритми з можливістю накладання простих областей одна на одну; для створення багатоканальних структур даний блок команд поміщається в цикл, де загальне зміщення областей залежить від номера ітерації – таким чином в сітці структури можна створювати масиви областей;
- задати області стоку та витоку структури; задати електроди структури – для цього використати набір назв для польового транзистору: gate – затвор,

drain – стік, source – витік;

– задати профіль легування каналу відповідно необхідного типу провідності транзистору; слід врахувати особливість створення тривимірних структур в ATLAS – при заданні нерівномірного розподілу необхідно задавати профіль легування для кожної двовимірної площини в обраному напрямку, при цьому координати площини мають співпадати з вузлами сітки; щоб не прописувати вручну кожну команду для кожної площини можна організувати їх легування в циклі; перевірити профіль легування можна в TonyPlot3D, сховавши всі області окрім каналу та ввімкнувши відповідний режим відображення;

– за необхідністю вказати додаткові команди для задання необхідних значень електричних параметрів матеріалів та контактів структури;

– задати моделі та методи для аналізу FET транзистору в програмі ATLAS, вказати команди для проведення початкового розрахунку;

– провести аналіз створеної структури – побудувати вольт-амперні характеристики (ВАХ): передавальні ВАХ – залежності сили струму витік-стік від напруги на затворі $I_{DS}(V_G)$ відповідно при фіксованих величинах напруг витік-стік, величина напруги V_{DS} приймає фіксовані значення; побудувати вихідні ВАХ - залежності сили струму витік-стік від напруги витік-стік $I_{DS}(V_{DS})$, для струму насичення каналу при зміні величини напруги на затворі V_G ; при заданні напруг слід враховувати, що для транзисторів p-типу провідності значення V_G буде від'ємним;

– з отриманих залежностей провести екстракцію параметрів [12]: V_t , SS , I_{on} , I_{off} , I_{on}/I_{off} та $DIBL$.

Значення I_{off} можна отримати з низьковольтової ВАХ, змінивши функцію MAX на MIN в формулі для екстракції максимального значення сили струму. Значення DIBL розраховується як відношення різниць порогових напруг V_t до різниці значень V_{DS} при яких вони були отримані.

Основні метричні показники FET-транзисторів (рис.2.3) [25,34,35]:

– порогова напруги V_{Th} , В;

- допороговий розкид (Subthreshold Swing) SS , мВ/декаду;
- сила струму вмикання I_{ON} , мкА / мкм;
- сила струму вимикання I_{OFF} , мкА / мкм;
- зниження бар'єру, індуковане стоком (Drain-Induced Barrier Lowering), DIBL, мВ / В;
- напруга насичення на стоці V_{DSAT} , В;
- лінійний опір (мінімальний опір каналу) R_{ON} , Ом·мкм;
- вихідний опір r_d , Ом × мкм;
- транспровідність g_m , мкСм / мкм;

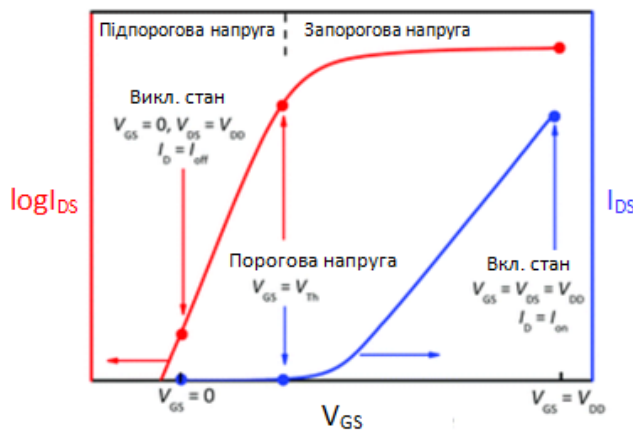


Рис.2.3. Визначення електричних характеристик польових транзисторів

Команди `extract` в кінці коду дозволяють виміряти порогову напругу та інші SPICE параметри структури [35]. Результати екстракції виводяться в лог програми безпосередньо під час моделювання і зберігаються в файл `results.final` для подальшого аналізу. Використовуваний при екстракції синтаксис команди вільно збирається з операторів (наприклад, максимального значення - `max`) і результатів моделювання (наприклад, струм стоку - і. "drain"). Параметр `name` використовує тільки ті імена, які були присвоєні користувачем. Імена, зарезервовані програмою, в даному випадку не використовуються. Таким чином, екстракція величини під назвою `nvt`, яка визначається як перетин з віссю X максимального нахилу залежності напруги на стоці від струму стоку, з якого відняли половину напруги на стоці. Цей метод є одним з варіантів розрахунку порогового напруги.

РОЗДІЛ 3 РЕЗУЛЬТАТИ ТА ЇХ ОБГОВОРЕННЯ

3.1. Транзистори з каналом у вигляді нанодроту деформованого кремнію

Результати проектування польових транзисторів з каналами у вигляді нанодротів деформованого Si в рамках технології SOI та їх характеристик представлені в даній частині роботи.

Компактні моделі транзисторів із затвором GAA були спроектовані та досліджені за допомогою інструментів Silvaco TCAD [31-33]. Загальна циліндрична геометрія створювалася за допомогою відповідних операторів `mesh cylindrical three.d`, де параметром `cylindrical` задаються радіус, кут та Z-координати, а параметром `three.d` створюється 3D-сітка [32,36].

Інструменти ATLAS [32] від Silvaco TCAD включають в себе як дифузійно-дрейфову транспортну модель, так і вдосконалені квантові моделі. Особливості транспорту заряду моделювалися за допомогою операторів `models fermi ni.fermi cvt srh bqr.n`. Параметр `fermi` дозволяє враховувати дифузійно-дрейфовий транспорт заряду в рамках статистики Фермі-Дірака, `cvt` особливості рухливості інверсійного шару, `srh` рекомбінаційні механізми Шоклі-Рід-Холла, `bqr.n` квантовий потенціал Бома для електронів.

Нами було спроектовано польові транзистори з каналом у вигляді нанодроту деформованого Si на орієнтуючому стрижні $\text{Si}_x\text{Ge}_{1-x}$ (рис.3.1а). Вхідні дані усіх матеріалів взяті із бібліотек Silvaco TCAD [32].

Полікремнієвий затвор був відділений від каналу ізоляційними шарами HfO_2 та SiO_2 , Al був використаний як матеріал електродів витоку та стоку, які розташовані на торцях (ри.3.1а,б).

Канал польового транзистора у вигляді нанотрубки деформованого Si мав форму циліндричної трубки довжиною 80 нм (рис.3.1б).

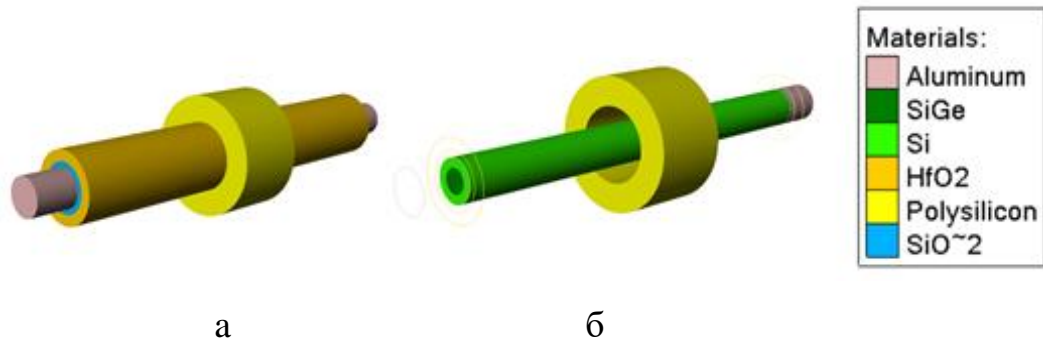


Рис. 3.1. Тривимірні структури польового транзистора з каналом у вигляді нанодруту деформованого Si (а) та окремо його каналу у формі циліндричної трубки й полікремнієвого затвору (б) [36]

Геометричні розміри елементів польового транзистора приведено на рис.3.2а. Діаметр та довжина орієнтуючого стрижня $\text{Si}_x\text{Ge}_{1-x}$ відповідно становили 4 нм та 80 нм, довжина полікремнієвого затвору – 14 нм.

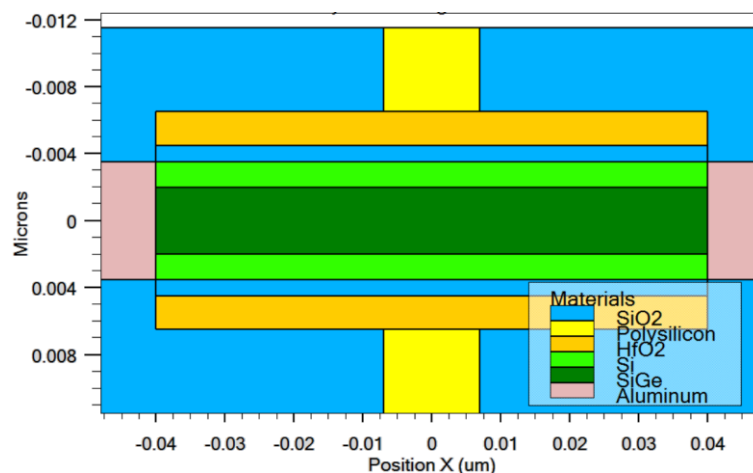


Рис. 3.2. Двовимірні структури польового транзистора з каналом у вигляді нанодруту деформованого Si з відображенням окремих областей [36]

Ефективна робота виходу електрода затвору становила 4,75 еВ [25,35,36]. Як high-k діелектрик було взято HfO_2 ($k = 22$) товщиною 2 нм, бар'єрний шар SiO_2 під high-k діелектриком мав товщину 1 нм.

На рис.3.3а наведено типові 3D зрізи структури вертикального транзистора, для якого було проведено чисельне моделювання електричних параметрів з урахуванням ефектів короткого каналу, short-channel effects (SCEs).

Концентраційний розподіл донорної домішки в каналі транзистора наведено на рис.3б. При проектуванні було використано наступну конфігурацію профілів легування каналу: в об'ємі каналу концентрація акцепторної домішки становила 10^{18} см^{-3} ; у приконтактні області витіку та стоку була введена донорна домішка більш високої концентрації 10^{21} см^{-3} .

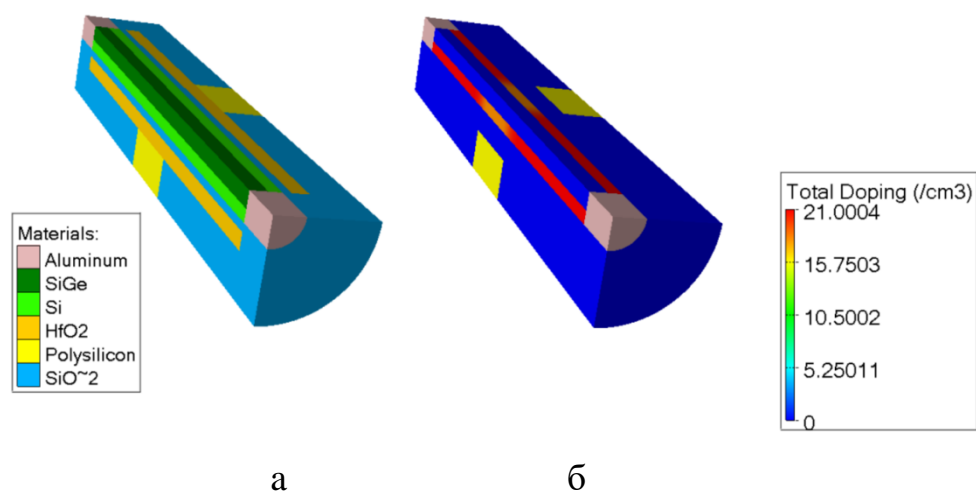


Рис. 3.3. Тривимірні зрізи в структури вертикального польового транзистора з каналом у вигляді нанодроту деформованого Si (а) та концентраційного розподілу домішки в каналі (б) [36]

Аналіз електричних параметрів для спроектованих нами транзисторних структур отриманих на основі вольт-амперних характеристик при різних температурах наведено в наступному розділі.

Типові залежності сили струму витік-стік I_{DS} від напруги на затворі V_{GS} при температурах 280 К, 300 К, 340 К, 360 К, 380 К та 400 К для вертикального польового транзистора n-типу з каналом у вигляді нанодроту деформованого Si для фіксованих значень напруг витік-стік $V_{DS} = 0,20 \text{ В}$ та $V_{DS} = 0,07 \text{ В}$ відповідно приведені на рис. 3.4а,б.

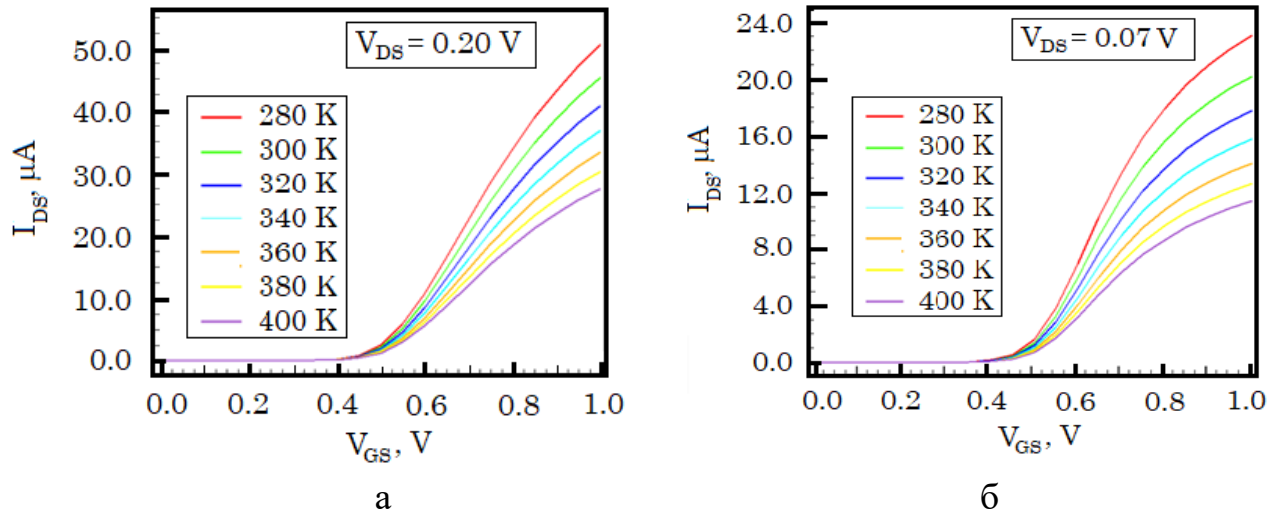


Рис. 3.4. Передавальні характеристики $I_{DS}-V_{GS}$ польового транзистора n-типу з каналом у вигляді нанодроту деформованого кремнія при фіксованих значеннях температур та напруг $V_{DS} = 0,20$ В (а) та $V_{DS} = 0,07$ В (б) [36]

Як приклад на рис.3.5 наведено типові $I_{DS}-V_{DS}$ характеристики для тривимірного транзистора n-типу для фіксованих значень напруг на затворі $V_{GS} = 1,0$ В.

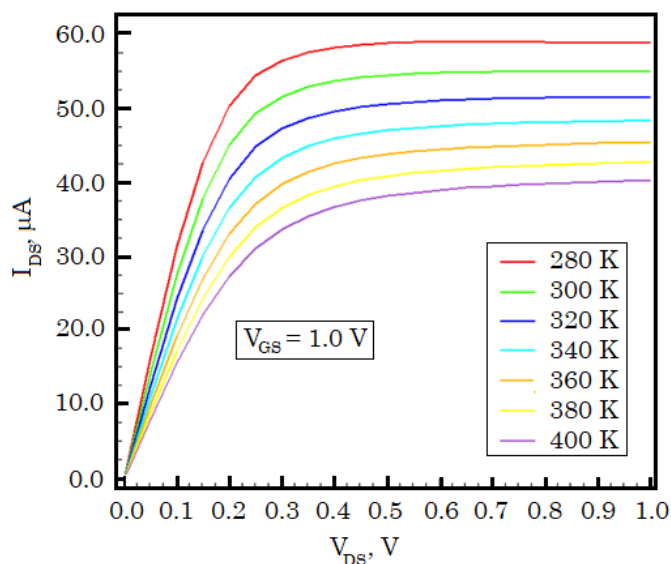


Рис. 3.5. Вихідні х-ки $I_{DS}-V_{DS}$ польового транзистора n-типу з каналом у вигляді нанодроту деформованого кремнія при фіксованих значеннях температур [36]

Виходячи із таких даних за допомогою симулятора ATLAS було визначено основні електричні параметри: порогова напруга V_t , допороговий розкид SS , струм «вмикання» I_{on} , струм витоків I_{off} та коефіцієнт I_{on}/I_{off} (табл.3.1).

Таблиця 3.1

Температурні залежності електричних параметрів польового транзистора з каналом у вигляді нанодоту деформованого кремнія

Параметр	Робоча температура, К						
	280	300	320	340	360	380	400
V_t , мВ	461,81	462,79	463,68	464,50	465,25	465,95	466,59
SS , мВ/декаду	95,01	95,00	94,99	94,98	94,97	94,96	94,95
$I_{off} \times 10^{12}$, А	9,03	8,09	7,27	6,55	5,91	5,34	4,84
$I_{on} \times 10^5$, А	5,05	4,53	4,08	3,67	3,33	3,02	2,75
$(I_{on}/I_{off}) \times 10^{-5}$	56,92	55,99	56,12	56,03	56,34	56,55	56,81

Для визначення температурних коефіцієнтів базових електричних параметрів FET's транзисторів можуть бути використані наступні рівняння:

– на основі температурної залежності величин V_t і SS їх температурні коефіцієнти можна розрахувати на основі відповідних співвідношень

$$\beta_{V_t} = \frac{V_t(T) - V_t(300)}{V_t(300)(T - 300)} \quad (3.1)$$

та

$$\beta_{SS} = \frac{SS(T) - SS(300)}{SS(300)(T - 300)}; \quad (3.2)$$

– температурні коефіцієнти струму «вмикання» I_{on} і струму витoku I_{off} також можна визначити за відповідними співвідношеннями:

$$\beta_{I_{on}} = \frac{I_{on}(T) - I_{on}(300)}{I_{on}(300)(T - 300)} \quad (3.3)$$

та

$$\beta_{I_{off}} = \frac{I_{off}(T) - I_{off}(300)}{I_{off}(300)(T - 300)}. \quad (3.4)$$

На основі рівнянь (3.1)-(3.4) в інтервалі температур від 280 К до 400 К температурні коефіцієнти β_{V_t} , β_{SS} , $\beta_{I_{on}}$ та $\beta_{I_{off}}$ становили відповідно $-8,63 \times 10^{-5} \text{ K}^{-1}$, $-0,53 \times 10^{-5} \text{ K}^{-1}$, $-3,87 \times 10^{-3} \text{ K}^{-1}$ та $-3,80 \times 10^{-3} \text{ K}^{-1}$. Отримані дані про величини температурних коефіцієнтів добре узгоджуються з експериментальними даними для транзисторів з каналом у вигляді нанодроту деформованого кремнія. Слід відмітити, що температурні залежностей для величин струму «вмикання» I_{on} та струму витoku I_{off} мають типовий характер для польових транзисторів [36]. Однак спостерігається практична не змінність величин порогової напруги V_t та допорогового розкиду SS із зростанням температури. Це узгоджується із відомими результатами отриманими та пов'язано з суттєвим впливом квантових ефектів при товщинах кремнієвого каналу менше 5 нм та концентраціях домішок більше 10^{18} см^{-3} [36].

3.2. Багатоканальні структури польових транзисторів

Результати проєкутвання [35] польових транзисторів з п'ятьма каналами у вигляді нанодротів кремнія в рамках технології SOI та їх характеристик за допомогою інструментів Silvaco TCAD представлені в даній частині роботи.

Для розрахунку електричних характеристик 5-канальних транзисторів із затвором GAA було розроблено відповідні структури із довжиною каналів 30 нм круглим перерізом нанодротів. Транзистори мали довжину затвору $L_G = 14$ нм та діаметр нанодротів $D_{NW} = 8$ нм, їх геометрію наведено на рис.3.6а.

При проєктуванні структур було використано наступну конфігурацію профілів легування каналів домішкою: в об'ємі каналу концентрація акцепторної домішки становила $5 \times 10^{15} \text{ см}^{-3}$ (рис.3.6б); у приконтактні області витoku та стоку була введена донорна домішка більш високої концентрації рівної $5 \times 10^{18} \text{ см}^{-3}$.

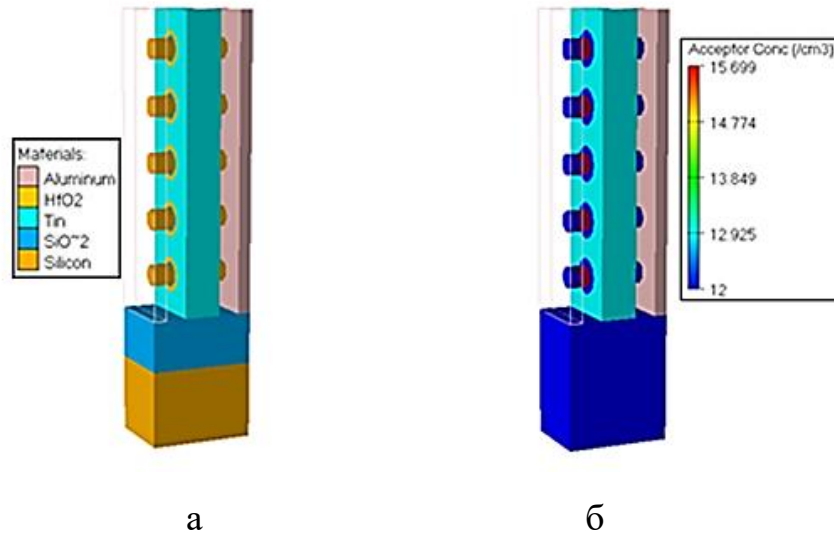


Рис. 3.6. Тривимірні структури польових транзисторів з п'ятьма каналами у вигляді нанодротів кремнія (а) та концентраційний розподіл акцепторної домішки в них (б) [35]

Ефективна робота виходу електрода затвору становила 4,40 еВ (n-тип провідності) [35]. Як high-k діелектрик було взято HfO_2 ($k = 22$) товщиною 2 нм, бар'єрний шар SiO_2 під high-k діелектриком мав товщину 1 нм (рис. 3.6а).

Цікавим і важливим з точки зору застосування польових транзисторів є температурна залежність статичних передавальних характеристик.

Типові залежності сили струму витік-стік I_{DS} від напруги на затворі V_{GS} при температурах 280 К, 300 К, 340 К, 360 К, 380 К та 400 К для запропонованих структур 5-канальних транзисторів для фіксованих значень напруг витік-стік $V_{DS} = 1,2$ В та $V_{DS} = 0,1$ В приведені відповідно на рис. 3.7а,б.

При зростанні температури фіксується ряд типових змін статичних передавальних характеристик 5-канальних польових транзисторів n-типу, які викликані в основному такими фізичними процесами [35]: зі збільшенням температури в досліджуваному діапазоні температур зменшується рухливість носіїв заряду, що призводить до зменшення величини сили струму “switch-on” I_{on} ; відбувається перерозподіл носіїв по енергіях і зміщення енергії Фермі до середини забороненої зони. У зв'язку з таким зміщенням рівня Фермі область збіднення (інверсний шар) утворюється біля поверхні напівпровідника при

менших напруженостях електричного поля. Тому зі збільшенням температури величина порогової напруги V_t зменшується. В результаті статичні передавальні характеристики для постійної напруги на стоці, але для різних температур перетинаються, тобто існує т. зв. термостабільна крапка в якій протилежні ефекти компенсуються, а струм через канал (струм стоку) залишається незмінним. Для запропонованих структур положення цієї крапки знаходяться поблизу координат $I_{DS} = 1,9 \times 10^{-5}$ А та $V_{GS} = 0,65$ В (рис.3.2а) та $I_{DS} = 1,0 \times 10^{-5}$ А та $V_{GS} = 0,55$ В (рис.3.2б).

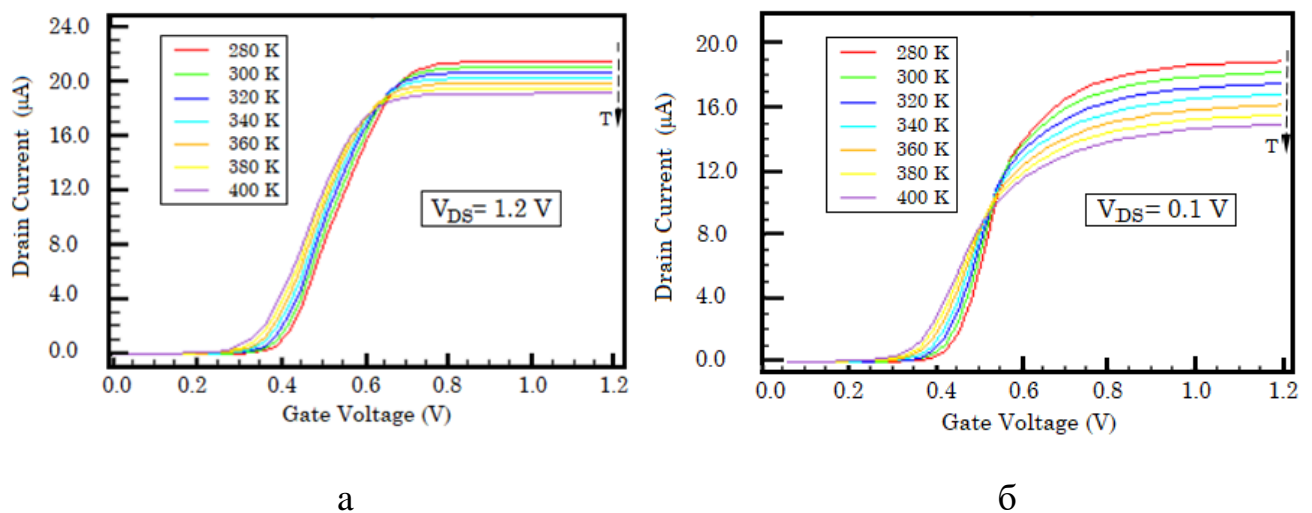


Рис. 3.7. Передавальні характеристики $I_{DS}-V_{GS}$ для польових транзисторів з п'ятьма каналами у вигляді нанодротів кремнія при зміні температури та фіксованих значеннях напруги витік-стік 1,2 В (а) та 0,1 В (б). Стрілкою вказаний напрям зростання температури (T)

Робочі характеристики для вертикальних 5-канальних польових транзисторів при значенні напруги витік-стік $V_{DS} = 1,2$ В наведені в таблиці 3.2. Як приклад при кімнатній температурі 300 К величини V_t та SS відповідно становили 0,39 В та 62,00 мВ/декаду, величини сил струмів I_{on} , I_{off} та коефіцієнту I_{on}/I_{off} відповідно становили $2,11 \times 10^{-5}$ А, $0,53 \times 10^{-12}$ А та $40,26 \times 10^6$.

Розрахунок величини зниження бар'єру, спричинене стоком DIBL при фіксованих температурах 280 К та 400 К показав незначне зменшення останньої від 36,4 мВ/В до 31,8 мВ/В (рис.3.8).

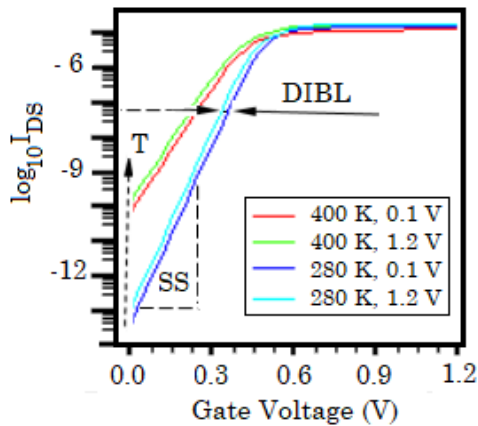


Рис. 3.8. Логарифмічні характеристики $\log_{10}I_{DS}-V_{GS}$ для 5-канальних польових транзисторів при зміні температури та фіксованих значеннях напруги витік-стік 1,2 В та 0,1 В [35]. Стрілкою вказаний напрям зростання температури (T)

У даному випадку при збільшенні температури від 280 К до 400 К порогова напруга V_t зменшуються на 22,5 %, допороговий розкид SS зростає на 43,1 %, сила струму “switch-on” спадає на 10,7 %. Слід відмітити, що температурна залежність параметрів діелектрика призводить до швидкого збільшення струму витоку, зокрема це добре фіксується при підвищених температурах 380 К та 400 К, а також негативно впливає на крутизну передавальної характеристики транзистора.

Таблиця 3.2

Температурні залежності електричних параметрів польового транзистора із каналами у вигляді нанодротів

Параметри	280К	300К	320К	340К	360К	380К	400К
V_t , В	0,40	0,39	0,37	0,36	0,34	0,33	0,31
SS , мВ/декаду	57,69	62,00	66,10	70,20	74,31	78,41	82,52
$I_{off} \cdot 10^{12}$, А	0,11	0,53	2,10	7,23	21,79	58,86	144,76
$I_{on} \cdot 10^5$, А	2,15	2,11	2,07	2,04	1,99	1,95	1,92
$(I_{on}/I_{off}) \cdot 10^{-6}$	198,32	40,26	9,85	2,81	0,92	0,33	0,13

Отримані результати добре узгоджуються з відомими даними [35] для NWFET's, FinFET's та CNTFET's транзисторів. Слід відміти, що безпосередні дослідження структурно-фазового складу, електрофізичних властивостей, тощо термостійких плівкових сплавів були проведені [15]. Отримані результати вказують на можливість їх застосування як затворів для CMOS.

3.3 Транзистори із каналом у вигляді одностінної вуглецевої нанотрубки

Результати моделювання коаксіальних структур польових транзисторів із каналом у вигляді вуглецевих нанотрубок (GAA CNTFET's) приведені в даній частині роботи. Вхідні дані для моделювання GAA CNTFET's взяті із роботи [13,14] та бібліотек Silvaco TCAD [32].

Затвор GAA CNTFET's був відділений від каналу ізоляційними шарами HfO_2 та SiO_2 , Pd був використаний як матеріал електродів витоку та стоку, які розташовані на торцях (рис.3.9а). Канал мав вигляд одностінної вуглецевої нанотрубки (рис. 3.9б).

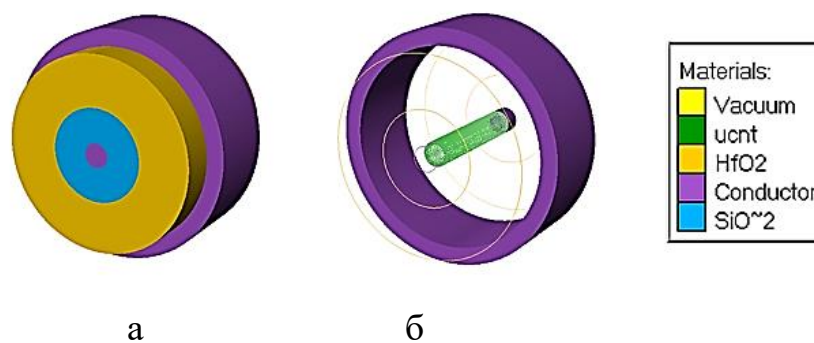


Рис. 3.9. Тривимірна структура польового транзистора із каналом у вигляді одностінної вуглецевої нанотрубки (а) та окреме відображення його каналу та затвору (б)

Геометрія та розміри основних елементів досліджуваної структури GAA CNTFET приведені на рис. 3.10. Як канал транзистора була обрана вуглецева нанотрубка типової хіральної структури із діаметром 1,41 нм. Затвор мав

довжину 5 нм.

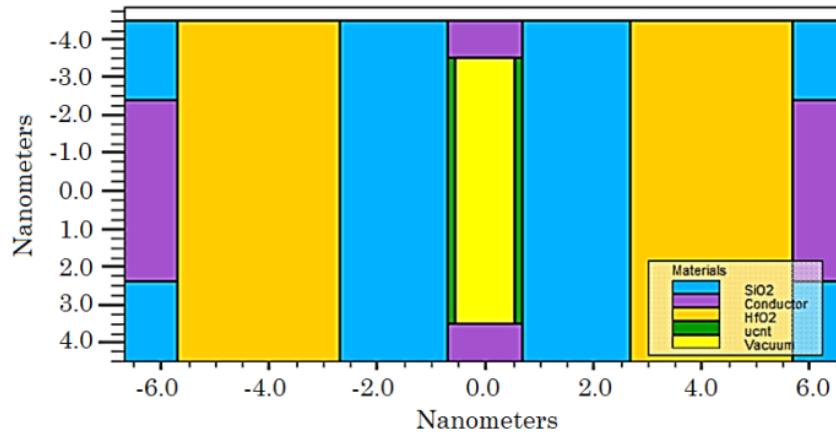


Рис. 3.10. Переріз структури польового транзистора із каналом у вигляді вуглецевої нанотрубки

У таблиці 3.3. приведені параметри моделювання. Ефективна робота виходу для затвору Pd становила 5,22 еВ [13]. Як high-k діелектрик було взято HfO_2 ($k = 25$) товщиною 3 нм, бар'єрний шар SiO_2 ($k = 3,9$) під high-k діелектриком мав товщину 2 нм

Таблиця 3.3

Вхідні параметри моделювання структури CNT FET

№	Параметр структури	Позначення	Величина
	1	2	3
1.	Хіральність CNT	$Ch(n,m)$	(6,2)
2.	Діаметр CNT	D_{CNT}	1,41 нм
3.	Довжина каналу	L	7 нм
4.	Ширина забороненої зони	E_g	0,61 еВ
5.	Густина станів у провідній зоні	$DOS(N_C)$	$8,88 \times 10^{20} \text{ см}^{-3}$
6.	Густина станів у валентній зоні	$DOS(N_V)$	$7,36 \times 10^{20} \text{ см}^{-3}$
7.	Товщина внутрішнього оксиду (SiO_2)	T_{oxi}	2 нм
8.	Делектрична стала внутрішнього оксиду	K_{oxi}	3,9
9.	Товщина зовнішнього оксиду (HfO_2)	T_{oxt}	3 нм

№	Параметр структури	Позначення	Величина
	1	2	3
10.	Діелектрична стала зовнішнього оксиду	K_{ox}	25
11.	Легування зон стоку-витоку	N_{SD}	10^8 см^{-3}
12.	Діелектрична стала порожнини CNT	K_{CNT}	1
13.	Спорідненість електронів	E_{ea}	3,2 eВ
14.	Робота виходу електрона металу затвору	Φ_m	5,22 eВ
15.	Діелектрична проникність CNT	ϵ	$9,7 \text{ ФМ}^{-1}$
16.	Рухливість електронів	μ_n	$8 \times 10^4 \text{ см}^2/\text{Вс}$
17.	Рухливість дірок	μ_p	$8 \times 10^4 \text{ см}^2/\text{Вс}$

Слід відмітити, що концентраційний розподіл домішки в індукованому n-типу каналі транзистора було взято із даних робіт [37,38], де у приконтактні області витоку та стоку вводять донорну домішку з концентрацією 10^8 см^{-3} . Конфігурація профілів легування каналу, яку використано при даному проектуванні, наведено на рис.3.11.

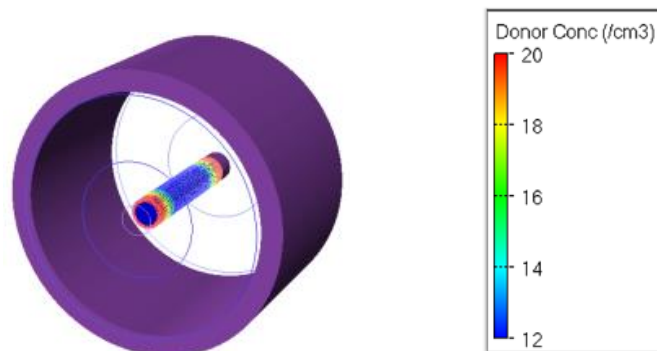


Рис. 3.11. Тривимірна структура польового транзистора із каналом у вигляді вуглецевої нанотрубки із відображенням концентраційного розподілу домішки в каналі

Слід відмітити, що CNTFET's коаксіальної геометрії вважаються більш продуктивними [13,37] ніж планарної [38]. В останніх як затвор може бути використаний як горизонтальний металевий електрод так і додатково легована

кремнієва підкладка під ізоляційним шаром.

Аналіз електричних параметрів для спроектованих нами транзисторних структур отриманих на основі вольт-амперних характеристик при різних зовнішніх температурах наведено в даному розділі.

На рис.3.12а наведено типові вихідні характеристики $I_{DS}-V_{DS}$ для досліджуваної геометрії транзисторів при фіксованих величині напруги на затворі V_{GS} від -1.0 В до 1.0 В. Робочий інтервал температур становив від 250 К до 500 К. Типові передавальні характеристики $I_{DS}-V_{GS}$ для фіксованих значень $V_{DS}=0,05$ В та $V_{DS}=0,10$ В в інтервалі температур від 250 К до 500 К приведені відповідно на рис. 3.12б.

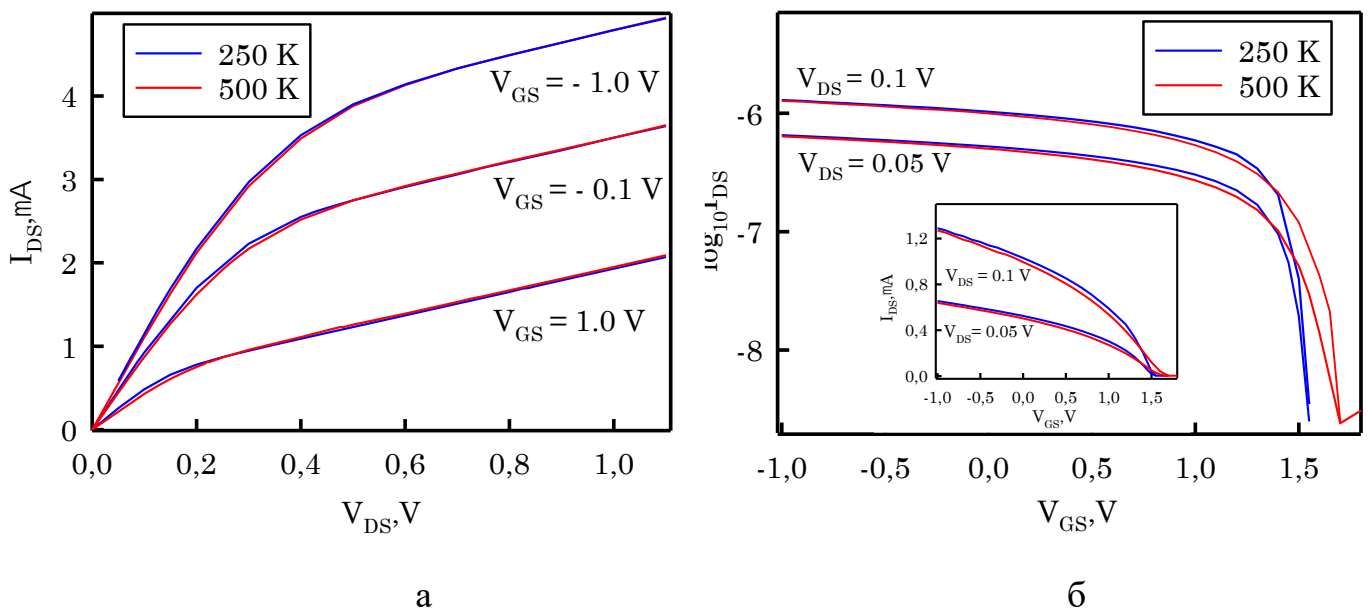


Рис. 3.12. $I_{DS}-V_{DS}$ (а) та $I_{DS}-V_{GS}$ (а) ВАХ структури GAA CNTFET n -типу при різних робочих температурах

Виходячи із таких даних за допомогою симулятора ATLAS було визначено основні електричні параметри: порогова напруга V_t , підпороговий розкид SS , струм "відкритої" структури I_{on} , струм витоку I_{off} та I_{on}/I_{off} коефіцієнт (табл. 3.4). Із зростанням температури фіксується зменшення величин порогової напруг та струму вмикання, але експоненціальне збільшення величини струму витоку. Подібний характер залежностей вважається типовим для GAA CNTFET структур [37-40].

**Температурні залежності електричних параметрів GAA CNTFET при
низьких напругах зміщення та $V_{DD} = -1.0$ V**

Параметри	$V_{DS} = 0.05$ В		$V_{DS} = 0.10$ В	
	250 К	500 К	250 К	500 К
V_t , В	0,26	0,28	0,25	0,27
SS , мВ/декаду	108,24	194,76	101,18	182,45
I_{on} , мкА	0,65	0,64	1,29	1,27
$I_{off} \cdot 10^3$, мкА	2,85	3,08	3,17	3,25
$(I_{on}/I_{off}) \times 10^{-4}$	2,28	2,08	6,23	5,64

Слід відмітити, що для GAA CNTFET's характерні деякі особливості у визначенні досліджуваних електричних параметрів. Як приклад порогова напруга може становити різні значення, що визначається величинами робіт виходу матеріалів затвора (типом провідності каналу) бар'єрів Шоттки в місцях контакту напівпровідникова нанотрубка металевий електрод, фіксованими зарядами присутніми на поверхні оксиду поблизу нанотрубки [38] та іншими факторами. Поряд з цим визначальними у встановленні температурних залежностей для вихідних $I_{DS}-V_{DS}$ та передавальних $I_{DS}-V_{GS}$ характеристик залишаються відповідні величини напруг зміщення V_{GS} та V_{DS} .

Згідно отриманих даних були визначені величини температурних коефіцієнтів для порогової напруги (β_{V_t}), допорогового розкиду (β_{SS}), струму вмикання ($\beta_{I_{on}}$) та струму витоку ($\beta_{I_{off}}$), величини яких приведені у таблиці 3.5. Робочі співвідношення для визначення останніх наведені у роботі [36].

Слід відмітити, що для проектування планарних та коаксіальних структур польових транзисторів з каналом у вигляді нанотрубок та інших широко використовуються та вільно розповсюджуються on-line ресурси NanoHUB та інші. В їх основу покладено можливість моделювати нанорозмірні електронні прилади, що реалізується шляхом пошуку рішень систем рівнянь Пуасона і

Таблиця 3.5

Порівняння величин температурних коефіцієнтів β_{V_t} , β_{SS} , $\beta_{I_{on}}$ та $\beta_{I_{off}}$ для коаксіальних транзисторних структур

Структури	β_{V_t}, K^{-1}	β_{SS}, K^{-1}	$\beta_{I_{on}}, K^{-1}$	$\beta_{I_{off}}, K^{-1}$
Strained-Si GAA FET	$-8,63 \times 10^{-5}$	$-0,53 \times 10^{-5}$	$-3,87 \times 10^{-3}$	$-3,80 \times 10^{-3}$
5-NW GAA FET	$-2,05 \times 10^{-3}$	$3,31 \times 10^{-3}$	$-9,00 \times 10^{-4}$	-
CNT GAA FET	$3,20 \times 10^{-4}$	$3,20 \times 10^{-3}$	$-6,20 \times 10^{-5}$	$1,00 \times 10^{-4}$

Шредінгера, в рамках співвідношення Non-Equilibrium Green's Function (NEGF). Для рішення рівняння Пуассона, що зв'язує заряди та потенціали всередині каналу приладу використовується тривимірна модель, причому сітка будується навколо кожного атома структури. Двовимірною функцією Шредінгера визначає можливість знаходження носія заряду в зрізах каналу, а транспорт враховується одновимірним рівнянням [41,42].

Поряд з цим в рамках співвідношення Ландауера-Буттікера (балістичний транспорт) струм одновимірних каналів визначається виразом [37]:

$$I_{DS}(V_{DS}, V_{GS}) = \frac{2q}{h} \int_{-\infty}^{+\infty} \{T(E, V_{DS}, V_{GS}) [f_S(E - E_{FS})] - [E - E_{FD}]\} dE, \quad (3.5)$$

де $T(E, V_{DS}, V_{GS})$ – передавальний коефіцієнт, E_{FS} та E_{FD} – відповідно рівні Фермі витоку та стоку, $f_S(E, E_{FS})$ and $f_S(E, E_{FD})$ – відповідні функції Фірмі-Дірака витоку та стоку.

Поряд з цим отримані дані компактного моделювання GAA CNTFET's вказують на високу термічну стійкість їх електричних параметрів та можливість широкого застосування, хоча залишається проблема значного струму витоку, низької відтворюваності параметрів при виготовленні таких приладів та інші. З огляду термостійкості результати демонструють покращення робочих характеристик CNTFET's в порівнянні з FET's із Fin-каналами [25] або каналами на основі нанодротів [35,36].

ВИСНОВКИ

1. При використанні інструментів Silvaco TCAD були спроектовані та досліджені робочі характеристики коаксіальних структур польових транзисторів з каналами у вигляді одностінних вуглецевих нанотрубок та нанодротів кремнія.

2. У рамках дрейф-дифузійної моделі транспорту із врахуванням квантового потенціалу Бома продемонстровано відмінні характеристики для тривимірних структур, зокрема було отримано допустимі значення величини порогової напруги (V_t), допорогового розкиду (SS), струму витoku I_{off} , коефіцієнта I_{on}/I_{off} та інших.

3. При малих напругах зміщення отримано типовий характер температурних залежностей для польових транзисторів з каналами у вигляді одностінних вуглецевих нанотрубок, зокрема величини порогової напруги V_t та допорогового розкиду SS зменшуються та збільшуються відповідно із зростанням температури в інтервалі від 250 до 500 К, що може бути пов'язане із зростанням струму витoku I_{off} ; поряд з цим фіксується незначне спадання сили струму вмикання на 1,6 % у заданому інтервалі температур при напрузі джерела $V_{DD} = -1,0$ В.

4. Термічна стійкість польових транзисторів була оцінена за допомогою температурних коефіцієнтів β_{V_t} , β_{SS} , $\beta_{I_{on}}$ та $\beta_{I_{off}}$, які для коаксіальних структур нанотранзисторів із каналом у вигляді одностінної вуглецевої нанотрубки при напрузі зміщення $V_{DS} = 0,1$ В становили відповідно $3,2 \times 10^{-4} \text{ K}^{-1}$, $3,2 \times 10^{-3} \text{ K}^{-1}$, $-6,2 \times 10^{-5} \text{ K}^{-1}$ та $1,0 \times 10^{-4} \text{ K}^{-1}$; отримані результати чисельного моделювання свідчать про високу термостійкість електричних параметрів досліджуваних нами напівпровідникових приладів та узгоджуються з відомими експериментальними даними.

СПИСОК ВИКОРИСТАНИХ ДЖЕРЕЛ

1. Hu C. Modern semiconductor devices for integrated circuits / C. Hu. – Upper Saddle River, N.J. ; London : Pearson Education, 2010. – 351 p.
2. BSIM-CMG compact model for IC CAD: from FinFET to Gate-All-Around FET technology / A. Dasgupta, C. Hu // J. Microelectron. Manuf. –2020. – V. 3(4). – P. 20030402.
3. BSIM compact model for quantum confinement in advanced nanosheet FETs” / A. Dasgupta, S. S. Parihar, P. Kushwaha at al. // IEEE Transactions on Electron Devices. – 2020. – V. 67, No 2. – P. 730-737.
4. 3D investigation of 8-nm tapered n-FinFET model / N. Boukortt, S. Patané, G.Crupi // Silicon. – 2019. – V.11. – P.00253-1–00253-7.
5. Investigation on TG n-FinFET parameters by varying channel doping concentration and gate length / N. Boukortt, B. Hadri, S. Patané at al. // Silicon. – 2017. – V. 9. – P. 885-894.
6. The Effect of Fin Structure in 5 nm FinFET Technology / E.Shang, Y.Ding, W. Chen at al. // J. Microelectron. Manuf. – 2019. – V. 2. – P. 19020405-1 – 19020405-4.
7. Soft error susceptibilities of 22 nm tri-gate devices / N. Seifert, B. Gill, S. Jahinuzzaman et al. // IEEE Trans. Nucl. Sci. – 2012. – V.59, No 6. – P. 2666-2673.
8. Development of anti-reflecting surfaces based on Si micropyramids and wet-chemically etched Si nanowire arrays / A.A. Druzhinin, V.Y. Yerokhov, S.I. Nichkalo et al. // Functional Materials. — 2018. — T. 25, № 4. — C. 675-680.
9. Lukavenko I.M. The high-frequency radio-wave surgery method: physics of processes and medical application / I.M. Lukavenko // J. Nano- Electron. Phys. – 2019. – V. 11, No 6. – P. 06015-1 – 06015-4.
10. Coherently strained Si–Si_xGe_{1-x} core–shell nanowire heterostructures / D.C. Dillen, F. Wen, K. Kim et al. // Nano Lett. – 2016. – V. 16, № 1. – P. 392–398.

11. First demonstration of novel vertical gate-all-around field-effect-transistors featured by self-aligned and replaced high- κ metal gates / C. Li, H. Zhu, Y. Zang et al. // *Nano Lett.* – 2021. – V. 21, No 11. – P. 4730-4737.
12. Unified compact model for Gate All Around FETs- nanosheets, nanowires, multi bridge channel MOSFETs / P. Kushwaha, J. Duarte, Y.-K. Lin et al. // *Informatics, Electronics and Microsystems: TechConnect Briefs 2018.*- Kanpur: department of EE, Indian Institute of Technology Kanpur. – 2018. – P. 249-252.
13. DFT based estimation of CNT parameters and simulation-study of GAA CNTFET for nano scale applications / B. Singh, P. B, D. Kumar // *Mater. Res. Express.* – 2020. – V.7. – P. 015916-1 – 015916-8.
14. Effective Bohm Quantum Potential for device simulators based on drift-diffusion and energy transport / G. Iannaccone, G. Curatola, G. Fiori // *Proceedings of the International Conference on the Simulation of Semiconductor Processes and Devices (SISPAD) 2004.* – Vienna: Springer, 2004. – P.275-278.
15. Structure and electrophysical properties of double-component film alloys based on molybdenum and iron or nickel / I.P. Buryk, T.M. Hrychanovs'ka, D.V. Poduremne et al. // *J. Nano- Electron. Phys.* – 2018. – V. 10, No 5. – P. 05026-05026-4.
16. Проценко І.Ю. Тонкі металеві плівки (технологія та властивості)/ І. Ю. Проценко, В. А. Саєнко. – Суми : Вид-во СумДУ, 2002. – 187 с.
17. Проценко І. Ю. Наноматеріали і нанотехнології в електроніці : підручник / І. Ю. Проценко, Н. І. Шумакова. – Суми : Сумський державний університет, 2017. – 151 с.
18. Investigation of Nanostructure Phase Composition and Field Emission Properties in the Ge/Si (100) System / S.A. Nepijko, A.A. Sapozhnik, A.G. Naumovets et al. // *J. Nano- Electron. Phys.* – 2016. – V.8, No 4(2). – P. 04067-1 –04067-4.
19. Effects of work-function variation on performance of junctionless and inversion-mode dual-metal gate nanowire transistors / L. Dai, W. Li, M.Lin // *JSTS.* – 2020. – V. 20, № 4. – P. 349-356.

20. Impact of work-function variation on analog figures-of-merits for high-k/metal-gate junctionless FinFET and gate-all-around nanowire MOSFET / W.-F. Li, L. Dai // *Microelectron. J.* – 2019. – V. 84. – P. 54-58.
21. Wu Y.C. 3D TCAD simulation for CMOS nanoelectronic devices / Y.C. Wu, Y.R. Jhan. – Singapore: Springer Nature Singapore Pte Ltd, 2018. – 337 p.
22. Comparison of various factors affected TID tolerance in FinFET and Nanowire FET / Won H., Ham I., Jeong Y. et al. // *Appl. Sci.* – 2019. – V. 9. – P.3163-3172.
23. Vertical nanowire and nanosheet FETs: device features, novel schemes for improved process control and enhanced mobility, potential for faster & more energy efficient circuits / A. Veloso, G. Eneman, T. Huynh-Bao et al. // 2019 IEEE International Electron Devices Meeting (IEDM), 7-11 Dec. 2019. – San Francisco: IEEE, 2019. – P. 11.1.1 – 11.1.4.
24. Dual metal gate FinFET integration by Ta/Mo diffusion technology for V_t reduction and multi- V_t CMOS application / Matsukawa T., Endo K., Liu Y. // *Sol. State Electron.* – 2009. – V. 53. – P. 701-705.
25. Buryk I.P. Numerical simulation of FinFET transistors parameters/ I.P Buryk, A.O. Golovnia, M.M. Ivashchenko et al. // *J. Nano- Electron. Phys.* – V.12, №3. – 2020. – pp. 03005-1 – 03005-4.
26. Metal gate work function modulation mechanisms for 20-14 nm CMOS low thermal budget integration / B. Saidi // *Materials Science. Universite Toulouse III – Paul Sabatier*, 2014. –158 p.
27. Investigation of carbon nanotube FET with coaxial geometry / P. Vimala, L. Krishna L., K. Maheshwari et al. // *J. Nano- Electron. Phys.* – 2020. – V. 12, No 5. – P. 05027-1 – 05027-5.
28. Asymmetric gating for reducing leakage current in carbon nanotube field-effect transistors / T. Srimani, G. Hills, X. Zhao et al. // *Appl. Phys. Lett.* – 2019. – V. 115. – P. 063107-1 – 063107-5.

29. Design and analysis of electrostatic doped tunnel CNTFET for various process parameters variation / S.Bala, M. Khosla // *Superlattice. Microst.* – 2018. – V. 124. – P. 160-167.
30. The effect of carbon nanotube chirality on the electrical conductivity of polymer nanocomposites considering tunneling resistance / J.Doh, S.-I.Park, Q.Yang et al. // *Nanotechnology.* – 2019. – V. 30. – P. 465701-1 – 465701-16.
31. DeckBuild User's Manual Device Simulation Software / Silvaco. – Santa Clara: Silvaco International, 2018. – 241 p.
32. ATLAS user's manual device simulation software / Silvaco. – Santa Clara: Silvaco International, 2018 – 1776 p.
33. ATHENA User's Manual Device Simulation Software / Silvaco. – Santa Clara: Silvaco International, 2018 – 444 p.
34. Приладова-технологічне моделювання Silvaco TCAD при викладанні навчальних дисциплін інженерно-технічного циклу / І.П. Бурик, А.О. Головня, М.М. Іващенко // *Матеріали X Науково-методичної конференції, м.Суми, 14-15 травня 2020 р.* – Суми: СумДУ, 2020. – С. 39-41.
35. Numerical simulation of field-effect transistor GAA SiNWFET parameters based on nanowires / I.P. Buryk, M.M. Ivashchenko, A.O. Holovnia et al. // *J. Nano-Electron. Phys.* – 2020. – V. 12, No 6. – P. 06012-1 – P. 06012-4.
36. Numerical simulation of field-effect transistor with a channel in the form of a nanowire / I.P. Buryk, A.O. Holovnia, I.M. Martynenko et al. // *J. Nano- Electron. Phys.* – 2021. – V.13, No 4. – P. 04030-1 – 04030-5.
37. Can carbon nanotube transistors be scaled down to the sub-5 nm gate length? / L. Xu, J. Yang, C. Qiu et al. // *ACS Appl. Mater. Interfaces.* – 2021. – V. 13. – P. 31957 – 31967.
38. Origins and characteristics of the threshold voltage variability of quasiballistic single-walled carbon nanotube field-effect transistors // Q. Cao, S. Han, A. V. Penumatcha, et al./ *ACS Nano.* – 2015. – V. 9, № 2. – P. 1936 – 1945.

39. Investigation of carbon nanotube FET with coaxial geometry/ P. Vimala, L. Krishna L., K. Maheshwari et al. //J. Nano- Electron. Phys. – 2020. – V. 12, No 5. – P. 05027-1 – P. 05027-5.
40. Temperature dependence of electrical characteristics of carbon nanotube field-effect transistors: A Quantum Simulation Study / A. Naderi, S. M. Noorbakhsh, H. Elahipanah // J. Nanomaterials. – 2012. – V. 2012. – 7 p.
41. Datta S. Lessons from Nanoelectronics: A New Perspective on Transport – Part B: Quantum Transport / S. Datta – Singapore: World Scientific, 2018 – 260 p.
42. Lundstrom M. Fundamentals of Nanotransistors / M. Lundstrom – Singapore: World Scientific, 2018. – 342 p.