

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
Сумський державний університет
Факультет електроніки та інформаційних технологій
Кафедра електроніки і комп'ютерної техніки

«До захисту допущено»

Завідувач кафедри ЕКТ

_____ Анатолій ОПАНАСЮК
(підпис) (Ім'я та ПРІЗВИЩЕ)
_____ 2024 р.

КВАЛІФІКАЦІЙНА РОБОТА
на здобуття освітнього ступеня «бакалавр»
зі спеціальності 171 «Електроніка»
освітньо-професійної програми «Електронні системи та компоненти»
на тему:

**ПРИСТРІЙ КРИПТОГРАФІЧНОГО ЗАХИСТУ ІНФОРМАЦІЇ НА БАЗІ
АЛГОРИТМУ ПОДВІЙНОЇ ПЕРЕСТАНОВКИ**

Здобувача групи ЕС-01 _____ Биваліна Руслана Андрійовича

Кваліфікаційна робота містить результати власних досліджень. Використання ідей, результатів і текстів інших авторів мають посилання на відповідне джерело.

(підпис)

(Ім'я та ПРІЗВИЩЕ)

Керівник, доцент, к.т.н., доцент Ольга БЕРЕЖНА

(підпис)

Консультант, директор ЕСП
«ТОВ «Преобразователь», Володимир АРБУЗОВ

(підпис)

Суми – 2024

СУМСЬКИЙ ДЕРЖАВНИЙ УНІВЕРСИТЕТ

Факультет _____ електроніки та інформаційних технологій
Кафедра _____ електроніки і комп'ютерної техніки
Напрямок підготовки _____ 171 Електроніка
Освітня програма _____ Електронні системи та компоненти

ЗАТВЕРДЖУЮ

Зав. кафедрою Опанасюк А. С.

"__" _____ 2024 р.

ЗАВДАННЯ

на кваліфікаційну роботу бакалавра

Бивалін Руслан Андрійович

1. Тема роботи «Пристрій криптографічного захисту інформації на базі алгоритму подвійної перестановки»

затверджена наказом по університету "13" березня 2024 р. № 0256-VI.

2. Термін здачі студентом завершеної роботи 12.06.2024

3. Вихідні дані до роботи Розробити пристрій криптографічного захисту інформації на базі алгоритму подвійної перестановки. Синтез пристрою виконати на базі мікропроцесора.

4. Зміст розрахунково-пояснювальної записки (перелік питань, що належить розробити): 1) Огляд літератури та постановка задачі роботи. 2) Розробка структурної схеми проектованого електронного пристрою. 3) Розробка алгоритму роботи проектованого електронного пристрою. 4) Розробка принципів схем блоків проектованого електронного пристрою. 5) Розробка програмного забезпечення проектованого електронного пристрою.

5. Перелік графічного матеріалу (з точним зазначенням обов'язкових креслень) 1) Схема електрична структурна. 2) Схема алгоритму. 3) Схема електрична принципова.

6. Дата видачі завдання 13.03.2024

7. Керівник роботи Бережна О.В.

8. Завдання прийняв до виконання Бивалін Р.А.

КАЛЕНДАРНИЙ ПЛАН

№ п/п	Назва етапів дипломного проекту	Термін виконання етапів роботи	Примітки
1	Огляд літератури та постановка завдання проектування	27.04.24	
2	Розробка схеми електричної структурної проектованого електронного пристрою	01.05.24	
3	Розробка алгоритму роботи проектованого електронного пристрою	06.05.24	
4	Розробка принципів схем блоків проектованого електронного пристрою	13.05.24	
5	Розробка програмного забезпечення проектованого електронного пристрою	17.05.24	
6	Оформлення пояснювальної записки	25.05.24	
7	Оформлення графічного матеріалу	01.06.24	
8	Представлення роботи керівнику і отримання відгуку	09.06.24	
9	Представлення роботи кафедрі для отримання рецензії	09.06.24	

Студент

_____ Р.А. Бивалін
(підпис)

Керівник кваліфікаційної роботи

_____ О.В. Бережна
(підпис)

« ____ » _____ 2024 р.

РЕФЕРАТ

Пояснювальна записка містить: 58 аркушів, 23 рисунків, 12 таблиць, 11 джерел літератури.

Графічна частина роботи містить: схему алгоритму роботи пристрою, структурну та принципову електричні схеми.

Пояснювальна записка містить три розділи: огляд літератури і постановку завдання проектування, розроблення схеми електричної структурної пристрою та алгоритму його функціонування, розроблення схеми електричної принципової пристрою.

Перший розділ містить загальну інформацію про криптографію, розділи сучасної криптографії, криптографічні методи, а також постановку завдання на проектування.

Другий розділ присвячений розробленню алгоритму функціонування та схеми електричної структурної проектованого пристрою.

Третій розділ присвячений розробленню схеми електричної принципової пристрою.

ЗМІСТ

ВСТУП.....	4
1 ОГЛЯД ЛІТЕРАТУРИ І ПОСТАНОВКА ЗАВДАННЯ ПРОЕКТУВАННЯ.....	7
1.1 Огляд літератури	7
1.2 Розділи сучасної криптографії.....	9
1.3 Симетричні криптосистеми.....	13
1.4 Криптографічні методи	14
1.5 Системи з відкритим ключем.....	15
1.6 Електронний підпис	16
1.7 Управління ключами.....	16
1.8 Узагальнена схема криптографічної системи	17
1.9 Постанова завдання.....	19
2 РОЗРОБЛЕННЯ АЛГОРИТМУ ФУНКЦІОНУВАННЯ ТА СХЕМИ ЕЛЕКТРИЧНОЇ СТРУКТУРНОЇ ПРИСТРОЮ	21
3 РОЗРОБЛЕННЯ СХЕМИ ЕЛЕКТРИЧНОЇ ПРИНЦИПОВОЇ ПРИСТРОЮ....	30
3.1 Вибір елементної бази	30
3.2 Розроблення програмного забезпечення пристрою.....	55
ВИСНОВКИ.....	57
СПИСОК ЛІТЕРАТУРИ.....	58
Додаток А	
Додаток Б	

					<i>ЕлІТ 6.171.00.10.025 ПЗ</i>			
<i>Змн.</i>	<i>Арк.</i>	<i>№ докум.</i>	<i>Підпис</i>	<i>Дата</i>				
<i>Розроб.</i>		<i>Бивалін Р.А.</i>			<i>Пристрій криптографічного захисту інформації на базі алгоритму подвійної перестановки Пояснювальна записка</i>	<i>Літ.</i>	<i>Арк.</i>	<i>Аркушів</i>
<i>Перевір.</i>		<i>Бережна О.В.</i>				3	58	
<i>Реценз.</i>						СумДУ, гр. ЕС-01		
<i>Н. Контр.</i>		<i>Бережна О.В.</i>						
<i>Затверд</i>		<i>Опанасюк А.С.</i>						

ВСТУП

Сьогодні головним чинником, що впливає на політичні та економічні аспекти національної безпеки, є рівень захищеності інформації та інформаційного середовища.

У цьому контексті криптографія виступає невід'ємним елементом інформаційної безпеки, пропонуючи різноманітні методи для шифрування даних. Одним з ефективних методів є алгоритм подвійної перестановки, який, завдяки своїй структурній простоті та високому рівню захисту, знаходить застосування у різних галузях.

Алгоритм подвійної перестановки полягає у дворазовій зміні порядку символів у повідомленні, що забезпечує додатковий рівень складності для злоумисників, які намагаються зламати шифр. Цей метод дозволяє перетворити оригінальний текст у вигляд, який практично неможливо розпізнати без знання ключів перестановки. Розуміння та впровадження пристроїв криптографічного захисту на базі цього алгоритму є важливим кроком на шляху до створення безпечного інформаційного простору [8].

Під час обробки інформації з обмеженим доступом необхідно забезпечувати її захист від несанкціонованого доступу, неконтрольованого ознайомлення, модифікації, знищення, копіювання та поширення, тобто гарантувати її конфіденційність, цілісність, доступність і спостережуваність. Зокрема, передача службової таємної інформації між системами здійснюється в зашифрованому вигляді або через захищені канали зв'язку за допомогою технічних та криптографічних засобів захисту. Криптографічний захист реалізується програмними, програмно-апаратними та апаратними засобами шляхом перетворення інформації з використанням спеціальних (ключових) даних для приховування або відновлення змісту інформації, підтвердження її справжності, цілісності, авторства тощо.

Сукупність засобів криптографічного захисту інформації, а також необхідної ключової, нормативної, експлуатаційної та іншої документації (зокрема такої, що визначає заходи безпеки), яка забезпечує належний рівень захищеності оброблюваної, збереженої та переданої інформації, називається криптографічною системою (криптосистемою). Система криптографічного

					ЕлІТ 6.171.00.10.025 ПЗ	Арк.
Змн.	Арк.	№ докум.	Підпис	Дата		4

технологій необхідно знаходити ефективні методи захисту даних від несанкціонованого доступу. Одним із найдієвіших способів забезпечення безпеки інформації є криптографічний захист, який використовує шифрування для захисту даних від несанкціонованого доступу.

Серед різноманітних криптографічних методів особливо вирізняється алгоритм подвійної перестановки, який базується на складних математичних операціях і перестановках символів у тексті. Цей алгоритм забезпечує високий рівень захисту, оскільки його реалізація включає послідовне застосування двох перестановок до вхідного тексту, що робить процес розшифрування практично неможливим без знання ключа.

У цьому вступі ми розглянемо принципи роботи алгоритму подвійної перестановки та його застосування для криптографічного захисту інформації. Дослідження цього алгоритму допоможе краще зрозуміти його переваги, недоліки та потенціал у контексті сучасних вимог до кібербезпеки.

					<i>ЕліТ 6.171.00.10.025 ПЗ</i>	<i>Арк.</i>
<i>Змн.</i>	<i>Арк.</i>	<i>№ докум.</i>	<i>Підпис</i>	<i>Дата</i>		6

1 ОГЛЯД ЛІТЕРАТУРИ І ПОСТАНОВКА ЗАВДАННЯ ПРОЕКТУВАННЯ

1.1 Огляд літератури

Проблема захисту інформації шляхом її перетворення, яке виключає можливість прочитання сторонніми, хвилювала людство з давніх часів. Історія криптографії тісно пов'язана з історією людської мови. Перші системи письма самі по собі були криптографічними, оскільки в стародавніх суспільствах володіння письмом було привілеєм обраних. Прикладом цього є священні книги Стародавнього Єгипту та Стародавньої Індії [1].

Криптографічні методи захисту інформації включають шифрування, кодування або інші способи перетворення даних, завдяки яким їхній зміст стає недоступним без ключа для зворотного перетворення. Криптографічний захист є найнадійнішим методом, оскільки захищається сама інформація, а не лише доступ до неї. Цей метод реалізується у вигляді програм або програмних пакетів.

Основні напрямки використання криптографічних методів включають передачу конфіденційної інформації через канали зв'язку (наприклад, електронна пошта), встановлення автентичності переданих повідомлень, а також зберігання інформації (документів, баз даних) на носіях у зашифрованому вигляді [1].

Процес криптографічного захисту даних може здійснюватися як програмним, так і апаратним шляхом. Хоча апаратна реалізація значно дорожча, вона має такі переваги, як висока продуктивність, простота та надійність. Програмна реалізація є більш практичною та гнучкою у використанні [1].

Під час розробки інформаційно-комунікаційних систем (ІКС) виникає важливе питання захисту інформації. Ця проблема стає все більш актуальною з розвитком інформаційних технологій та широким використанням ІКС і мереж у всіх сферах діяльності.

Нині в галузі захисту інформації сформувалася потужна індустрія, яка об'єднує науку й виробництво та спрямована на вирішення основних питань безпеки. Ці питання можна поділити на три групи: фізичні (об'єктивні фактори), логічні (суб'єктивні фактори) і соціальні.

До фізичної безпеки належать питання захисту від пожеж, затоплень, землетрусів, ураганів, вибухів, впливу промислових хімічних речовин, різних

					ЕЛІТ 6.171.00.10.025 ПЗ	Арк.
						7
Змн.	Арк.	№ докум.	Підпис	Дата		

магнітних полів, збоїв обладнання, гризунів тощо, тобто вплив зовнішнього середовища, яке може створювати перешкоди для наших каналів зв'язку.

Завада – це будь-який випадковий вплив на сигнал, який погіршує точність відтворення переданих повідомлень. Завади можуть бути різноманітними за своїм походженням і фізичними властивостями. У радіоканалах часто зустрічаються атмосферні завади, спричинені електричними процесами в атмосфері, зокрема грозовими розрядами. Енергія цих завад зосереджена переважно в діапазоні довгих і середніх хвиль. Сильні завади також створюються промисловим обладнанням, яке генерує так звані індустриальні завади через різкі зміни струмів в електричних колах різних електропристроїв. Сюди належать завади від електротранспорту, електродвигунів, медичних установок, систем запалювання двигунів тощо. Поширеним видом завад є перешкоди від сторонніх радіостанцій і каналів, спричинені порушенням регламенту розподілу робочих частот, недостатньою стабільністю частот, поганою фільтрацією гармонік сигналу, а також нелінійними процесами в каналах, що призводять до перехресних спотворень [2].

У дротових каналах зв'язку основним видом завад є імпульсні шуми та переривання зв'язку. Імпульсні завади часто виникають через автоматичну комутацію та перехресні наведення. Переривання зв'язку – це явище, при якому сигнал у лінії різко слабшає або зникає.

Практично в будь-якому діапазоні частот присутні внутрішні шуми апаратури, зумовлені хаотичним рухом носіїв заряду в підсилювальних приладах, резисторах та інших компонентах. Ці завади особливо помітні в радіозв'язку на ультракоротких хвилях, де інші види завад мінімальні. В цьому діапазоні також мають значення космічні завади, пов'язані з електромагнітними процесами на Сонці, зірках та інших астрономічних об'єктах. Шум визначає нижню межу сигналів, які можуть бути оброблені електронними засобами. Усунення впливу внутрішніх шумів на точність передачі повідомлень у системах зв'язку є однією з найскладніших задач для розробників. Навіть коли зовнішні завади можуть бути зведені до мінімуму або повністю усунені спеціальними заходами, залишається теоретично мінімальний рівень шумів, обумовлений наявністю внутрішніх джерел шуму.

Логічна безпека стосується захисту від несанкціонованого доступу (НСД), помилок у діях персоналу та програм, які негативно впливають на інформацію.

					<i>ЕлІТ 6.171.00.10.025 ПЗ</i>	<i>Арк.</i>
<i>Змн.</i>	<i>Арк.</i>	<i>№ докум.</i>	<i>Підпис</i>	<i>Дата</i>		8

До соціальної безпеки належать засоби юридичного, організаційного та адміністративного захисту, підготовка кадрів, виховна робота, спрямована на формування дисципліни та етичних норм, обов'язкових для тих, хто працює в інформаційному середовищі. Основні характеристики безпеки інформації включають конфіденційність, цілісність та доступність [2].

Конфіденційність – це характеристика безпеки інформації, яка забезпечує її нерозкритість і доступність лише для осіб з відповідними повноваженнями. Цілісність – це властивість інформації, що дозволяє їй протистояти несанкціонованим змінам. Доступність – це характеристика безпеки інформації, що забезпечує можливість використання відповідних ресурсів у заданий момент часу згідно з наданими повноваженнями. Зараз зосередимо увагу на проблемі конфіденційності інформації.

1.2 Розділи сучасної криптографії

Українське законодавство щодо захисту інформації регулюється Цивільним та Господарським кодексами України, а також Законом України «Про інформацію», який введе поняття «інформація із обмеженим доступом». Згідно з цим законом, така інформація поділяється на конфіденційну та таємну.

Конфіденційна інформація - це дані, що перебувають у володінні, користуванні або розпорядженні окремих фізичних або юридичних осіб і розповсюджуються за їх бажанням згідно з умовами, визначеними ними. Криптографічні методи виявляються надзвичайно ефективними серед різноманітних засобів захисту від несанкціонованого доступу до захищеної інформації, оскільки вони ґрунтуються на властивостях інформації та уникають слабкостей, пов'язаних із вузлами її обробки, середовищем передачі та адміністративними заходами.

Криптографія вивчає математичні методи забезпечення автентичності та конфіденційності даних. Сучасний її етап характеризується використанням алгоритмів, які передбачають реалізацію за допомогою обчислювальних засобів. Основні вимоги до сучасних методів криптографічного захисту - це забезпечення конфіденційності та цілісності. Сучасна криптографія акцентує увагу на методах захисту з використанням ключа, які поділяються на два типи: симетричні та асиметричні [2].

					ЕлІТ 6.171.00.10.025 ПЗ	Арк.
						9
Змн.	Арк.	№ докум.	Підпис	Дата		

Симетричні системи шифрування використовують один ключ як для шифрування, так і для дешифрування, або ключ дешифрування може бути обчисленим за ключем шифрування. Вони відрізняються:

1. Великою пропускнуою здатністю.
2. Використанням відносно коротких ключів.
3. Можливістю використання як основи для створення різних криптографічних механізмів, таких як псевдовипадкові генератори чисел та обчислювально-ефективні схеми.
4. Можливістю їх комбінування для підвищення криптостійкості.

Першою ключовою характеристикою для класифікації шифрів є рівень інформації, невідомий для сторонніх осіб. Якщо алгоритм перетворення повідомлення є повністю невідомим зловмиснику, тоді такий шифр називають тайнописом. Це означає, що інформація закодована або перетворена таким чином, що зловмисник не знає принципу кодування. У криптографії з ключем, навпаки, сам алгоритм шифрування широко відомий, але шифрування відбувається на основі невеликого обсягу інформації – ключа, який відомий лише відправнику та одержувачу повідомлення.

У сучасній криптографії розмір ключа зазвичай коливається від 56 до 4096 біт. Всі криптоалгоритми з ключем поділяються на симетричні та асиметричні. У симетричних криптоалгоритмах ключі, використовувані на обох сторонах комунікації, є ідентичними. Цей ключ містить усю інформацію про процес шифрування повідомлення і тому повинен бути відомий тільки учасникам комунікації. Часто для цього термін "таємний ключ" і "шифр на таємному ключі" використовуються відповідно [4].



Рисунок 1.1 – Загальна схема передачі даних симетричного шифрування

перевага асиметричного шифрування полягає в тому, що воно дозволяє обмінюватися секретними повідомленнями без попередньої домовленості щодо безпеки. Необхідність обміну таємним ключем по захищеному каналу відпадає. Деякі приклади криптосистем з відкритим ключем включають Схему Ель-Гамалія, RSA, Діффі-Гелмана і DSA [1].

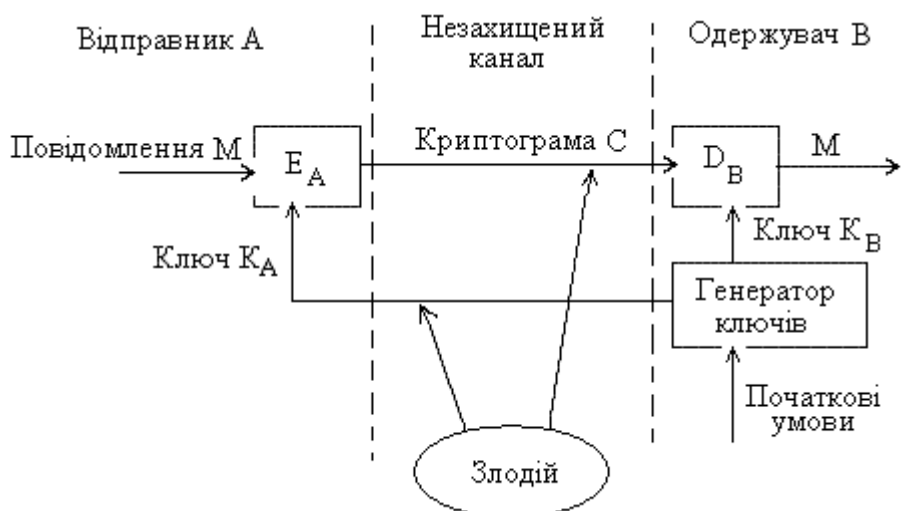


Рисунок 1.3 – Криптосистеми з відкритим ключем

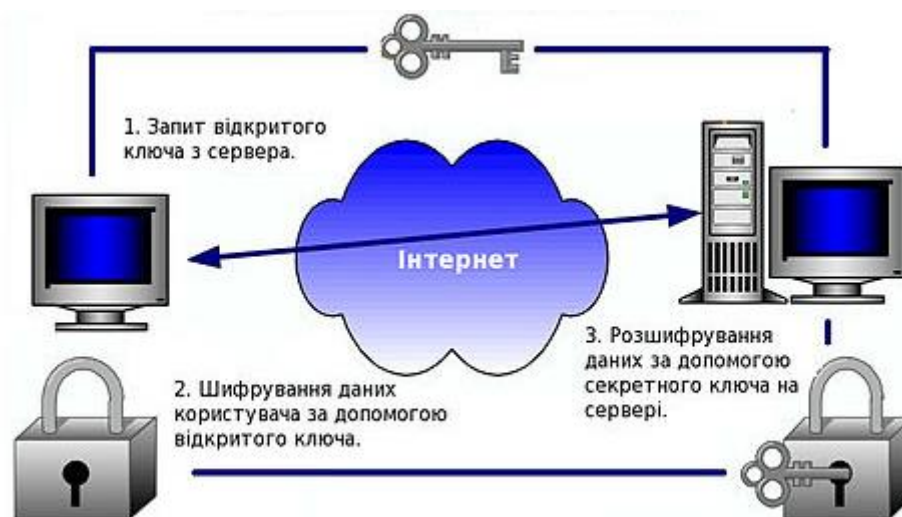


Рисунок 1.4 – Як працює шифрування за RSA

3. Електронні підписи – це криптографічна процедура, що включається до тексту, для підтвердження авторства та цілісності повідомлення при його отриманні іншими користувачами [1].

4. Управління ключами – це процес обробки інформації, який включає у себе створення ключів та їх розподіл серед користувачів [1].

1.3 Симетричні криптосистеми

Симетричні криптографічні алгоритми використовують один і той же ключ для шифрування та розшифрування даних. До появи асиметричної криптографії основним методом була симетрична криптографія. Ключ алгоритму повинен бути таємним для обох сторін.

Алгоритми шифрування та розшифрування широко використовуються в комп'ютерних системах для захисту конфіденційної та комерційної інформації від несанкціонованого доступу. Основним принципом є необхідність, щоб отримувач заздалегідь знав алгоритм шифрування та ключ, без яких інформація залишається незрозумілою. Симетричні криптоалгоритми виконують перетворення невеликого блоку даних (1 біт або 32-128 біт) відповідно до ключа так, що оригінальний текст може бути відновлений лише з використанням цього секретного ключа [5].

Симетричні криптоалгоритми поділяються на:

- Скремблери.
- Блокові шифри.

Скремблери – це програмні або апаратні реалізації алгоритму, які дозволяють шифрувати неперервні потоки інформації біт за бітом. Сам скремблер представляє собою набір бітів, які на кожному кроці змінюються за певним алгоритмом. Після кожного кроку на виході з'являється біт, який «сумішню» (операцією XOR) додається до поточного біту інформаційного потоку, або 0, або 1. Однак основним недоліком алгоритмів скремблювання є їх вразливість до фальсифікації.

Блокові шифри, у свою чергу, перетворюють блок вхідної інформації фіксованої довжини в результатууючий блок того ж обсягу, нечитабельний для сторонніх осіб, які не мають ключа. Таким чином, схему роботи блокового шифру можна представити як функції $EnCrypt(X, Key)$ і $DeCrypt(Z, Key)$, де Key

					ЕЛІТ 6.171.00.10.025 ПЗ	Арк.
Змн.	Арк.	№ докум.	Підпис	Дата		13

– це параметр блокового алгоритму, який представляє собою блок фіксованого розміру. Хоча вихідний (X) і зашифрований (Z) блоки даних мають однакову довжину, вони не обов'язково рівні розміру ключа [5].

1.4 Криптографічні методи

- Заміна – символи в зашифрованому тексті замінюються символами з іншого алфавіту відповідно до попередньо визначених правил;

- Перестановка – символи в зашифрованому тексті переставляються за певними правилами в межах певного блоку тексту, що передається;

- Аналітичне перетворення – зашифрований текст змінюється відповідно до певних аналітичних правил, наприклад, гамування – процес, що включає накладання псевдовипадкової послідовності чисел на вихідний текст, згенерованої на основі ключа;

- Комбіноване перетворення – це послідовність базових методів перетворення, які застосовуються до блоку зашифрованого тексту. На практиці, блокові шифри є більш поширеними, ніж певні класи «чистих» перетворень, через їх вищу криптографічну стійкість. Російські та американські криптографічні стандарти базуються на цьому класі [1].

Системи з відкритим ключем. Незважаючи на складність і надійність криптосистеми, їхньою слабкою точкою у практичному застосуванні є проблема розподілу ключів. Для обміну секретною інформацією між двома об'єктами в інформаційній системі (ІС), один з них має згенерувати ключ і передати його іншому об'єкту якимось секретним способом [1].

Порівняння асиметричних і симетричних криптоалгоритмів:

Асиметричні криптоалгоритми:

- Система шифрування з відкритим ключем;
- При шифруванні повідомлення використовується відкритий ключ, а при дешифруванні – закритий. Це означає, що за наявності ключа шифрування та зашифрованого тексту неможливо відновити вихідне повідомлення;

- При порушенні конфіденційності k -ої робочої станції злоумисник дізнається тільки “закритий” ключ k , що дозволяє йому читати всі повідомлення, що приходять абонентові k , але не дозволяє видавати себе за нього при відправленні листів;

					ЕлІТ 6.171.00.10.025 ПЗ	Арк.
Змн.	Арк.	№ докум.	Підпис	Дата		14

Проте розшифрування зашифрованих даних за допомогою відкритого ключа неможливе. Для цього отримувач зашифрованої інформації використовує другий ключ, що є секретним (закритим). Очевидно, що ключ розшифрування не може бути визначеним на основі ключа шифрування [6].

Незалежно від складності та надійності криптографічної системи, викликом у її практичному використанні є проблема обміну ключами. Для забезпечення обміну секретною інформацією між двома об'єктами в інформаційній системі, один з них повинен створити ключ і передати його іншому об'єкту способом, який залишається конфіденційним. Іншими словами, для передачі ключів часто використовують криптографічні системи. Для вирішення цієї проблеми були розроблені системи з відкритим ключем, які ґрунтуються на результаті класичної та сучасної алгебри. У таких системах кожен IP-адресат генерує два ключі, які мають певні взаємозв'язки. Один з цих ключів є відкритим і доступним для всіх, хто хоче відправити повідомлення адресатові. Другий ключ залишається секретним [1].

1.6 Електронний підпис

Які проблеми виникають у зв'язку з аутентифікацією даних? Зазвичай, у кінці звичайного листа або документа виконавець або відповідальна особа ставлять свій підпис з двома основними метами. По-перше, отримувач може перевірити автентичність листа, порівнявши підпис зі зразком, який він має. По-друге, підпис фізичної особи є юридичною гарантією того, що вона є автором документа. Цей аспект надзвичайно важливий при укладанні різних комерційних угод, довіреностей, договорів тощо. Однак, якщо підробити підпис людини на папері дуже складно, а встановлення авторства підпису за допомогою сучасних криміналістичних методів технічно складне, то з електронними підписами ситуація інша. Будь-який користувач може підробити ланцюжок бітів, просто скопіювавши їх, або непомітно внести несанкціоновані зміни в документ [1].

1.7 Управління ключами

Крім вибору відповідної криптосистеми для конкретної інформаційної системи, важливим аспектом є управління ключами. Незалежно від того,

					<i>ЕлІТ 6.171.00.10.025 ПЗ</i>	Арк.
						16
<i>Змн.</i>	<i>Арк.</i>	<i>№ докум.</i>	<i>Підпис</i>	<i>Дата</i>		

наскільки складною і надійною є сама криптосистема, її ефективність залежить від правильного використання ключів. Хоча простий обмін ключами може забезпечити конфіденційність між двома користувачами, управління ключами стає складною задачею в інформаційних системах з великою кількістю користувачів. Ключова інформація охоплює всі ключі в системі. Якщо не дотримуватися належного управління ключами, зломисники можуть мати необмежений доступ до інформації. Управління ключами – це процес, який включає генерацію, зберігання і розподіл ключів [1].

В початкових стадіях дискусій про криптографічні схеми було зазначено, що використання не випадкових ключів для зручності зберігання не рекомендується. В серйозних інформаційних системах використовують спеціальне обладнання або програмне забезпечення для генерації випадкових ключів. Зазвичай для цього використовуються генератори псевдовипадкових чисел.

Управління ключами включає в себе організацію зберігання, ведення обліку та видалення ключів. Зберігання ключів є критичним аспектом, оскільки ключі привертають увагу зломисників і можуть призвести до розкриття конфіденційної інформації. Закриті ключі не повинні знаходитися у відкритому доступі на носіях, які можуть бути прочитаними або скопійованими. У складних інформаційних системах один користувач може мати справу з великим обсягом ключової інформації і, іноді, управляти невеликими базами даних ключів.

1.8 Узагальнена схема криптографічної системи

Криптографічна система представляє собою впроваджену програмно, апаратно або програмно-апаратно, що виконує криптографічне перетворення інформації з метою захисту. Припустимо, що відправник бажає надіслати повідомлення одержувачу, причому це повідомлення повинно бути передане безпечно: відправник прагне переконатися, що будь-який зломисник, що перехопив інформацію, не зможе прочитати її зміст. Саме це повідомлення, яке передається, вважається відкритим текстом. Зміна форми повідомлення з метою приховання його змісту називається шифруванням. Зашифроване повідомлення отримує назву зашифрованого тексту (або даних). Процес перетворення зашифрованого тексту у відкритий називається розшифруванням (або

					<i>ЕлІТ 6.171.00.10.025 ПЗ</i>	<i>Арк.</i>
<i>Змн.</i>	<i>Арк.</i>	<i>№ докум.</i>	<i>Підпис</i>	<i>Дата</i>		17

дешифруванням за допомогою криптографічного аналізу). Загальну схему криптографічного перетворення, яка забезпечує шифрування передаваної інформації (повідомлень, текстів, даних) і її подальше розшифрування, можна побачити на рис. 1.5.

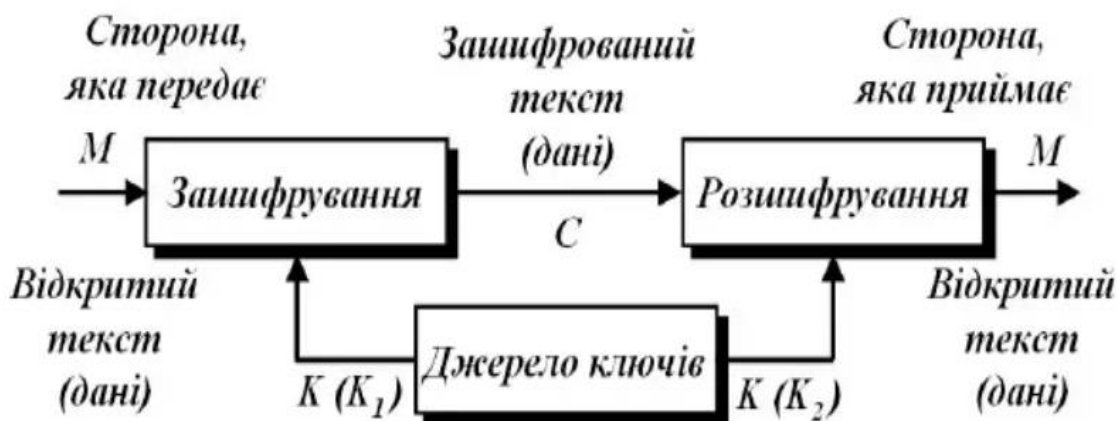


Рисунок 1.5 – Узагальнена схема криптографічного перетворення

Якщо безпека алгоритму базується на таємниці самого алгоритму, це вважається обмеженим підходом. Такі обмежені алгоритми представляють історичний інтерес, але вони абсолютно не відповідають сучасним стандартам. Велика або змінююча група користувачів не може використовувати такі алгоритми, оскільки при виході хоча б одного користувача з групи, іншим членам потрібно переходити на інший алгоритм. Якщо кимось ззовні випадково виявиться секретний ключ, алгоритм потрібно змінити.

Сучасна криптографія вирішує ці проблеми за допомогою ключів. Ключ – це конкретний секретний набір параметрів алгоритму криптографічного перетворення даних, який дозволяє вибрати лише один варіант з усіх можливих. Множину всіх можливих ключів називають простором ключів.

Безпека алгоритмів, що описуються виразами, повністю базується на ключах, а не на особливостях алгоритму. Це означає, що алгоритм може бути опублікований і проаналізований. Продукти, які використовують цей алгоритм, можуть бути широко використані. Згідно з фундаментальним правилом криптографічного аналізу, вперше сформульованим О. Керкгоффсом у XIX столітті, стійкість шифру (криптографічної системи) повинна залежати лише від

секретності ключа. Іншими словами, правило Керкгоффа передбачає, що весь алгоритм шифрування й розшифрування, крім секретного ключа, відомий криптографічному аналітику противника. Це обумовлено тим, що криптографічна система, яка реалізовує ряд криптографічних перетворень, зазвичай розглядається як відкрита система. Такий підхід відображає дуже важливий принцип технології захисту інформації: захищеність системи не повинна залежати від секретності чогось, що не можна швидко змінити в разі витоку конфіденційної інформації.

Зазвичай криптографічна система складається з апаратних і програмних засобів, які можуть бути змінені лише за значні зусилля, тоді як ключ є елементом, який можна легко змінити. Саме тому стійкість криптографічної системи повинна залежати від ступеня секретності ключа.

1.9 Постановка завдання

Мета: Розробити пристрій для криптографічного захисту інформації на основі алгоритму подвійної перестановки з метою забезпечення конфіденційності та цілісності даних.

Опис завдання: Необхідно розробити пристрій, який буде використовувати алгоритм подвійної перестановки для шифрування та розшифрування інформації. Пристрій повинен мати наступні функціональні можливості:

1. Здатність приймати вхідний текст та ключ для шифрування.
2. Реалізація алгоритму подвійної перестановки для шифрування вхідного тексту з використанням заданого ключа.
3. Можливість здійснення процедури розшифрування зашифрованого тексту з використанням того самого ключа.
4. Забезпечення безпеки ключа та зашифрованого тексту від несанкціонованого доступу.

Вимоги до пристрою:

1. Ефективна реалізація алгоритму подвійної перестановки з мінімальними обчислювальними витратами.
2. Високий рівень безпеки, що гарантує стійкість до криптоаналізу.

					<i>ЕлІТ 6.171.00.10.025 ПЗ</i>	<i>Арк.</i>
						19
<i>Змн.</i>	<i>Арк.</i>	<i>№ докум.</i>	<i>Підпис</i>	<i>Дата</i>		

3. Можливість використання на практиці в різних областях, включаючи передачу конфіденційної інформації через відкриті мережі та зберігання даних у зашифрованому вигляді.

Для досягнення цієї мети необхідно виконати наступне:

1. Визначити основні функції та завдання, які повинен виконувати пристрій шифрування інформації.
2. Розробити алгоритм функціонування пристрою.
3. Розробити схему електричну структурну пристрою шифрування.
4. Розробити схему електричну принципову пристрою шифрування інформації на базі алгоритму подвійної перестановки.

Очікуваний результат: Розроблений пристрій має забезпечувати надійний криптографічний захист інформації на основі алгоритму подвійної перестановки, забезпечуючи високий рівень конфіденційності та цілісності даних. Такий пристрій буде використовуватися для захисту конфіденційної інформації в різних сферах, зокрема, у фінансах, медицині, військовій сфері тощо.

					ЕЛІТ 6.171.00.10.025 ПЗ	Арк.
Змн.	Арк.	№ докум.	Підпис	Дата		20

2 РОЗРОБЛЕННЯ АЛГОРИТМУ ФУНКЦІОНУВАННЯ ТА СХЕМИ ЕЛЕКТРИЧНОЇ СТРУКТУРНОЇ ПРИСТРОЮ

У ході виконання роботи було створено схему електричну структурну криптосистеми, яка наведена на рисунку 2.1.

Відправник створює відкритий текст вихідного повідомлення «М», призначеного передачі законному одержувачу через незахищений канал. Цей канал схильний до ризику перехоплення, тому перехоплювач намагається отримати доступ до повідомлення, що передається. Для захисту конфіденційності змісту повідомлення «М», відправник застосовує конвертоване перетворення E_k для шифрування. Таким чином, створюється шифртекст (або криптограма) $C = E_k(M)$, який відправляється одержувачу.

Законний одержувач, прийнявши шифртекст «С», розшифровує його за допомогою зворотного перетворення $D = E_k^{-1}$ і отримує вихідне повідомлення у вигляді відкритого тексту М:

$$D_k(C) = E_k^{-1}(E_k(M)) = M.$$

Криптографічна система – це однопараметричне сімейство $(E_k)_{k \in \bar{K}}$ оборотних перетворень $E_k : \bar{M} \rightarrow \bar{C}$ з простору \bar{M} повідомлень відкритого тексту в простір \bar{C} шифровані тексти.

Ключ (К) вибирається з певної множини \bar{K} , відомої як простір ключів.

Ця криптосистема складається з таких частин:

- відправник;
- блок прийому інформації;
- шифрування $E_k(M)$;
- канал зв'язку;
- перехоплювач;
- ключ;
- розшифрування $D_k(C)$;
- одержувач.

					ЕліТ 6.171.00.10.025 ПЗ	Арк.
Змн.	Арк.	№ докум.	Підпис	Дата		21

Блок шифрування включає:

- блок розбиття інформації на блоки;
- блок визначення величини таблиці;
- блок занесення інформації в таблицю;
- блок формування ключа стовпців;
- блок формування ключа рядків;
- блок перестановки стовпців;
- блок перестановки рядків;
- блок передачі шифртексту.

Блок розшифрування включає:

- блок прийому шифртексту;
- блок визначення величини таблиці;
- блок занесення шифртексту в таблицю;
- блок заповнення ключа стовпців;
- блок заповнення ключа рядків;
- блок перестановки стовпців;
- блок перестановки рядків.

Відправник – передає вихідний текст «М», який потрібно зашифрувати.

Блок прийому інформації отримує повідомлення від відправника та направляє його до блоку шифрування $E_k(M)$.

Блок розбиття інформації поділяє повідомлення окремі інформаційні блоки для подальшого заповнення таблиці по блокам. Передача отриманої інформації з блоку прийому блок розбиття дозволяє здійснити цей поділ.

Блок визначення величини таблиці визначає необхідний розмір коректного розміщення інформації. Після цього визначення таблиця утворюється відповідним чином. Якщо створення таблиці відбувається успішно, процес переходить до блоку занесення інформації. У разі невдачі створення таблиці відбувається повторний запит на створення.

Блок занесення інформації в таблицю заповнює її даними, необхідні наступної перестановки.

Блок формування ключа стовпців запитує ключ «К» і вставляє його в спеціально відведене для ключа стовпців місце. Аналогічно, блок формування ключа рядків виконує аналогічну операцію.

					<i>ЕліТ 6.171.00.10.025 ПЗ</i>	<i>Арк.</i>
<i>Змн.</i>	<i>Арк.</i>	<i>№ докум.</i>	<i>Підпис</i>	<i>Дата</i>		23

Блок перестановки рядків здійснює переміщення рядків у довільному порядку, здійснюючи першу перестановку. Аналогічно, блок перестановки стовпців виконує переміщення стовпців у таблиці.

Блок передачі шифртексту здійснює передачу інформації з таблиці, в якій була виконана подвійна перестановка, канал зв'язку для доставки одержувачу.

У блоці розшифрування $D_k(C)$ здійснюються зворотні операції порівняно з блоком шифрування $E_k(M)$, що дозволяє відновити вихідне повідомлення із зашифрованого шифртексту.

Блок прийому шифртексту призначений для отримання зашифрованого повідомлення «С» з каналу зв'язку та його подальшої передачі. Після отримання повідомлення блок передає управління блоку визначення розміру таблиці, який визначає необхідний розмір для подальшої обробки даних.

Блок визначення величини таблиці використовується встановлення необхідних розмірів таблиці перед її створенням, щоб забезпечити правильну організацію даних у межах криптографічної системи.

Блок занесення шифртексту до таблиці виконує внесення зашифрованого повідомлення «С» до таблиці з раніше встановленим розміром, забезпечуючи таким чином правильне розміщення зашифрованих даних для подальшої обробки.

Блок запиту ключа стовпців запитує ключ шпальт, після чого цей ключ заноситься у відповідне поле. Подібні дії виконуються і блоком запиту ключа рядків, де також запитується та заноситься ключ.

Блок перестановки стовпців здійснює переміщення стовпців у таблиці відповідно до отриманого ключа, що дозволяє забезпечити необхідну криптографічну перестановку даних для забезпечення безпеки.

Блок перестановки рядків здійснює переміщення рядків у таблиці відповідно до отриманого ключа, забезпечуючи необхідну перестановку даних для подальшої обробки.

Блок подвійної перестановки вказує на завершення процесу дешифрування з використанням алгоритму подвійної перестановки та передає управління блоку передачі інформації, готуючись до наступного етапу передачі даних.

Блок передачі інформації передає вихідне повідомлення «М» одержувачу, завершуючи процес шифрування та передачі даних через канал зв'язку.

					<i>ЕліТ 6.171.00.10.025 ПЗ</i>	<i>Арк.</i>
<i>Змн.</i>	<i>Арк.</i>	<i>№ докум.</i>	<i>Підпис</i>	<i>Дата</i>		24

Відправник передає інформацію, яку приймач приймає за допомогою блоку прийому інформації. Щоб зашифрувати повідомлення, його необхідно розбити на окремі блоки і це завдання виконує блок розбиття інформації на блоки, що дозволяє ефективно обробляти дані в криптографічній системі.

Потім визначається розмір таблиці, яку буде внесено повідомлення, у відповідному блоці. Після цього повідомлення міститься в таблицю заздалегідь заданого розміру, щоб згодом здійснити перестановки таблиці. Перестановка виконується двічі: спочатку відбувається перестановка стовпців, потім рядків. Для здійснення перестановки необхідно створити ключі «К» – ключі рядків та стовпців. Цей процес виконується у відповідних блоках, зображених на структурній схемі.

На наступному етапі виконується перша перестановка – перестановка стовпців у таблиці. Після завершення перестановки стовпців проводиться перестановка рядків, що здійснюється у блоці перестановки рядків. Процес шифрування вважається завершеним, після чого потрібно передати зашифроване повідомлення. Передача зашифрованого повідомлення через зв'язок виконується в блоці передачі шифртексту, завершуючи процес передачі даних.

Щоб перехоплювач міг прочитати повідомлення, необхідно знати ключ «К». Цей ключ передається одержувачу окремим захищеним каналом зв'язку, забезпечуючи конфіденційність ключової інформації та захист від несанкціонованого доступу.

На стороні одержувача знаходиться блок розшифрування шифртексту $D_k(C)$. Прийом зашифрованого тексту відбувається у блоці прийому інформації. Потім, у відповідному блоці визначається розмір таблиці. Після цього шифроване повідомлення вводиться в таблицю заздалегідь заданого розміру в блоці внесення шифртексту, де воно буде піддано подальшій обробці для відновлення вихідного повідомлення.

Для розшифрування повідомлення «С», отриманого захищеним каналом, ключ «К» додається до таблиці. Спочатку додається ключ стовпців, а потім ключ рядків. За наявності ключа можна виконати дві відповідні дії: перестановку стовпців та перестановку рядків. Ці операції реалізуються в окремих блоках. Потім розшифроване повідомлення передається в блок передачі інформації, а потім вихідне повідомлення передається одержувачу, завершуючи процес передачі та дешифрування даних.

					<i>ЕлІТ 6.171.00.10.025 ПЗ</i>	<i>Арк.</i>
<i>Змн.</i>	<i>Арк.</i>	<i>№ докум.</i>	<i>Підпис</i>	<i>Дата</i>		25

Щоб краще зрозуміти, як працює пристрій, на рисунку 2.2 представлений алгоритм його функціонування.

Алгоритм функціонування описує послідовність наступних дій.

Спочатку відбувається прийом інформації від відправника та її поділ на інформаційні блоки. Потім визначається розмір таблиці. Якщо вихідна таблиця вже існує, інформація вноситься до неї; якщо ж вона ще не створена, процес повертається до прийому інформації для подальшої обробки.

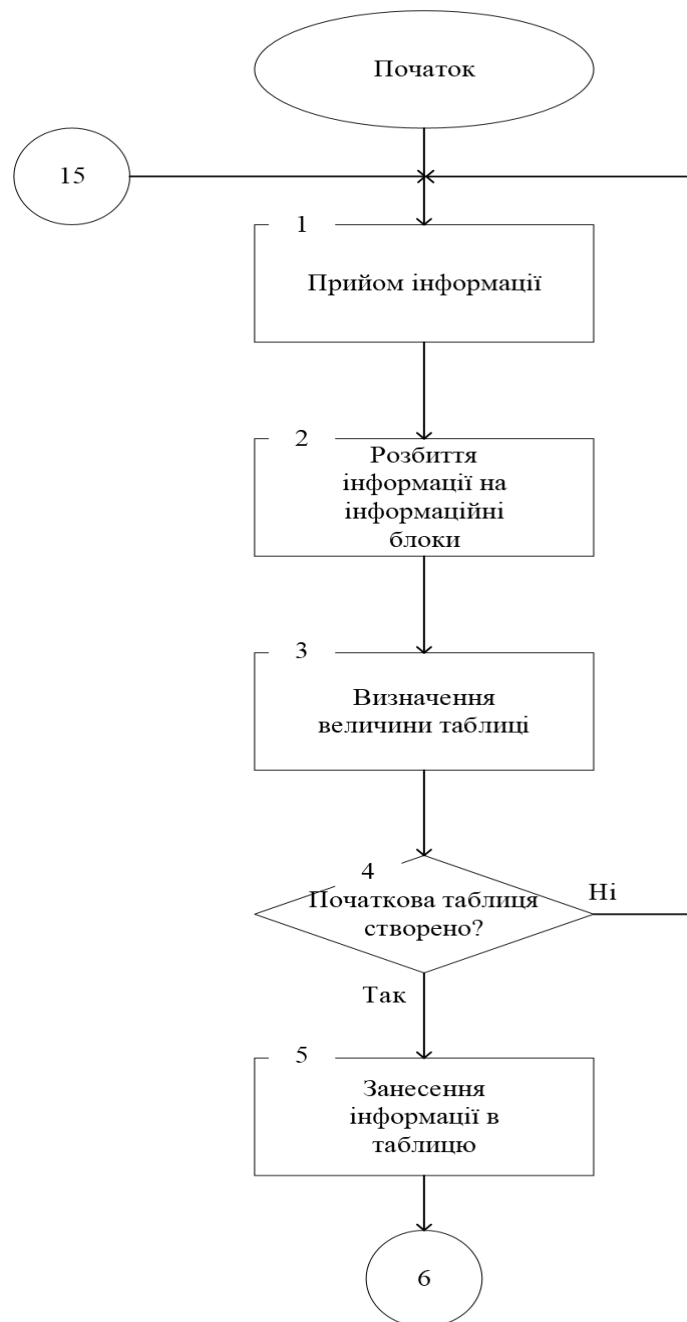
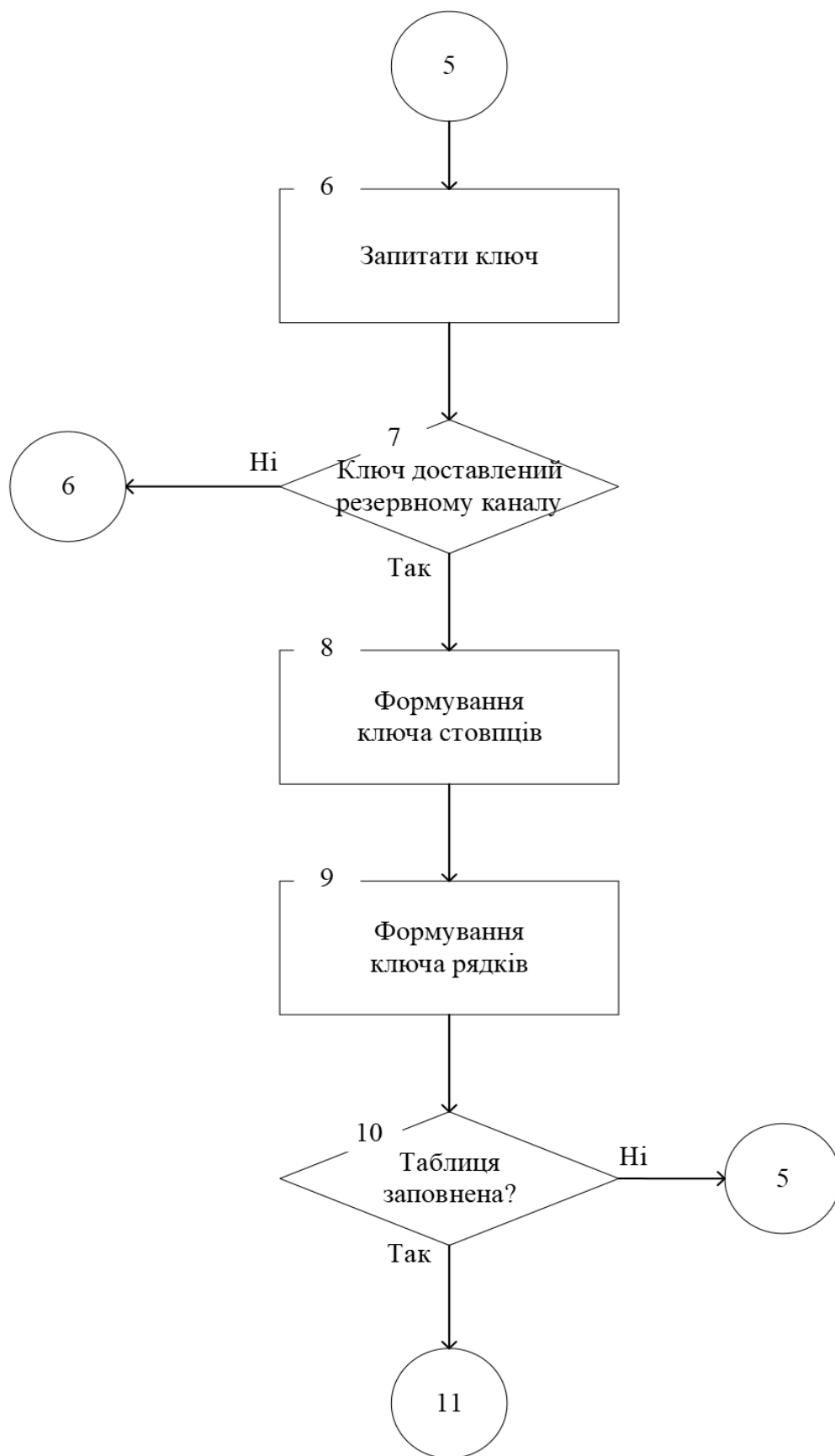


Рисунок 2.2 – Схема алгоритму функціонування пристрою



Продовження рисунку 2.2



Продовження рисунку 2.2

Після того, як інформація занесена в таблицю, запитується ключ «К». Якщо ключ було доставлено через резервний канал, відбувається формування ключів шпальт і рядків. У разі відсутності ключа «К» відбувається повернення запиту ключа. Потім відбувається перехід до умовного блоку: якщо таблицю не заповнено, відбувається повернення до блоку «Занесення інформації до таблиці». Після заповнення таблиці стовпці упорядковуються за зростанням, а рядки також упорядковуються за зростанням, гарантуючи структуроване представлення даних.

У наступному блоці демонструється шифрування через подвійну перестановку. Відбувається два етапи перестановки: спочатку проводиться перестановка рядків, та був перестановка стовпців. Останнім блоком у блок-схемі алгоритму є блок передачі інформації, де здійснюється передача зашифрованої інформації «С» через канал зв'язку, завершуючи процес обробки та передачі даних.

Останній блок перевіряє, чи є ще текст, який потребує шифрування. Якщо є, алгоритм повертається до початку і процес повторюється. Якщо ж немає, алгоритм завершується. Таким чином, весь текст буде зашифровано.

					<i>ЕліТ 6.171.00.10.025 ПЗ</i>	<i>Арк.</i>
<i>Змн.</i>	<i>Арк.</i>	<i>№ докум.</i>	<i>Підпис</i>	<i>Дата</i>		29

3 РОЗРОБЛЕННЯ СХЕМИ ЕЛЕКТРИЧНОЇ ПРИНЦИПОВОЇ ПРИСТРОЮ

3.1 Вибір елементної бази

Центральний процесорний модуль є центральним блоком контролера. Він забезпечує управління та синхронізацію роботи всього пристрою, забезпечує прийом, видачу, зберігання та обробку даних.

До складу центрального процесорного модуля (ЦПМ) входять процесор KP1821BM85A (DD1), два буферних регістра KP580IP82 (DD2, DD3), двонаправлений шинний формувач KP580BA86 (DD4), мультиплексор K555КП11 (DD5) (R1, C2, S).

Процесор KP1821BM85A має вбудований генератор тактових імпульсів та системний контролер, живиться від одного джерела +5 В. Він програмно повністю сумісний з процесором KP580BM80A. Процесор KP1821BM85A має суміщені шини даних та шини адреси. Для поділу сигналів цих шин використовуються буферні регістри. По 8-розрядній внутрішній шині вхідні та вихідні дані вводяться всередину пристрою. Вони можуть надходити з внутрішньої шини даних у наступні частини МП:

- 8-розрядний акумулятор;
- Регістр тимчасового зберігання;
- індикатори;
- Регістр команд;
- пристрій керування;
- якийсь із регістрів загального призначення (B, C, D, E, H, L);
- 16-розрядний показчик стека;
- 16-розрядний лічильник команд;
- 8-розрядний буфер адреси/даних.

Арифметико-логічний пристрій завантажується двома 8-розрядними регістрами (акумулятором та регістром тимчасового зберігання), як у типовому МП.

Регістр станів містить п'ять індикаторів стану замість двох, як це було у типовому МП.

					ЕЛІТ 6.171.00.10.025 ПЗ	Арк.
Змн.	Арк.	№ докум.	Підпис	Дата		30

Регістр команд пов'язаний з дешифратором, який визначає поточну команду, необхідну мікропрограму або наступний машинний цикл, а потім інформує схему керування та синхронізацію про послідовність дій. Ця схема координує дії МП та периферії.

Поява у першому такті машинного циклу на шині A15-A8 старшого байта адреси, але в шині AD7-AD0 – молодшого, стробується сигналом процесора ALE, що використовується дозволу записи в регістри. Під час передачі по шині AD7-AD0 даних цей сигнал відсутній. Таким чином, у регістрах буде записано адресу, а дані будуть передаватися через формувач шини. До того ж, регістри та шинний формувач виконують функцію збільшення здатності навантаження ЦПМ (32 мА/висновок).

Мультиплексор два на один перетворює сигнали процесора на сигнали читання/запису пам'яті та зовнішніх пристроїв – MEMR, MEMW, I/OR, I/OW.

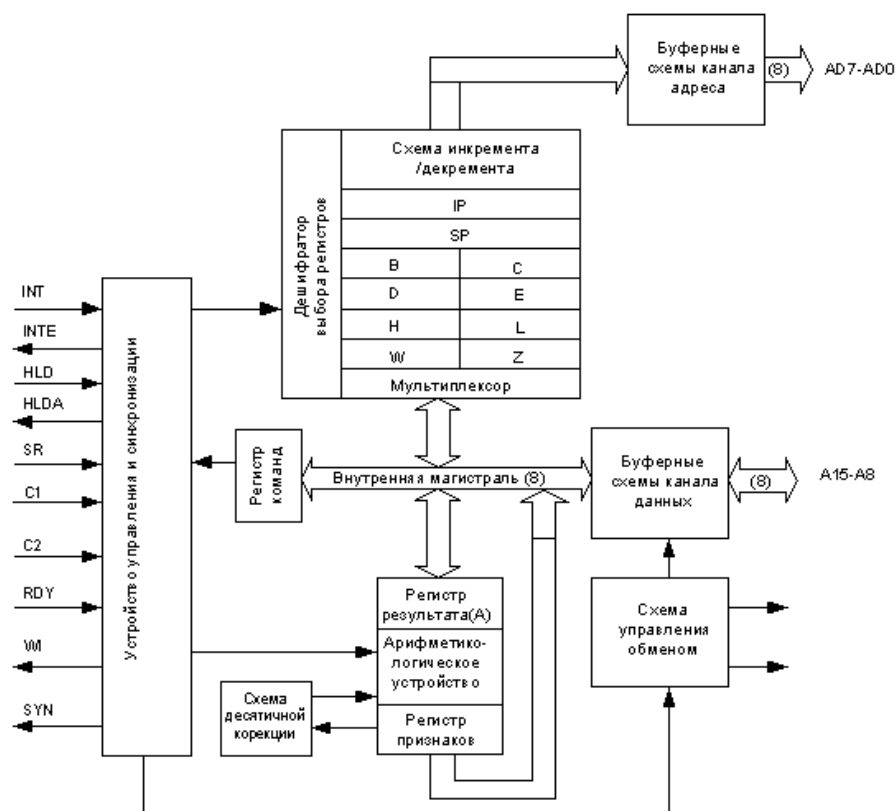


Рисунок 3.1 – Структурна схема KP1821BM85A

Для стабілізації частоти системного генератора висновків X1 і X2 МП БІС підключають кварцовий резонатор з номінальною частотою 6 МГц. Тривалість машинного такту при цьому дорівнюватиме 4 мкс. Підстроювальний конденсатор С1 використовується регулювання частоти системного генератора в невеликих межах.

Ланцюжок R1C2 служить для короткочасного формування імпульсу з негативним фронтом переднім з тривалістю мінімум 1,5 мкс. Прийmemo постійну часу ланцюжка τ R1C1 за 10мкс. У цьому R1 = 10 кОм, а С1 = 1000 пФ. Принцип роботи схеми формування імпульсу скидання ось у чому. У нормальному стані конденсатор С2 заряджений і вхід МП БІС \overline{RESI} через резистор R1 з'єднаний з джерелом +5В, що зумовлює логічну одиницю. При замиканні контактів перемикача S конденсатор С2 розряджається на корпус, а після розмикання контактів починається його розрядка, вхід МП БІС \overline{RESI} виявляється замкненим на корпус, що відповідає стану логічного нуля. Після закінчення зарядки на вході \overline{RESI} знову встановлюється рівень, що відповідає логічній одиниці. Подібні процеси відбуваються після подачі харчування на мікроконтролер.

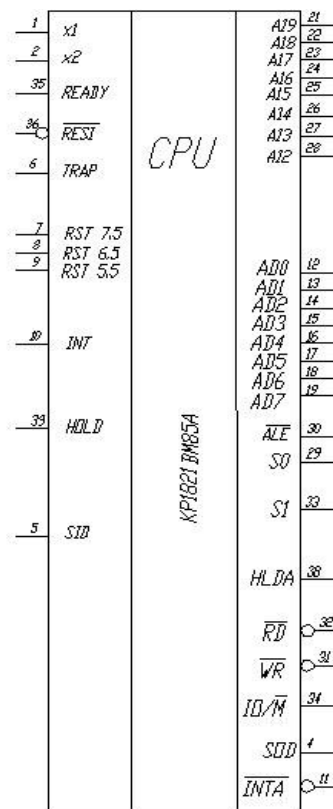


Рисунок 3.2 – Мікропроцесор KP1821BM85A

Восьмирозрядний арифметико-логічний пристрій мікропроцесора забезпечує виконання арифметичних та логічних операцій над двійковими даними, представлені в додатковому коді, а також обробку двійково-десяткових упакованих чисел.

До складу блоку реєстрів входять 16-розрядний реєстр адреси команди (IP), 16-розрядний реєстр покажчика стека (SP), 16-розрядний реєстр тимчасового зберігання (WZ), 16-розрядна схема інкременту декременту та шість 8-розрядних реєстрів загального призначення (B, C, D, E, H, L), які можуть використовуватися і як три 16-розрядні реєстри (BC, DE, HL).

МП КР1821ВМ85А використовує п'ять способів адресації:

- неявна - команда STC (відновити індикатор перенесення) відноситься виключно до вказаного індикатора і ні до чого більше;

- Регістрова - операція та джерело операнда точно визначені, команди дуже ефективні, тому що використовують тільки один байт пам'яті, і швидко здійсненні, тому що не використовують операцію вилучення даних з пам'яті;

- безпосередня – використовує команди, якими дані йдуть безпосередньо за КОП;

- Пряма - описується трибайтовим форматом команд: Перший - КОП, другий;

- МБ (молодший байт), третій - СБ (старший байт);

- Непряма реєстрова - команди звертаються на згадку, використовуючи пару реєстрів для вказівки на адресу операнда.

Додатково є комбінований спосіб, який використовує поєднання різних способів адресації.

Таблиця 3.1 - Основні електричні параметри мікропроцесора

Параметр	Позначення	Значення параметрів [макс (хв)]
Напруга живлення, В	U _{cc}	5,25 (4,75)
Вхідна напруга низького рівня, В	U _{ii}	0,8
Вхідна напруга високого рівня, В	U _{ih}	(2,0)
Вихідна напруга низького рівня, В	U _{oi}	0,45
Вихідна напруга високого рівня, В	U _{oh}	(2,4)

Продовження таблиці 3.1

Вихідний струм низького рівня, мА	I_{oi}	2,2
Вихідний струм високого рівня, мА	I_{on}	-0,4
Струм витоку на входах, мкА	I_{ii}	± 10
Струм витоку на входах/виходах, мкА	I_{oz}	± 10
Ємність навантаження, пФ	C_i	100
Місткість на входах, пФ	C_i	10
Місткість на входах/виходах, пФ	C_o	20

Мікропроцесор виконує команди по машинним циклам. Число циклів необхідне виконання команди залежить від її типу і може бути від одного до п'яти.

Машинні цикли виконуються за машинними тактами. Число тактів у циклі визначається кодом виконуваної команди і може бути від трьох до п'яти. Тривалість такту дорівнює періоду тактової частоти і за частоті 20 МГц становить 500нс.

Таблиця 3.2 – Призначення виводів мікропроцесора

Вивід	Позначення	Тип виводу	Функціональне призначення виводів
1, 25-27, 29-40	A10, A0-A2, A3-A9, A15, A12-A14, A11	Виходи	Канал адреси
2	GND	-	Загальний
3-10	D4-D7, D3-D0,	Входи / виходи	Канал даних
11	U_{io}		Напруга джерела зміщення – 5В
12	SR	Вхід	Встановлення у вихідний стан
13	HLD	Вхід	Захоплення
14	INT	Вхід	Запит переривання
15, 22	C2, C1	Входи	Тактові сигнали

Продовження таблиці 3.2

16	INTE	Вихід	Дозвіл переривання
17	RC	Вихід	Прийом інформації
18	TR	Вихід	Видача інформації
19	SYN	Вихід	Сигнал синхронізації
20	Ucc1	-	Напруга живлення +5В
21	HLDA	Вихід	Підтвердження захоплення
23	RDY	Вхід	Сигнал "Готовність"
24	WI	Вихід	Сигнал "Чекання"
28	Ucc2	-	Напруга живлення +12В

МП КР1821ВМ85А має наступні групи команд:

- група передачі – призначена передачі даних між регістрами чи пам'яттю і регістрами;

- група арифметична – виконує операції складання, віднімання, інкременту, декременту над даними у регістрах чи пам'яті;

- група логічна - виконує операції І, АБО, АБО ВИКЛЮЧНЕ, порівняння, переміщення та інвертування даних у регістрах або між даними в пам'яті та регістрі;

- група розгалуження – викликає розгалуження (переходи) умовні чи безумовні, виклики, повернення та повторні запуски;

- група стека, ВР та машинного управління – розуміє команди операцій зі стеком, зчитування в портах введення, записи в порти виведення, ініціалізації та зчитування маскованих переривань та встановлення та скидання індикаторів.

Мікросхема КР580ВА86 - двонаправлений 8-розрядний шинний формувач, призначений для обміну даними між мікропроцесором та системною шиною; має підвищену здатність навантаження.

Мікросхема КР580ВА86 - формується без інверсії та з трьома станами на виході.

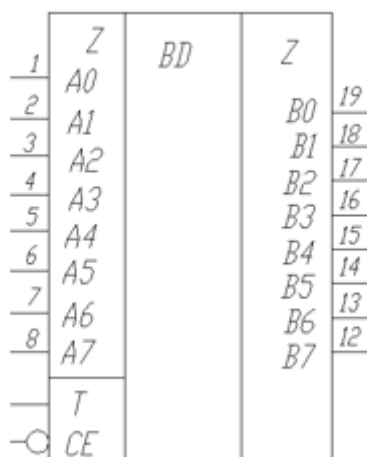


Рисунок 3.3 – Шинний формувач KP580BA86

Для 16-розрядної шини даних слід підключати дві мікросхеми KP580BA86 або KP580BA87.

Кожна мікросхема складається з восьми однакових функціональних блоків та схеми управління.

Блок містить підсилювача – формувача. За допомогою схеми управління виробляється дозвіл передачі (керування 3-м станом виходу) та вибір напрямку передачі даних.

Залежно стану керуючих сигналів OE і T мікросхеми можуть працювати у режимі передачі A->B, B; B, B ->A або в режимі вимкнено:

при OE = 0, T = 1 - напрямок передачі A-> B, B;

при OE = 0, T = 0 - напрямок передачі B, B ->A;

при OE = 0, T = X - на виході A, B, B - третій стан, де X - байдужий стан.

Таблиця 3.3 – Призначення виводів KP580BA86

Вивід	Позначення	Виводи	Функціональне призначення виводів
1-8	A0-A7	Вхід / вихід	Інформаційна шина
9	OE	Вхід	Дозвіл передачі (управління 3-м станом)
10	GND	-	Загальний

Продовження таблиці 3.3

11	T	Вхід	Вибір напрямку передачі
12-19	B7-B0	Вихід / вхід	Інформаційна шина
20	Ucc	-	Напруга живлення +5В

Для зберігання констант, проміжних даних, коду програми, що управляє, результатів обчислень необхідна пам'ять. До складу блоку пам'яті в проєктованому пристрої входить постійне запам'ятовуючий пристрій (ПЗП) і оперативний пристрій (ОЗУ). У ПЗП (DD6) зберігатиметься код програми, в ОЗП (DD7) – вхідні змінні, проміжні дані, результат обчислень. Для поставленого завдання підійде ПЗУ КР573РФ5 об'ємом 2 кбайт та статичне ОЗУ КР537РУ10 об'ємом 2 кбайт. Застосування ОЗУ статичного типу дозволяє вирішити завдання збереження даних у пам'яті – на відміну динамічного ОЗУ статичне вимагає циклів регенерації пам'яті. Це дозволяє значно спростити апаратну частину контролера.

Для розділення області ПЗП та ОЗП необхідно дешифрувати верхні розряди адреси. Після подачі сигналу скидання на процесор лічильник команд приймає значення 0, тобто виконання програми починається з адреси 0. Отже область ПЗП, в якому зберігається код програми, повинна починатися з адреси 0. Тоді верхня адреса ПЗП 2 кбайт буде дорівнює 2047 (7ffH) що відповідає двійковому 0000011111111111. Область ОЗУ слід відразу ж за ПЗП. Нижня адреса ОЗУ в цьому випадку 2048 (0800H), тобто 0000100000000000. Верхня межа в 2 кбайт відповідає адресою 4095 (0fffH), тобто 0000111111111111. Як видно, для адресації до 1A1 тільки 02. При цьому біти A15-A12 приймають значення 0 як ПЗП, так і для ОЗУ, а біт A11 приймає значення 0 для ПЗП і 1 для ОЗУ. Цю обставину і застосовуємо для побудови селектора, що розділяє області ПЗП та ОЗП. Також слід врахувати, що при зверненні до пам'яті ЦПМ встановлює 0 сигнали MEMW або MEMR, а для звернення до ПЗП можливо тільки при читанні даних, але не при їх запису. Сигнали з селектора мають активний рівень 0 і підключені до входів вибірки кристала CS та переведення виходів у Z-стан OE мікросхем ОЗУ та ПЗП. Висновки мікросхем об'єднані у загальну шину даних відповідними розрядами та підключаються до ЦПМ.

Таблиця 3.4 - Карта пам'яті

			Розряди шини адреси															
			15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ПЗУ (2 кбайт)	min	0H	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	
	max	7ffH	0	0	0	0	0	0	1	1	1	1	1	1	1	1	1	
ОЗУ (2 кбайт)	min	800H	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	
	max	0fffH	0	0	0	0	1	1	1	1	1	1	1	1	1	1	1	

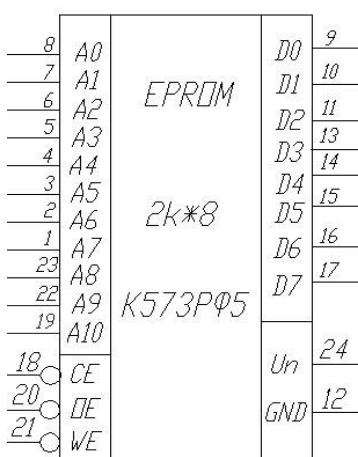


Рисунок 3.4 - Позначення мікросхеми K573PФ5

Таблиця 3.5 – Призначення сигналів ROM

Номер виводу	Позначення	Тип виводу	Призначення виводу
1-7, 15-17	A0-A9	Вхід	адресні входи
11-14	D0-D3	Виходи	дані (підключаються до ШД0-ШД7)
18	Уживл	Вхід	живлення +5В
9	GND	Виходи	загальний
8	CS	Вхід	вибір мікросхеми
10	WR	Вхід	запис/читання

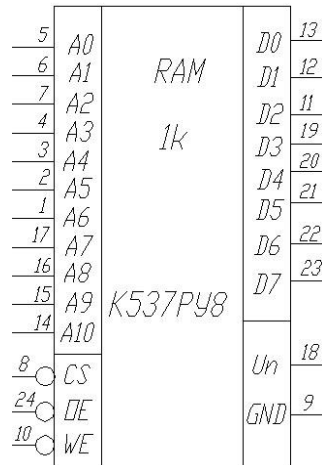


Рисунок 3.5 - Позначення мікросхеми K537PY8

Таблиця 3.6 – Призначення сигналів RAM

Номер виводу	Позначення	Тип виводу	Призначення виводу
1-8,23, 33,19	A0-A9	Вхід	Адресні входи
9-16	D0-D3	Виходи	Дані (підключаються до ШД0-ШД7)
4	Uживл	Вхід	Живлення +5В
17	CS	Вхід	Вибір мікросхеми
18	WR	Виходи	Запис/читання

Для управління зовнішніми пристроями та введення/виведення інформації необхідна мікросхема інтерфейсу KP580BB55 (DD8). Ця мікросхема складається з 3-х 8-ми розрядних портів введення/виводу PA, PB, PC, причому порт PC може працювати в режимі 2-х незалежних 4-х розрядних портів. Призначення висновків:

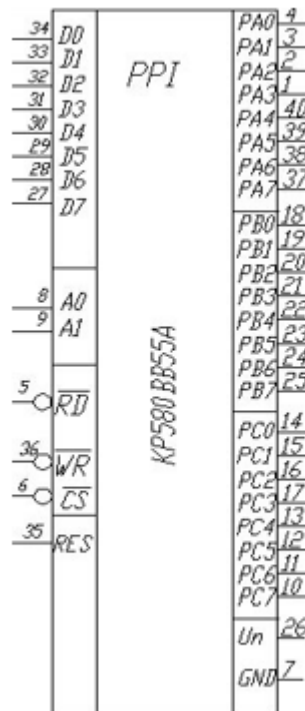


Рисунок 3.6 - Програмований пристрій введення/виводу KP580BB55A

Обмін інформацією між магістраллю даних здійснюється через 8-розрядний двонаправлений тристабільний канал даних (D).

Для зв'язку з периферійними пристроями використовується 24 лінії введення/виводу, згруповані в три 8-розрядних канали ВА, ВР, ВС, напрямок передачі визначаються програмним способом.

Режим 0: забезпечується можливість синхронної програмно керованої передачі даних через два незалежні 8-розрядні канали ВА і ВР і два 4-розрядні канали ВС.

Режим 1: забезпечується можливість введення або виведення інформації з периферійного пристрою через два незалежні 8-розрядні канали ВА та ВР за сигналом квітування.

Режим 2: забезпечується можливість обміну інформації з периферійними пристроями через двонаправлений 8-розрядний канал ВА сигналом квітування.

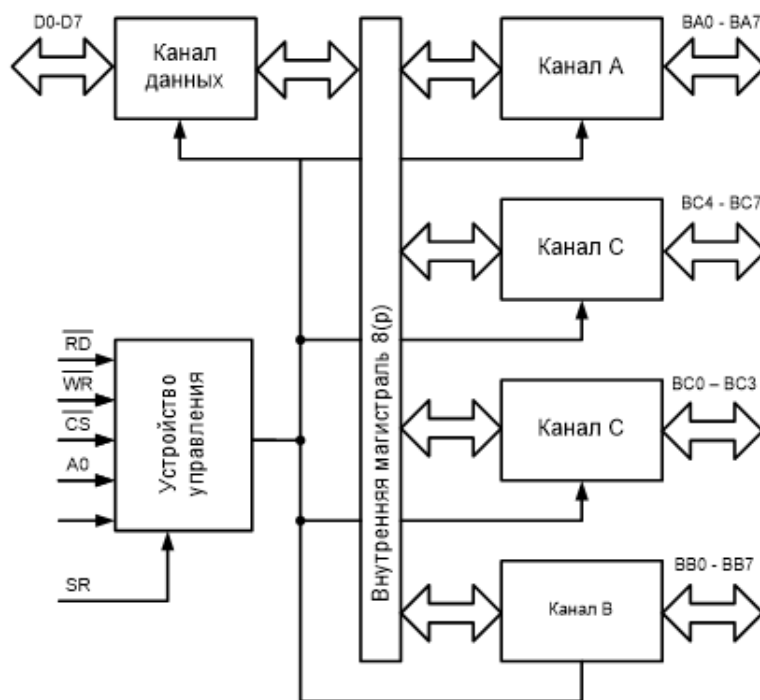


Рисунок 3.7 – Структурна схема KP580BB55A

Таблиця 3.7 – Призначення виводів KP580BB55A

Вивід	Позначення	Тип виводу	Функціональне призначення виводів
1-4, 37-40	BA3-BA0, BA7-BA4	Входи / виходи	Інформаційний канал А
5	RD	Вхід	Читання інформації
6	CS	Вхід	Вибір мікросхеми
7	GND	-	Загальний
8,9	A1, A0	Вхід	Молодші розряди адреси
10-17	BC7-BC4, BC0-BC3	Входи / виходи	Інформаційний канал В
18-25	BB0-BB7	Входи / виходи	Інформаційний канал С
26	Vcc	-	Напруга живлення +5В
27-34	D7-D0	Входи / виходи	Канал даних
35	SR	Вхід	Встановлення у вихідний стан
36	WR	Вхід	Запис інформації

Для введення інформації використовується послідовний інтерфейс KP580BB51. Мікросхема KP580BB51A - універсально - асинхронний приймач (УСАПП), призначений для апаратної реалізації послідовного протоколу обміну між мікропроцесором KP580BM80A (KM1810BM86) або іншим пристроєм, здатні запрограмувати дану мікросхему на необхідний режим.

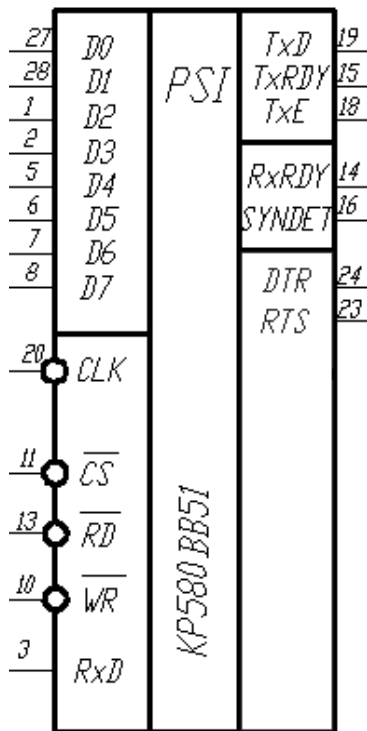


Рисунок 3.8 – Мікросхема KP580BB51

Мікросхема УСАПП перетворює паралельний код, що отримується від центрального процесора, у послідовний потік символів зі службовими бітами і видає цей потік у послідовний канал зв'язку з різною швидкістю, а також виконує зворотне перетворення: послідовний потік символів у паралельний 8-розрядне слово.

Максимальна швидкість передачі/прийому інформації послідовним каналом 64К бод, мінімальна не обмежена і визначається зовнішніми пристроями (ВУ).

Мікросхема може працювати в синхронному та асинхронному режимах.

Синхронний режим характеризується безперервним потоком інформації, що передається (приймається). Для встановлення синхронізації між передавачем

(передавачем) мікросхеми KP580BB51A та приймачем (передавачем) зовнішнього пристрою та виділення з послідовного потоку символів корисної інформації вводиться кодуєчі слова (синхросимволи). Інформаційна (5-8 біт) та тимчасова довжина синхросимволу та слова даних рівні.

Асинхронний режим характеризується одиночними посилками інформації, ініціалізація яких визначається або процесором системи, або зовнішнім пристроєм.

Таблиця 3.8 - Призначення виводів KP580BB51

Вивід	Позначення	Тип виводу	Функціональне призначення виводу
1, 2, 5-8, 27, 28	D2-D7, D0, D1	Входи / виходи	Канал даних - обмін інформацією між мікропроцесором та мікросхемою
3	RxD	Вхід	Приймач мікросхеми
4	GND	-	Загальний
9	TxC	Вхід	Синхронізація передачі
10	WR	Вхід	Запис інформації
11	CS	Вхід	Вибір мікросхеми
12	CO/D	Вхід	Управління (дані)
13	RD	Вхід	Читання інформації
14	RxRDY	Вихід	Готовність приймача
15	TxRDY	Вихід	Готовність передавача
16	SYNDET/BD	Вхід / Вихід	Двонаправлений трюх - стабільне програмоване введення/виведення
17	CTS	Вхід	Готовність зовнішнього пристрою прийняти дані
18	TxEND	Вихід	Кінець передачі
19	TxD	Вихід	Передавач мікросхеми
20	C	Вхід	Синхронізація
21	SR	Вхід	Встановлення вихідного стану
22	DSR	Вхід	Готовність зовнішнього пристрою передати дані

Продовження таблиці 3.8

23	RTS	Вихід	Запит приймача зовнішнього пристрою на прийом даних
24	DTR	Вихід	Запит передавача зовнішнього пристрою на прийом даних
25	RxC	Вхід	Синхронізація прийому
26	Ucc	-	Напруга живлення +5В

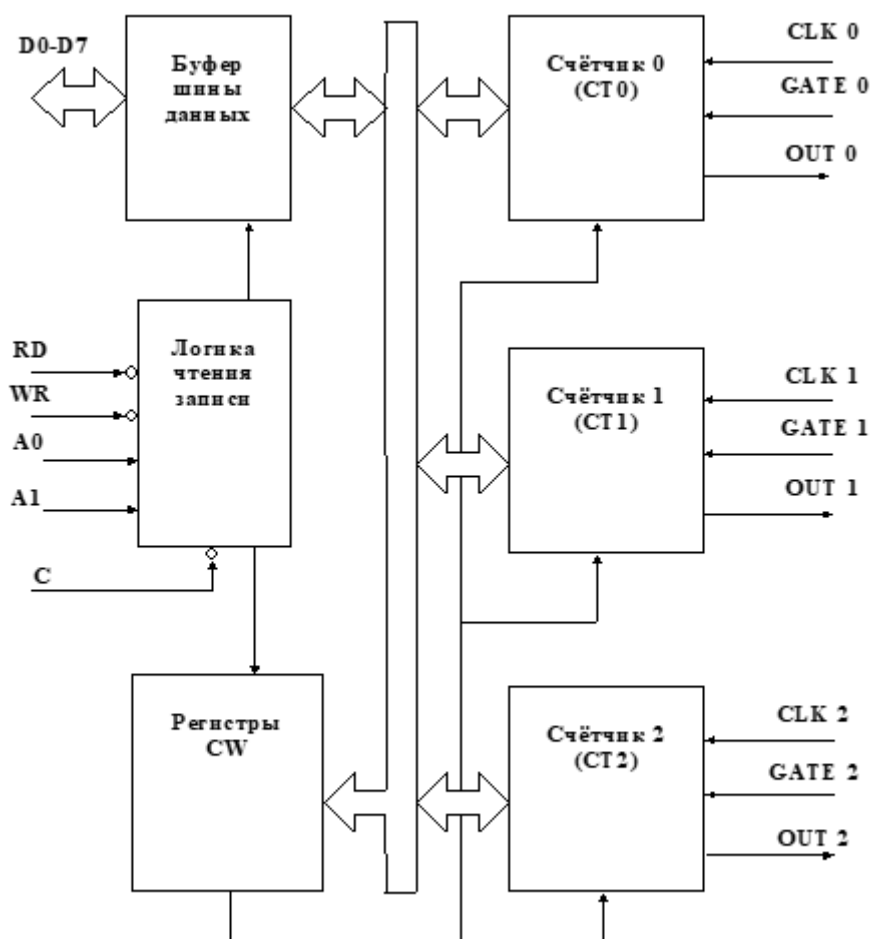


Рисунок 3.9 – Структурна схема KP580BI53

Програмований інтервальний таймер KP580BI53 є функціонально закінченим однокристальним периферійним пристроєм типу, що вбудовується, і вирішує одну з найбільш важливих проблем будь-якої мікропроцесорної системи - генерацію точних часових інтервалів під програмним контролем.

Структурну схему таймера KP580BI53 наведено на рис. 3.9. До складу БІС входять три канали, основу яких складають 16-розрядні лічильники, що віднімають (СТ0, СТ1 і СТ2) з частотою рахунку по входу CLK до 2 МГц. Кожен канал ПТТ може працювати незалежно від інших в одному із шести програмно заданих режимів. Лічильники каналів програмно доступні для запису та читання і можуть працювати як у двійковому, так і в двійково-десятковому коді. Управління режимами здійснюється за допомогою керуючих слів CW, які визначають режим роботи таймера, код рахунку (двійковий або двійково-десятковий) та формат обміну даними з МП під час операцій з лічильниками.

Зв'язок таймера з МПС здійснюється через двонаправлену восьмирозрядну шину даних D0-D7 під керуванням п'яти сигналів A0, A1, CS, RD та WR. При двобайтовому форматі даних операція з лічильниками виконується двічі: спочатку записується (зчитується) молодший байт, потім старший. Обслуговування СТ виконується паралельно незалежно один від одного. При подачі живлення на БІС стану регістрів лічильників та режими роботи не визначені, тому перед початком роботи кожен канал таймера має бути ініціалізований індивідуально посилкою відповідного слова стану CW.

Мікросхема KP580IP82 – 8-розрядні адресні регістри, призначені для зв'язку мікропроцесора з системною шиною; мають підвищену навантажувальну здатність. Мікросхеми KP580IP82 8-розрядний D-реєстр засувка без інверсії та з трьома станами на виході.

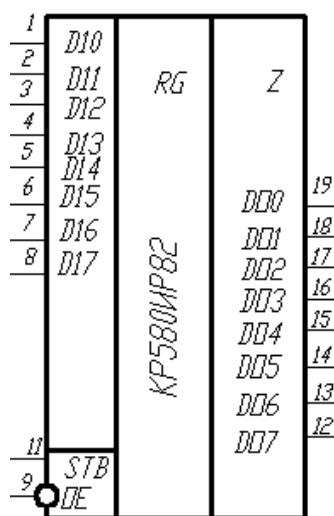


Рисунок 3.10 – Адресний регістр KP580IP82

Кожна мікросхема складається з восьми однакових функціональних блоків та схеми управління. Блок містить D-регістр засувку та потужний вихідний вентиль без інверсії або з інверсією. За допомогою схеми управління проводиться стробування інформації, що записується, і управління третім станом потужних вихідних вентилів.

Залежно від стану стробуючого сигналу мікросхеми можуть працювати у двох режимах: у режимі шинного формувача та в режимі зберігання.

Таблиця 3.9 – Призначення виводів мікросхеми КР580ІР82

Вивід	Позначення	Тип виводу	Функціональне призначення виводів
1-8	D0-D7	Вхід	Інформаційна шина
9	OE	Вхід	Дозвіл передачі (управління 3-м станом)
10	GND	-	Загальний
11	STB	Вхід	Стробуючий сигнал
12-19	Q7-Q0	Вихід	Інформаційна шина
20	Ucc	-	Напруга живлення +5В

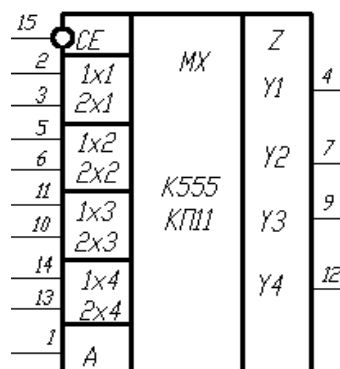


Рисунок 3.11 – Мультиплекс К555КП11

Мікросхема К555КП11 - чотири двовхідні мультиплекси із загальним управлінням і можливістю переведення виходів у високоімпедансний стан. При балку. 0 на адресному вході на вихід кожного мультиплексира проходить сигнал

зі входу D0, при лог. 1-з входу D1. Виходи мікросхеми активні за лог. 0 на вході E0. Подача лог 1 на вхід E0 переводить виходи у високоімпедансний стан.

Таблиця 3.10 – Електричні параметри мікросхеми K555КП11

Ужив., ном., В	5
U0вих., не більше, В	0.48
U1вих., не більше, В	2.5
I0вх., не більше, мА	-0.76
I1вх., не більше, мА	0.02
I0пот., не більше, мА	13.6
I1пот., не більше, мА	9.7
t1.0зд.р., не більше, нс	21
t0.1зд.р., не більше, нс	18

Таблиця 3.11 - Призначення виводів мікросхеми K555КП11

1	Вхід адреси даних S
2	Вхід даних I1a
3	Вхід даних I2a
4	Вихід даних Ya
5	Вхід даних I1b
6	Вхід даних I2b
7	Вихід даних Yb
8	GND
9	Вихід даних Yc
10	Вхід даних I1c
11	Вхід даних I2c
12	Вихід даних Yd
13	Вхід даних I1d
14	Вхід даних I2d
15	Вхід дозволу трансляції даних на виходи /E0
16	“+” живлення

Мікросхема КР580ВН59-програмований контролер переривань, обслуговує до восьми запитів на переривання мікропроцесора, що надходять від зовнішніх пристроїв.

Мікропроцесор дозволяє скоротити засоби програмного забезпечення та реальні витрати часу за пріоритетів переривань у системах з пріоритетами багатьох рівнів. Алгоритм завдання пріоритету встановлюється програмним шляхом. Пріоритети, що закріплені за зовнішніми пристроями, можуть бути змінені в процесі виконання програм.

У мікросхемі передбачено можливість розширення числа каскадного з'єднання мікросхем ПКП.

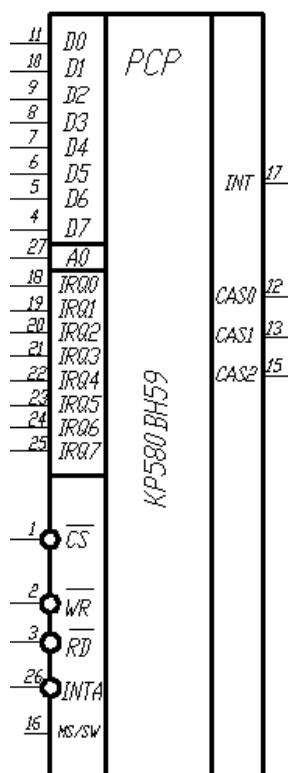


Рисунок 3.12 – Програмований контролер переривань КР580ВН59

Таблиця 3.12 - Призначення виводів мікросхеми КР580ВН59

Вивід	Позначення	Тип виводу	Функціональне призначення виводів
1	CS	Вхід	Вибір мікросхеми
2	WR	Вхід	Запис інформації

Продовження таблиці 3.12

3	RD	Вхід	Читання інформації
4-11	D7-D0	Входи / виходи	Канал даних
12, 13, 15	CFS2-CAS0	Входи / виходи	Шина каскадування
14	GND	-	Загальний
17	INT	Вихід	Переривання
18-25	IRQ7-IRQ0	Вхід	Запит переривання
26	INTA	Вхід	Підтвердження переривання
27	A0	Вхід	Адреса 0-го розряду
28	Ucc	-	Напруга живлення

Для з'єднання з індикаторами використовуємо буферний регістр K555IP22. Мікросхема є восьмирозрядним регістром з уможливленими виходами для управління великим ємнісним або низькоомним навантаженням і може бути використана як магістральний формувач. Базовий елемент мікросхеми - D-триггер спроектований за типом прохідної клямки, що дозволяє при високому рівні на вході стробування проходити вхідному сигналу на вихід минаючи тригер.

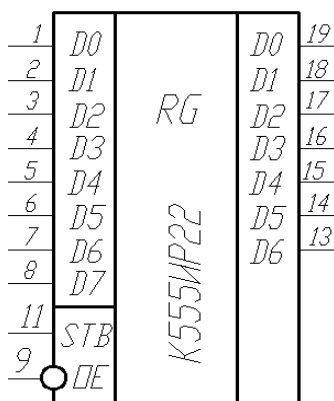


Рисунок 3.13 – Регістр K555IP2

Для виведення ключа використовуватиметься індикатор КІПЦ01. Він являє собою інтегральну мікросхему зі світлодіодних структур та необхідних електричних з'єднань. Це однорозрядний семисегментний цифро-літерний індикатор.

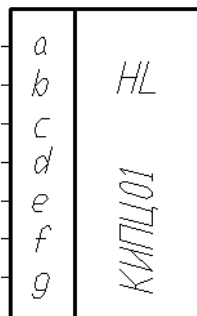


Рисунок 3.14 – Індикатор КІПЦ01

Колір свічення – червоний.

Сила світла – 1 мкд.

Постійний прямий струм – 20 мА.

Розкид сили світла між елементами – 3.

Максимально допустимий прямий струм – 25 мА.

Потужність розсіювання – 700 мВт.

Корпус – пластмасовий.

Для забезпечення повноцінної роботи пристрою необхідно використовувати 14 програм.

Наведемо розрахунок для максимальної кількості команд Командна система буде містити 75 команд, з яких:

- 25 однобайтних команд;
- 30 двобайтних команд;
- 20 трьох байтних команд.

Відомо, що однобайтні команди виконуються за 2 машинні цикли (МЦ), тоді:

$$25 \times 2 = 50 \text{ МЦ}; (3.1)$$

Відомо, що двобайтні команди виконуються за 3 машинні цикли (МЦ),
тоді:

$$60 \times 3 = 180 \text{ МЦ}; (3.2)$$

Відомо, що трибайтні команди виконуються за 4 машинні цикли (МЦ),
тоді:

$$60 \times 4 = 240 \text{ МЦ}; (3.3)$$

Розрахуємо загальну кількість машинних циклів (МЦ):

$$50 + 180 + 240 = 470 \text{ МЦ}; (3.4)$$

Розрахуємо кількість машинних тактів (МТ):

$$N_{MT} = 470 \times 4 = 1880 \text{ МТ}; (3.5)$$

З умови відомо, що час виконання підпрограм дорівнює 1 мс.

Тому розрахуємо час машинних тактів:

$$t_{MT} = \frac{1 \text{ мс}}{N_{MT}} = \frac{1 \text{ мс}}{1880 \text{ МТ}} = 5,32 \times 10^{-7}; (3.6)$$

Загальна пам'ять, яка потрібна для реалізації всіх команд, дорівнює:

$$(1 \times 25) + (2 \times 30) + (3 \times 20) = 145 \text{ байт}; (3.7)$$

Оскільки всіх програм 14, то загальна ємність пам'яті, яка необхідна реалізації цих програм дорівнюватиме:

$$145 \times 14 = 2030 \text{ байт} = 2 \text{ кБ}; (3.8)$$

					<i>ЕліТ 6.171.00.10.025 ПЗ</i>	Арк.
Змн.	Арк.	№ докум.	Підпис	Дата		51

Розрядність адресної шини розраховуємо за такою формулою:

$$|A| = \log_2 2030 = 3,3 \text{ (3.9)}$$

Частоту мікропроцесора визначаємо за такою формулою:

$$f = 1/5,32 \times 10^{-7} = 1,88 \text{ МГц; (3.10)}$$

Наведемо розрахунок для мінімальної кількості використовуваних команд

Командна система буде містити 45 команд, з яких:

- 10 одnobайтних команд;
- 20 двобайтних команд;
- 15 трьох байтних команд.

Відомо, що одnobайтні команди виконуються за 2 машинні цикли (МЦ),
тоді:

$$10 \times 2 = 20 \text{ МЦ; (3.11)}$$

Відомо, що двобайтні команди виконуються за 3 машинні цикли (МЦ),
тоді:

$$20 \times 3 = 120 \text{ МЦ; (3.12)}$$

Відомо, що трьохбайтні команди виконуються за 4 машинні цикли (МЦ),
тоді:

$$15 \times 4 = 180 \text{ МЦ; (3.13)}$$

Розрахуємо загальну кількість машинних циклів (МЦ):

$$20 + 120 + 180 = 320 \text{ МЦ; (3.14)}$$

Розрахуємо кількість машинних тактів (МТ):

					<i>ЕліТ 6.171.00.10.025 ПЗ</i>	Арк.
						52
Змн.	Арк.	№ докум.	Підпис	Дата		

$$N_{MT} = 320 \times 4 = 1280 \text{ МТ}; (3.15)$$

З умови відомо, що час виконання підпрограм дорівнює 1 мс.

Тому розрахуємо час машинних тактів:

$$t_{MT} = \frac{1\text{мс}}{N_{MT}} = \frac{1\text{мс}}{1280\text{МТ}} = 0,78 \times 10^{-6}; (3.16)$$

Загальна пам'ять, яка потрібна для реалізації всіх команд, дорівнює:

$$(1 \times 10) + (2 \times 20) + (3 \times 15) = 85 \text{ байт}; (3.17)$$

Оскільки всіх програм 14, то загальна ємність пам'яті, яка потрібна для реалізації цих програм дорівнюватиме:

$$85 \times 14 = 1190 \text{ байт} = 1,2 \text{ кБ}; (3.18)$$

Розрядність адресної шини розрахуємо за такою формулою:

$$|A| = \log_2 1190 = 3,1; (3.19)$$

Частоту мікропроцесора визначаємо за такою формулою:

$$f = 1/0,78 \times 10^{-6} = 1,3 \text{ МГц}; (3.20)$$

Зробивши розрахунки таких параметрів як пам'ять, частота процесора та адресної шини, можна зробити висновок, що наш мікропроцесор повинен мати частоту не менше 1.9 МГц. Адресна шина має мінімальну розрядність 4. Пам'ять, яка необхідна для реалізації всіх програм у нашому пристрої повинна бути не менше 2 кБ.

Розрахунок генератора імпульсу двох інверторах. Схема генератора наведено на рис. 3.15.

					<i>ЕліТ 6.171.00.10.025 ПЗ</i>	Арк.
Змн.	Арк.	№ докум.	Підпис	Дата		53

Резистор R4 є обмежувальним, і його опір не повинен бути меншим за 1 кОм, а щоб він не впливав на розрахункову частоту, номінал резистора R5 вибираємо значно більше R4

На програмований таймер ВІ53 необхідно подати частоту 19200 Гц.

$$T = \frac{1}{f} = \frac{1}{19200} = 5,2 * 10^{-5} \text{ с}; \quad (3.21)$$

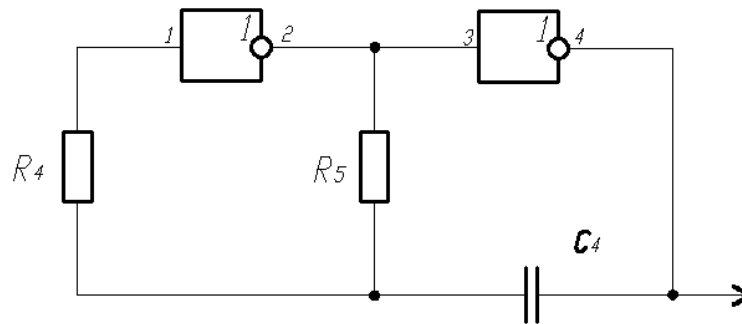


Рисунок 3.15 – Тактовий генератор

Повний період складає $T = 1,4R_5C_4$. Резистор R_5 та конденсатор C_4 можуть бути в діапазоні 20 кОм...10МОм, 300 пф...100 мкФ.

Вибираємо резистор R_5 типу МЛТ-0,25-20кОм± 10%, тоді:

$$C_4 = \frac{T}{R_5 * 1,4} = \frac{5,2 * 10^{-5}}{20 * 10^3 * 1,4} = 20 \text{ нФ}; \quad (3.22)$$

Вибираємо конденсатор C типу К10-17-1б-2,2пФ± 10%.

Номінал резистора R_4 визначимо за такою формулою:

$$R_4 = 0,005 * R_5 = 100 \text{ Ом}; \quad (3.23)$$

Вибираємо резистор R_4 типу МЛТ-0,25-100 Ом± 10%.

RET ; Повертаємося з підпрограми

Пояснення

1. ORG 0000H: Вказує на початкову адресу програми.
2. MVI A, 55H: Завантажує значення 55H (яке еквівалентне 01010101 в двійковій системі) у регістр A.
3. OUT 01H: Виводить значення з регістру A в порт 01H, до якого підключений світлодіод.
4. CALL DELAY: Викликає підпрограму затримки, щоб створити видимий ефект миготіння.
5. MVI A, 00H: Завантажує значення 00H у регістр A для вимкнення світлодіода.
6. OUT 01H: Виводить значення з регістру A в порт 01H для вимкнення світлодіода.
7. JMP START: Повертається до початку програми, щоб повторити цикл.
8. DELAY: Підпрограма затримки, яка зменшує значення в регістрі DE до нуля і створює паузу.

Ця проста програма демонструє базові принципи роботи з мікропроцесором KP1821BM85A: використання регістрів, команд вводу-виводу та створення затримок.

					ЕЛІТ 6.171.00.10.025 ПЗ	Арк.
Змн.	Арк.	№ докум.	Підпис	Дата		56

ВИСНОВКИ

У ході виконання кваліфікаційної роботи було розроблено пристрій криптографічного захисту інформації на базі алгоритму подвійної перестановки.

Створено структурну схему пристрою, яка включає основні компоненти для реалізації алгоритму. Розроблено алгоритми обробки даних для забезпечення надійного криптографічного захисту.

Причиною розробки даного приладу стала необхідність забезпечення високого рівня захисту конфіденційної інформації в умовах зростаючих загроз кібербезпеки. З розвитком технологій та збільшенням обсягів даних, що передаються та зберігаються в електронному вигляді, виникла потреба у створенні більш надійних і ефективних методів захисту інформації. Алгоритм подвійної перестановки було обрано як основу для розробки пристрою завдяки його стійкості до криптографічних атак та можливості реалізації на апаратному рівні, що дозволяє досягти високої швидкості обробки даних.

Для вирішення даного завдання були виконані наступні кроки: осліджено різні криптографічні алгоритми, їх особливості та області застосування. Визначено, що алгоритм подвійної перестановки володіє високою стійкістю до атак та може бути ефективно реалізований на апаратному рівні.

При виборі апаратної бази враховувалися наступні критерії: низька собівартість, доступність, універсальність і зручність у використанні. Був вибраний мікропроцесор КР1821ВМ85А.

В результаті виконаної роботи було доведено, що пристрій криптографічного захисту інформації на базі алгоритму подвійної перестановки є ефективним інструментом для захисту конфіденційної інформації. Запропоновані методи та підходи можуть бути використані для створення надійних систем захисту даних в різних галузях, включаючи фінансову, медичну та державну сфери.

					ЕліТ 6.171.00.10.025 ПЗ	Арк.
Змн.	Арк.	№ докум.	Підпис	Дата		57

Додаток А

СЕКЦІЯ 5: Електронні системи, прилади
і засоби кодування інформації

ФЕЕ :: 2023

Захист інформації з допомогою перестановок

Борисенко О.А., *професор*; Горішняк А. А., *аспірант*; Бивалін Р. А.,
студент

Сумський державний університет, м. Суми, Україна

Перестановки це математичний об'єкт, який широко розповсюджений в математиці. Їх використовують при рішенні задач комбінаторної оптимізації, в абстрактній алгебрі, а також при захисту інформації від несанкціонованого доступу. Також вони дозволяють знаходити помилки при передачі повідомлень.

Це можливо тому що перестановки це об'єкти, які складаються з елементів, що не повторюються. Наприклад, якщо перестановки складаються з 3 елементів а б с, то можна скласти 6 перестановок: абс, асб, бас, бса, саб, сба. Відповідно ними можна закодувати 6 повідомлень.

Якщо при передачі якоїсь перестановки з'являться комбінації, які не є перестановками, наприклад ааб або саа, то це буде ознакою помилки. Помилки в перестановках можна не тільки знаходити, а й виправляти.

Також перестановки, якщо їх буде достатня кількість, захищають інформацію від несанкціонованого доступу, і чим більше буде елементів в перестановках, тим надійніший буде захист. Перестановкам ставляться у відповідність повідомлення, що передаються.

Кількість перестановок знаходиться як факторіал від кількості їх елементів. Так, якщо кількість елементів дорівнює 6, то кількість перестановок буде дорівнювати 720.

З подальшим збільшенням кількості елементів перестановок їх кількість збільшується за експонентою. Тому декодувати без знання ключів шифру ці перестановки досить складно і відповідно вони мають високу стійкість. Наряду з закритістю від дешифрування перестановки ще й завадостійкі.

Таким чином, перестановки можуть ефективно використовуватися в задачах зв'язку одночасно для боротьби з завадами і несанкціонованим доступом до інформації.

Додаток Б

Пристрій криптографічного захисту інформації на базі алгоритму подвійної перестановки

Бережна О.В., *доцент*, Бивалін Р.А., *студент*,
Товстогуз Б.О., *студент*
Сумський державний університет, м. Суми, Україна

Розвиток Інтернету речей значно збільшує кількість об'єктів автоматизації та каналів передачі даних. Значно збільшується кількість каналів витoku інформації та зростає потреба у застосуванні оптимальних методів захисту інформації відповідно до рівня кіберзагроз. Актуальним завдання є пошук напрямків розвитку та застосування таких криптографічних методів, як алгоритм подвійної перестановки.

На сьогоднішній день алгоритми криптографічного захисту, зокрема алгоритм подвійної перестановки, можуть широко використовуватись в різних сферах, таких як інформаційна безпека, електронна комунікація, банківська справа тощо. Вони дозволяють ефективно захищати дані від несанкціонованого доступу та забезпечують конфіденційність інформації.

Однак існують певні недоліки у сучасних рішеннях, пов'язаних з алгоритмом подвійної перестановки. Деякі з них включають обмежену довжину ключа, можливість атак методом перебору ключів та обмежену стійкість до криптоаналітичних атак.

Дослідження показали, що для подолання недоліків алгоритму подвійної перестановки можна використовувати додаткові методи шифрування або покращені версії алгоритму, наприклад:

- застосування додаткових шифрувальних методів: комбінування алгоритму подвійної перестановки з іншими криптографічними методами може підвищити рівень безпеки;
- використання більш складних ключів: використання довших і складніших ключів може зробити атаки зламу складнішими та менш ймовірними.

Запропоновані рішення можуть допомогти подолати недоліки і підвищити ефективність алгоритму подвійної перестановки. Здійснення таких заходів сприятиме підвищенню рівня безпеки конфіденційної інформації, що передається та зберігається в інфокомунікаційних системах.

